

Министерство образования и науки Российской Федерации  
Федеральное агентство по образованию

Орский гуманитарно-технологический институт (филиал)  
Государственного образовательного учреждения  
высшего профессионального образования  
«Оренбургский государственный университет»

# **ФИЗИЧЕСКИЕ ПРИНЦИПЫ РАБОТЫ КОМПЬЮТЕРА**

*Методические рекомендации*



Орск 2009

УДК 621.38.01:53  
ББК 32.85  
Ф48

**Ф48**      **Физические принципы работы компьютера:**  
методические рекомендации / сост. Б. Ф. Костромин. – Орск:  
Издательство ОГТИ, 2009. – 35 с.

**Составитель**

*Костромин Б. Ф., кандидат физико-математических наук,  
доцент кафедры теоретической физики ОГТИ*

© Костромин Б. Ф., 2009  
© Издательство ОГТИ, 2009

## СОДЕРЖАНИЕ

Пояснительная записка .....	4
Лабораторная работа 1. Исследование основных логических элементов и простейших комбинационных устройств .....	5
Лабораторная работа 2. Исследование RS, D и T - триггеров .....	8
Лабораторная работа 3. Исследование параллельного, последовательного и универсального регистров .....	11
Лабораторная работа 4. Исследование счетчиков электрических импульсов.....	14
Лабораторная работа 5. Исследование четырехразрядного параллельного сумматора.....	18
Лабораторная работа 6. Исследование стандартного арифметическо-логического устройства.....	21
Лабораторная работа 7. Исследование оперативного запоминающего устройства и мультиплексного способа организации общей шины .....	24
Лабораторная работа 8. Исследование модели четырехразрядной микро-ЭВМ с ручным устройством управления .....	29
БИБЛИОГРАФИЧЕСКИЙ СПИСОК.....	35

## Пояснительная записка

Спецкурс «Физические принципы работы компьютера» предназначен для студентов, обучающихся по специальности «Информатика» с дополнительной специальностью «Математика». Он рассчитан на 34 часа (20 часов лекционных).

Целью этого курса является более полное ознакомление студентов с устройством и принципами работы электронно-вычислительной техники (предварительные знания об этом они получили при изучении курса «Основы микроэлектроники»).

В результате изучения этого курса, включающего в себя лабораторный практикум, будущий учитель должен научиться читать и строить функциональные схемы узлов и устройств цифровой техники, определять ее основные параметры. В число умений учителя должны входить также решения конструкторно-технических задач для объектов детского технического творчества с использованием цифровой элементной базы, организации рабочего места школьника, планирование работы и соблюдение правил охраны труда и техники безопасности при работе с ЭВТ.

Как и при изучении курса «Основы микроэлектроники», при изучении этого курса большую роль играют межпредметные связи с физикой и математикой, а главное – с информатикой.

В настоящее время имеется большое количество разнообразных классов ЭВМ (суперЭВМ, универсальные машины общего пользования, малые и микро-ЭВМ и микропроцессорные контролеры). Несмотря на существенные различия между этими классами, системный анализ дает возможность выявить и общие технические решения в принципах логической организации процессов, систем ввода-вывода и архитектуры ЭВМ. Все это позволяет в данном курсе рассмотреть различные типы ЭВМ с единых позиций.

# Лабораторная работа 1

## *Исследование основных логических элементов и простейших комбинационных устройств.*

Стенд универсальный ОАВТ предназначен для проведения лабораторных работ по курсу «Основы автоматики и вычислительной техники».

Стенд состоит из общего блока ввода-вывода информации и шести сменных плат, на которых установлены все исследуемые элементы, узлы и устройства. Стенд комплектуется набором сменных технологических карт (28 штук) с функциональными схемами исследуемых устройств.

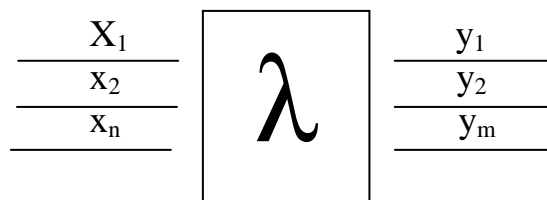
Питание стенда осуществляется от сети. Напряжение питания  $220 \pm 20$  В, частота – 50 Гц.

Ввод данных и выбор режимов ручной, при помощи тумблеров и кнопок.

Вывод данных – на светодиоды в двоичном, десятичном и шестнадцатеричном кодах.

### *1. Цифровые устройства (рис. 1)*

Устройства, реализующие логические цифровые функции, называются логическими или цифровыми устройствами. Условно их можно изобразить так:



*Рис. 1*

На входы устройства подают комбинации логических переменных  $x_1, x_2, \dots, x_n$ , с выхода снимают комбинации логических переменных  $y_1, y_2, \dots, y_m$ . Выходные и входные переменные связаны между собой логической функцией  $\lambda$ .

Цифровые устройства подразделяются на комбинационные устройства и цифровые автоматы. В первых совокупность выходных сигналов в каждый такт работы однозначно определяется входными сигналами, находящимися в этот

момент на входах, то есть  $Y_i = \lambda(x_i)$ , где  $y$  и  $x$  – входные и выходные переменные в  $i$ -ом такте.

В цифровых автоматах значение выходных переменных  $y_i$  в  $i$ -ом такте определяется не только входными переменными  $x_i$ , но зависят и от внутренних состояний устройства  $d_i$ , которые, в свою очередь, зависят от значения переменных в предшествующие такты, то есть  $y_i = \varphi(x_i, d_i)$ ;  $d_i = F(x_{i-1}, d_{i-1})$ .

Следовательно, цифровые автоматы в отличие от комбинационных устройств обладают памятью и хранят сведения о предшествующих тактах работы. Логический элемент – это электронное устройство, реализующее одну из логических функций. Их относят к комбинационным устройствам, поскольку значение функции на выходе элемента однозначно определяется комбинацией входных переменных. Хотя любое цифровое устройство может быть полностью построено из логических элементов одного типа, например «И-НЕ» либо «ИЛИ-НЕ», на практике редко ограничиваются одним типом элементов.

Для задания логической функции используют аналитический или табличный способ. Вторым является более наглядным. Для аналитической записи логические операции обозначают специальными символами: знак  $\vee$  – логическое сложение (ИЛИ), знак  $\wedge$  – логическое умножение (И), черта над переменной обозначает логическое отрицание (НЕ). Эти три функции часто называют основными, так как они составляют функционально полную систему. С их помощью можно наиболее просто выразить любую другую логическую функцию.

Функция «И-НЕ» записывается следующим образом:

$$Y = \overline{x_1} \wedge \overline{x_2} \wedge \dots \wedge \overline{x_n}$$

Если логическому 0 соответствует напряжение низкого уровня, а логической единице – высокого, то такую логику называют положительной, в противном случае – отрицательной.

Если какой-либо вход обозначен окружностью, то это значит, что функция выполняется для сигнала низкого уровня (отрицательная логика).

Если окружностью обозначен выход, то элемент производит логическое отрицание (инверсию) результата операции, указанной внутри прямоугольника.

## *II. Выполнение работы*

1. Работа проводится на плате П 1 с технологическими картами I.1-I.9. На этих картах изображена принципиальная схема исследуемого устройства в виде соединений логических элементов.

### **Задание 1**

Используя технологические карты I.1, I.2, I.3, I.4, I.5, I.6, составить таблицы истинности исследуемых устройств.

2. Определить, какую логическую функцию реализует каждый входящий в устройство элемент.

3. Зарисовать условно-графические обозначения всех входящих в исследуемые устройства элементов.

Для ввода входных переменных используются тумблеры SA1 и SA2. Значение выходного сигнала определяется по светодиоду (горит – 1, не горит – 0).

### **Задание 2**

Определить, как изменяются логические функции исследуемых устройств, если:

1. Выходы устройств заменить на инверсные.

2. Инвертировать сигналы на входах, то есть делать их устройствами с отрицательной логикой.

### **Задание 3**

Устройство, изображенное на технологической карте I.8, выполняет сравнение двухразрядных чисел. Для ввода старших разрядов этих чисел используются соответственно тумблеры SA1 и SA2, а младших разрядов – SA4 и SA5.

На карте I.9 изображен одноразрядный сумматор по модулю два. При переполнении сумматора осуществляется перенос в следующий разряд.

Составить таблицы истинности исследуемых устройств.

Записать логические выражения выходных переменных через операции: «И», «ИЛИ», «НЕ» и определить тип логических элементов, входящих в устройство.

## Лабораторная работа 2

### *Исследование RS, D и T - триггеров*

#### *I. Элементы последовательной логики*

В цифровых автоматах функция зависит не только от значения переменных в данном тексте, но и от их последовательности в предыдущих тактах. Поэтому раздел «Алгебра логики», описывающий работу цифровых автоматов, обладающих памятью, называется последовательной логикой, а сами цифровые автоматы – устройствами последовательного типа.

Простейшими цифровыми автоматами являются триггеры. Триггер – это устройство с двумя устойчивыми состояниями равновесия, предназначенное для записи и хранения информации. Под действием входных сигналов триггер может переключаться из одного устойчивого состояния в другое. При этом напряжение на его выходах скачкообразно изменяется.

Как правило, триггер имеет два выхода: прямой и инверсный. Число входов зависит от структуры и функций, выполняемых триггером.

По способу записи информации триггеры делятся на асинхронные и синхронизируемые (тактируемые). В первых информация может записываться непрерывно и определяется информационными сигналами, действующими на входах в данный момент времени. В синхронных триггерах информация может измениться только в момент действия так называемого синхронизирующего сигнала. Поэтому помимо информационных входов такие триггеры имеют тактовый вход (вход синхронизации).

В свою очередь синхронные триггеры делятся на статические и динамические. В первых информация может изменяться, пока синхронизирующий сигнал  $C = 1$ , во вторых – только в момент спада синхроимпульса. Поэтому в динамических триггерах исключена сквозная передача сигналов с входа на выход.

В цифровой технике приняты следующие обозначения входов и выходов триггеров:



Q – прямой выход,

$\overline{Q}$  – инверсный выход.

Если напряжение на прямом выходе высокого уровня, а на инверсном – низкого, то такое состояние триггера называется единичным, а в противном случае – нулевым.

S – отдельный вход установки в единичное состояние,

R – отдельный вход установки в нулевое состояние,

D – информационный вход (на него подается информация, предназначенная для занесения в триггер,

C – вход синхронизации,

T – счетный вход.

Наибольшее распространение в цифровых устройствах получили RS-триггеры с двумя установочными входами, тактируемые D-триггеры, счетный T-триггер.

## *II. Выполнение работы*

Асинхронный RS-триггер с прямыми входами может быть собран на двух логических элементах «ИЛИ-НЕ». Технологическая карта П-1 позволяет провести исследование такого триггера. Поскольку активным входным уровнем является логическая 1, то управляющие сигналы снимаются непосредственно с кнопок SB2 и SB3. Уровни входных сигналов индицируются светодиодами HL1 и HL2, а уровни выходных сигналов – HL3 и HL4.

Карта П-2 предназначена для исследования RS-триггера с обратным (инверсными входами). Он выполнен на элементах «И-НЕ». Активные входные уровни – логический 0. Поэтому управляющие сигналы снимаются не непосредственно с кнопок SB2 и SB3, а с выходов подключенных к ним инверторов. Индикация входных сигналов осуществляется светодиодами HL1 и HL2, а выходных – HL3 и HL4. (Входные сигналы для триггера инвертируются.)

Карта П-3 аналогична предыдущей, только исследуется триггер в интегральном исполнении на ИМС типа К 155 ТМ2.

Широкому использованию асинхронного RS-триггера мешают его серьезные недостатки: наличие запрещенной комбинации входных сигналов, при которой состояние триггера неопределенно (то есть на обоих выходах сигналы одного уровня); подача информации по двум отдельным цепям; низкая помехоустойчивость.

Синхронный статический D-триггер свободен от недостатков RS-триггера. Его можно собрать из RS-триггера и входной комбинационной схемы. Если сигнал на входе С равен 0, то триггер находится в режиме хранения информации. При  $C = 1$  и  $D = 1$  триггер переходит в единичное состояние, и при  $C = 1$  и  $D = 0$  – в нулевое. Синхронный динамический D-триггер – это двухступенчатый триггер, состоящий из двух синхронных статических D-триггеров. Карта П-4 предназначена для исследования такого триггера. Уровень сигнала на D-входе определяется по положению тумблера SA1. Выходные уровни определяются по индикаторам HL2 (прямой выход) и HL1 (инверсный выход).

Счетный T-триггер имеет один управляющий вход и два выхода. Информация на выходах этого триггера меняется на противоположную при каждом положительном переходе напряжения на счетном входе Т, поэтому он может использоваться в качестве делителя частоты входного сигнала. T-триггер отличается от D-триггера наличием одной обратной связи. Карта П-7 позволяет исследовать счетный T-триггер. Для этого необходимо соединить перемычкой выводы микросхем Y1 и X2. Индикация прямого выхода осуществляется светодиодом HL1.

### **Задание 1**

Для каждого устройства составить таблицу измерения состояний в зависимости от входных сигналов. В таблице должно быть указано состояние триггера (то есть уровень сигнала на прямом выходе) при всех возможных комбинациях входных сигналов и двух возможных предыдущих состояний триггера. Проанализировать режим работы триггеров (режим хранения, записи, запрещенный режим).

## Задание 2

1. Зарисовать в тетради схемы синхронных RS-триггеров, выполненных на логических элементах «И-НЕ» и «ИЛИ-НЕ» и проанализировать их работу.
2. Добавляя необходимые логические элементы к RS-триггеру, зарисовать две возможные схемы синхронного статического D-триггера.
3. Получить и зарисовать схемы синхронного динамического D-триггера и T-триггера.

## Лабораторная работа 3

### *Исследование параллельного, последовательного и универсального регистров*

#### *I. Операционные узлы цифровой техники. Регистры*

Обработка цифровой информации в сложных системах происходит в виде последовательного выполнения отдельных элементарных операций. Эти операции выполняются операционными элементами (узлами), составленными из элементов комбинационной и последовательной логики. К элементарным операциям относятся:

1. Установка – запись в операционный узел двоичного кода какой-либо константы.
2. Сдвиг – изменение положения разрядов кода относительно первоначального.
3. Счёт – увеличение или уменьшение кода числа на выходе операционного узла при поступлении на его вход импульсной последовательности.
4. Преобразование – перевод кода числа из одной системы кодирования в другую.
5. Распределение – адресная передача сигналов от многих источников одному потребителю или от одного источника нескольким потребителям.
6. Сложение – нахождение сумм двух чисел, представленных в двоичном коде.

7. Передача – приём – перезапись кода числа из одного операционного узла в другой.

К операционным узлам относятся регистры, счетчики, преобразователи кодов, мультиплексоры и сумматоры.

Регистром называется операционный узел, основным назначением которого являются приём и хранение чисел в двоичном коде. Он состоит из триггеров. Некоторые регистры выполняют и другие операции: установку, сдвиг, преобразование.

Основными типами регистров являются параллельные и последовательные (сдвигающие).

В параллельном регистре код запоминаемого числа подаётся на информационные входы триггеров (D-триггеров) и записывается в регистр с приходом тактового импульса. Выходная информация изменяется с подачей нового входного слова и с приходом следующего тактового импульса. Такие регистры используются в системах оперативной памяти. Число триггеров в нём равно максимальной разрядности хранимых слов.

Последовательный регистр выполняется на динамических D-триггерах. По приходу тактового импульса первый триггер записывает код, находящийся на его входе, а каждый последующий триггер переходит в состояние, в котором находился предыдущий триггер. Таким образом, каждый тактовый импульс последовательно сдвигает код числа в регистре на один разряд. Последний разряд при этом исчезает, а первый заменяется новым. Считывать число можно как в параллельном коде, так и в последовательном.

Очень удобны универсальные регистры, позволяющие производить как последовательную, так и параллельную запись и считывание. Такие регистры можно использовать в качестве преобразователей параллельного кода в последовательный и обратно.

Из-за большого числа элементарных операций, которые могут выполнять регистры, они стали одними из наиболее распространенных операционных узлов.

## *II. Выполнение работы*

Работа выполняется на платах П2 и П3 с технологическими картами П-5, П-6, Ш-2, П-1.

Карта П-5 позволяет исследовать параллельный двухразрядный регистр на D-триггерах. Входная информация подаётся с тумблеров SA1 и SA3.

Тактовые импульсы подаются кнопкой SB1. При этом тумблер SA5 должен быть выключен. Индикация записанной информации осуществляется светодиодами.

С помощью карты П-6 исследуется последовательный двухразрядный регистр на D-триггерах. Подача информационного сигнала на вход триггера осуществляется тумблером SA1, подача такого сигнала – кнопкой SB1. Тумблер SA5 должен быть включен. Выходная информация индицируется светодиодами.

При работе с картами П-5 и П-6 необходимо выводы X1 и X2 микросхемы соединить перемычкой.

Карта Ш-1 позволяет исследовать последовательный четырёхразрядный регистр. Универсальный регистр К 155 ИР1 переводится в последовательный режим при сигнале управления  $V = 0$ , поэтому при работе с этой картой тумблер SA5 должен быть выключен. Входная информация подаётся кнопкой SB2 (без индикации). При отпущенной кнопке  $D = 1$ , при нажатой  $D = 0$ . Тактовый импульс подаётся кнопкой SB1. Выходная информация выводится на светодиоды.

Карта Ш-2 позволяет исследовать работу универсального регистра К 155 ИР1 в режиме параллельного регистра, для чего на вход управления подаётся сигнал  $V = 1$ . Поэтому при работе с этой картой тумблер SA5 должен быть выключен.

Подача входной информации осуществляется тумблерами SA1 – SA4. Индикация входной и выходной информации осуществляется светодиодами. Тактовый импульс подаётся кнопкой SB1.

## **Задание 1**

1. С помощью карт II-5 и III-6 исследовать параллельный и последовательный регистр на D-триггерах и составить таблицы зависимости выходных состояний от входных. Зарисовать в тетради внутренние логические структуры четырёхразрядных параллельного и последовательного регистров и проанализировать их работу.

## **Задание 2**

1. С помощью карт III-1 и III-2 исследовать работу последовательного и параллельного четырёхразрядных регистров на ИМС К 155 ИР1 и составить таблицы зависимости выходных состояний от входных.

2. Зарисовать в тетради условное обозначение универсального регистра К 155 ИР1 (по карте III-3). Выяснить обозначение и записать назначение всех его входов и выходов. Показать, каким образом на базе этого регистра можно построить универсальный сдвигающий регистр, с помощью которого можно осуществлять сдвиг числа на один разряд как влево, так и вправо.

## **Лабораторная работа 4**

### ***Исследование счетчиков электрических импульсов***

#### *1. Виды источников*

Счетчиком называют операционный элемент последовательного действия, который осуществляет счет поступающих на его вход импульсов. Результат счета хранится до прихода следующего импульса. Считывание результата счета производится в промежутках между счетными импульсами.

Счетчики, как и сдвигающие регистры, состоят из цепочки последовательно включенных триггеров. Разрядность счетчика, а следовательно, и числа триггеров  $N$  определяется максимальным числом, до которого он должен считать. Это число называется коэффициентом счета ( $K_{сч}$ ).

Если число входных импульсов больше  $K$  сч., то через каждые  $K$  сч. импульсов счетчик возвращается в исходное состояние, начинает считать сначала.

Большое разнообразие счетчиков вызвано их широким использованием в различных устройствах автоматики. Рассмотрим основные виды счетчиков.

1. Кольцевой счетчик образуется из последовательного регистра соединением выхода последнего триггера с  $D$  – входом первого. Перед началом в нулевой разряд ( $Q_0$ ) счетчика записывается 1, а в остальные – логические нули. С началом счета каждый из приходящих импульсов переписывает 1 в следующий разряд и число поступивших импульсов определяется по номеру выхода, на котором имеется код 1.

2. Асинхронный (последовательный) двоичный счетчик образован цепочкой последовательно включенных счетных  $T$ -триггеров. Каждый такой триггер представляет собой простейший одноразрядный счетчик. Установка нуля производится импульсом начальной установки, поэтому каждый триггер помимо  $T$ -входа имеет вход установки в нулевое состояние  $R$ . Число импульсов вычисленных таким счетчиком равно

$$\sum_{i=0}^{N-1} c_i \cdot 2^i,$$

где  $c_i$  – код, имеющийся на  $i$ -ом разряде.

Мы рассмотрели суммирующий счетчик. Имеются и вычитающие счетчики, у которых выходной код уменьшается на 1 с приходом каждого импульса. Для этого необходимо тактовые входы триггеров подключить к инверсным выходам предыдущих триггеров. Если в состав счетчика ввести мультиплексор, переключающий тактовые входы триггеров к прямым или инверсным выходам предыдущих триггеров, то мы получим реверсивный счетчик с изменяющимся направлением счета.

Информация на триггере устанавливается не мгновенно, а через  $z$  д. – время задержки. Тогда на всех  $N$  триггерах она устанавливается через время в  $N$  раз большее. Если это время больше времени между двумя последовательными импульсами, то это приведет к искажению информации на счетчике.

3. Синхронный (параллельный) двоичный счетчик обладает большим быстродействием за счет того, что тактовые импульсы поступают одновременно на входы всех триггеров счетчика. Принципиальная схема 3-разрядного параллельного счетчика выглядит следующим образом (см. рис. 1):

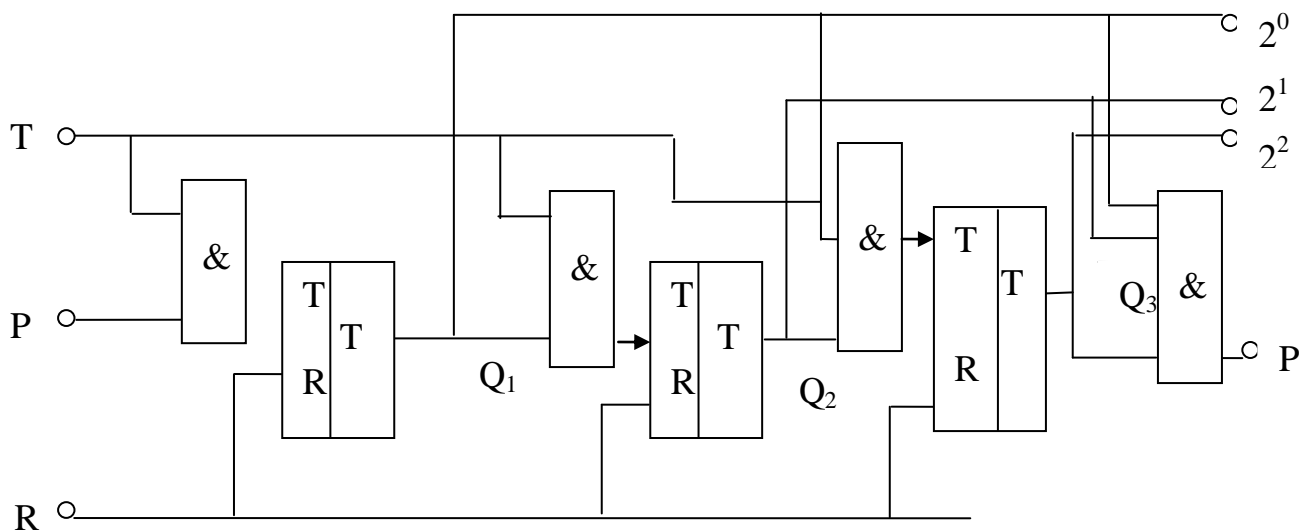


Рис. 1

Для создания счетчиков с большей разрядностью можно соединить несколько микросхем, подавая сигнал с выхода разрешения переноса  $P$  на вход разрешения приема  $PO$  следующей микросхемы. У самой первой микросхемы входы  $T$  и  $PO$  замыкаются между собой.

#### 4. Счетчик с произвольным коэффициентом счета.

Коэффициент счета рассмотренных счетчиков равен  $2^N$ . Для построения счетчика с Ксч.  $2^N$  можно использовать устройство из  $N$  триггеров, чтобы  $2^N$  было больше Ксч. Такой счетчик имеет лишние устойчивые состояния. Исключить эти ненужные состояния можно использованием обратных связей, по цепям которых счетчик переключается в нулевое состояние, как только он досчитывает до Ксч.

5. Счетчик с предварительной установкой может устанавливаться в начальное состояние, равное любому числу от 0 до Ксч. Эта операция осуществляется параллельной записью в счетчик кода необходимого числа.



## *II. Выполнение работы*

Работа выполняется на платах П-3 и П-5 с использованием технологических карт Ш-1, V-1, V-2, V-3.

Для перевода регистра (платы П-3, карта Ш-1) в режим кольцевого счетчика записывают в него число 0001, а затем соединяют перемычкой выводы Y и X на плате.

Технологическая карта V-1 предназначена для исследования суммирующего счетчика с переменным коэффициентом счета. При этом тумблер SA5 включен. Счетные импульсы формируются по нажатию кнопки SB1. Максимальный коэффициент счета равен 16. Если какие-либо выходы Y1 – Y4 соединить перемычками со входами X1 – X3, то коэффициент счета уменьшается.

Технологическая карта V-2 используется для исследования вычитающего счетчика с Ксч. = 16. Тумблер SA5 при этом должен быть выключен.

Технологическая карта V-3 используется для исследования универсального реверсивного счетчика с предустановкой. Информация, записанная в счетчик, индицируется как в двоичном (светодиодами HL2 – HL5) так и в шестнадцатеричном (семисегментным индикатором) кодах. Индикатор HL1 индицирует сигнал переноса в старшие разряды счетчика. Переключение счетчика из режима суммирования в режим вычитания осуществляется тумблером SA5.

### **Задание 1**

1. Включив плату П-3, собрать схему кольцевого счетчика и, используя карту Ш-1, исследовать его работу.
2. Заполнить таблицу состояния счетчика.
3. Начертить схему 4-хразрядного кольцевого счетчика и проанализировать ее работу.

### **Задание 2**

1. Включив плату П-5 и установив карту V-1, исследовать работу суммирующего 4-хразрядного счетчика с Ксч. = 16. Результаты исследования занести в таблицу.
2. Начертить схему счетчика, изображенную на карте, в тетради и проанализировать ее работу.

3. Соединив перемычками какие-либо выходы  $Y1-Y4$  со входами  $X1-X3$ , получить счетчик с коэффициентом счета, указанным преподавателем.

4. Исследовать работу полученного счетчика и заполнить таблицу его состояний.

### **Задание 3**

1. Установив карту  $V-2$ , исследовать работу вычитающего счетчика  $K$  сч. = 1. Результаты исследования занести в таблицу.

2. Начертить в тетради схему вычитающего счетчика, изображенную на карте, и проанализировать ее работу.

### **Задание 4**

1. Установив карту  $V-3$ , изучить схему, на ней изображенную, и проанализировать ее работу. При этом необходимо уяснить назначение всех тумблеров и кнопок.

2. Исследовать работу счетчика  $K-155IE 7$  в режимах прямого и обратного счета с предварительной записью информации и заполнить таблицы состояний счетчика.

### **Задание 5**

1. Изучив схему 3-хразрядного параллельного счетчика и проанализировав ее работу, начертить схему 4-хразрядного параллельного счетчика.

2. Показать, что счетчики могут выполнять функцию делителей частоты. Составить диаграмму работы счетчика с  $K_{сч.} = 5$ , состоящую из графиков зависимости  $U(t)$  на входе и выходе счетчика.

## **Лабораторная работа 5**

### ***Исследование четырехразрядного параллельного сумматора***

#### ***I. Сумматоры***

Сумматор предназначен для арифметического сложения двух чисел. При сложении двух многоразрядных чисел в каждом  $i$ -ом разряде находится сумма трех чисел по модулю два (слагаемых  $A_i$ ,  $B_i$  и перенос из младшего разряда  $P_i$ ) и формируется сигнал переноса в старший разряд  $P_{i+1}$ ).

Составим таблицу истинности одноразрядного сумматора (см. табл.1).

Таблица 1

Вход			Выход	
слагаемые		перенос	сумма	перенос
A <sub>i</sub>	B <sub>i</sub>	P <sub>i</sub>	S <sub>i</sub>	P <sub>i+1</sub>
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
0	0	1	1	0
1	1	0	0	1
1	0	1	0	1
0	1	1	0	1
1	1	1	1	1

На основании таблицы 1 запишем логические функции для выходных величин:

$$S = \bar{A}_i * \bar{B}_i * P_i \vee \bar{A}_i * B_i * \bar{P}_i \vee A_i * \bar{B}_i * \bar{P}_i * A_i * B_i * P_i$$

$$P_{i+1} = A_i * B_i \vee B_i * P_i * A_i * P_i$$

По этим функциям можно построить сумматор на элементах «НЕ», «И», «ИЛИ». На схемах одноразрядный сумматор обозначается следующим образом (см. рис. 1).

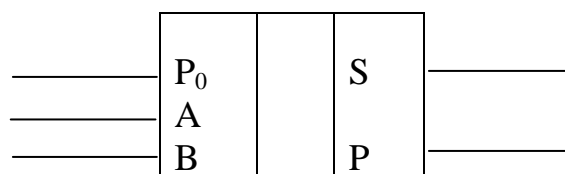


Рис. 1

В серии К155 есть одно-, двух- и четырехразрядные сумматоры К 155 ИМ1, К 155 ИМ2 и К 155 ИМ3. Многоразрядный сумматор представляет собой в простейшем виде последовательное соединение одноразрядных сумматоров. Сигнал переноса, возникающий на выходе каждого *i*-го разряда, является одним из слагаемых для следующего одноразрядного сумматора. Все промежуточные сигналы переноса на внешние выводы ИМС не поступают. Из приведенного следует, что процесс сложения идет последовательно и для получения правильного результата в *i*-ом разряде мы должны сначала сложить числа в (*i*-1)-ом

разряде и получить от него сигнал переноса  $P_i$ . Поэтому быстродействие сумматора с последовательным формированием сигнала переноса определяется случаем, когда при сложении  $A$  и  $B$  единица переноса возникает последовательно в каждом разряде и, следовательно, время суммирования будет наибольшим и равным:

$$T_{зд} = N t,$$

где  $t$  – время задержки распространения сигнала переноса в одном разряде.

Для повышения быстродействия создают схемы сумматоров с параллельным переносом, принцип действия которых подобен принципу действия счетчиков со сквозным переносом (параллельные счетчики). Микросхемы К 155 ИМЗ представляет собой сумматор с параллельным поразрядным сложением и последовательным формированием сигнала переноса, а сумматором схемой ускоренного переноса является микросхема К 561 ММ1.

## *II. Выполнение работы*

Работа выполняется на плате П-3 с использованием технологической карты Ш-3.

Карта Ш-3 предназначена для исследования работы сумматора четырехразрядных двоичных чисел на ИМС К 115 ИМЗ. Для задания четырехразрядных слагаемых используются тумблеры SA1-SA4 и регистр D1 (слагаемое В).

Ввод слагаемого В в регистр может осуществляться как в параллельном (тумблерами SA1-SA4 и кнопкой SB1), так и в последовательном (кнопкой SB1) режимах. В первом случае тумблер SB5 должен быть включен, во втором выключен. Сигнал начального переноса подается с кнопки SB3. Индикация входных операндов А и В осуществляется индикаторами HL1-HL9. Сигнал переноса в старший разряд подается на индикатор HL1. Сумма в четырех первых разрядах дешифруется в блоке индикации и высвечивается в виде шестнадцатиричного числа на семисегментном индикаторе.

## Задание 1

1. Исследовать работу четырехразрядного сумматора. В процессе исследования провести суммирование 5 пар четырехразрядных двоичных чисел. Результаты суммирования проверить при переводе значений операндов в десятичный код.

2. Провести вычисление 4 пар четырехразрядных операндов, используя перевод вычитаемого в дополнительный код. Результаты вычисления проверить при переводе значений операндов в десятичный код.

3. Результаты исследования представить соответствующими таблицами.

## Задание 2

1. Зарисовать в тетради внутренние логические структуры четырехразрядных последовательного и параллельного сумматоров и проанализировать их работу.

2. Указать, возможно ли создание на базе ИМС 155 ИМЗ сумматоров большей разрядности.

## Лабораторная работа 6

### *Исследование стандартного арифметически-логического устройства*

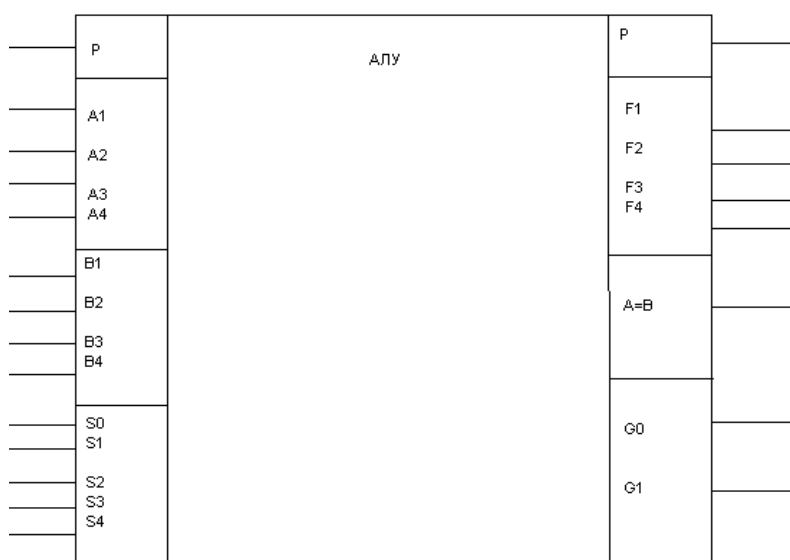
#### *1. Арифметико-логический узел*

Любое устройство обработки цифровой информации содержит операционный блок, состоящий из последовательной и комбинационной части.

Комбинационная часть выполняет операции над двумя многоразрядными словами и поэтому состоит из сумматора, узла сравнения и других схем, производящих различные логические операции.

Узел сравнения (цифровой компаратор) предназначен для сравнения двух многоразрядных чисел  $A$  и  $B$ . Сигнал на выходе этого устройства будет равен единице лишь в том случае, если для любого  $i$   $A_i = B_i$ .

На практике целесообразнее использовать специальный арифметико-логический узел, осуществляющий все необходимые операции и выполненный в виде одной микросхемы. Такие стандартные узлы, входящие в состав различных серий микросхем имеют следующее условно-графическое обозначение (см. рис. 1).



*Рис. 1*

Эта ИМС предназначена для действий с двумя 4-хразрядными числами. А и В. Результат выполнения логических и арифметических действий поступает на выходы F. Кроме того, имеется вход P0 и выход P. сигналов переноса, отдельный выход признака равенства и выходы переменных G0 и G1, используемые для наращивания разрядности АЛУ при объединении нескольких микросхем. В зависимости от набора управляющих сигналов S микросхема может выполнять различные арифметические и логические операции. Реализуемые АЛУ функции представляются в таблицах. Логические операции выполняются над каждой парой одноименных разрядов, при этом вход и выход переноса отключается. Арифметические операции выполняются над четырехразрядными числами с учетом сигналов переноса.

## *II. Выполнение работы*

Работа выполняется на плате П6 с использованием технологической карты VI-1.

Стандартные АЛУ К 155 ИПЗ могут выполнять 64 логических и арифметических операций, в зависимости от сигналов, подаваемых на управляющие входы S, M и вход переноса P0.

Для знакомства с принципом действия АЛУ можно ограничиться меньшим набором операций, которые употребляются наиболее часто. Список этих операций и соответствующие им коды приведены в таблице.

При работе со стендом удобнее пользоваться шестнадцатеричным кодом операции, который набирается кнопкой SB1 с контролем по семисегментному индикатору. При этом необходимо выполнять следующую последовательность операций:

1. Ввести код операции, нажимая кнопку SB1 необходимое число раз. Контроль за введенным числом осуществлять по индикатору HG1.

2. Набрать переключателями SA1-SA3 адрес 010, соответствующий регистру кода операций.

3. Нажав на кнопку SB3, переписать введенный код операции в регистр 07. Контроль при записи в этот регистр осуществляется по свечению светодиода HL3.

4. Набрать адрес регистра операнда K(SA3, SA2, SA1 = 000) и, нажав на кнопку SB3, переписать введенное значение операнда. A в регистр D5. Контроль по свечению HL1.

6. Ввести операнд B (от и до F) с помощью кнопки SB1. Контроль по HG1.

7. Набрать адрес регистра операнда. B(SA3, SA2, SA1 = 001) и с помощью кнопки SB3 переписать введенное значение операнда B в регистр D6. Контроль по HL2.

8. Набрать адрес регистра-аккумулятора (SA3, SA2, SA1 = 101) и, нажав кнопку SB3, переписать результат выполнения заданной (S, M, P) операции над введенными операндами (A и B) с выхода АЛУ в регистр-аккумулятор D10.

Контроль за операцией перезаписи по свечению NL5. Результат операции считывается в виде шестнадцатеричного кода с индикатора HG1 и сигнала переноса в старший разряд (только при выполнении арифметических операций) со светодиода HL.

9. Если полученный результат является промежуточным и его необходимо использовать в дальнейшем в качестве одного из операндов, то с выхода регистра-аккумулятора его переписывают в регистр 5 и 6, повторяя операцию 5 или 7.

### **Задание 1**

1. Зарисовать в тетради принципиальную схему стенда для исследования АЛУ (карта VI-1).
2. Найти на принципиальной схеме элементы, соответствующие элементам функциональной схемы. Проанализировать работу схемы.
3. Рассмотреть таблицу операций, выполняемых типовым АЛУ.

### **Задание 2**

1. Провести исследование логических операций, выполняемых АЛУ. Каждую логическую операцию выполнить над 4-5 операндами.
2. Результаты исследований представить в виде таблицы истинности.

### **Задание 3**

1. Провести исследование арифметических операций, выполняемых АЛУ. Каждую логическую операцию выполнить над 4-5 операндами.
2. Результаты исследований представить в виде таблицы истинности.
3. Составить программу, содержащую 4-6 операции, и провести по ней расчет. Результаты проверить при переводе операндов в десятичный код.

## **Лабораторная работа 7**

### ***Исследование оперативного запоминающего устройства и мультимплексного способа организации общей шины***

#### ***I. Магистральная (шинная) система обмена информацией***

Операционные узлы служат основой для создания более крупных единиц цифровой техники - устройств. К основным устройствам относят процессор, устройства памяти и устройства ввода и вывода информации. В современных средствах автоматизации каждое устройство выполняют в виде конструктивного законченного модуля. Объединяя необходимое число различных типов модулей, можно создать цифровую систему практически любого назначения и производительности.



Модульная организация системы опирается на магистральную (шинную) структуру обмена информацией. Обмен сигналами между отдельными устройствами происходит по трем многоуровневым шинам (многопроводным линиям связи), соединяющим все модули.

Обмен информацией между любыми устройствами по общим шинам возможен благодаря временному распределению линий связи. В каждый момент времени они предоставляются для связи только двух абонентов. При обращении к оперативному или постоянному запоминающим устройствам отдельным абонентом является не все запоминающее устройство, а каждая ячейка памяти.

## *II. Запоминающие устройства цифровой техники*

Запоминающие устройства (ЗУ) цифровой техники предназначены для записи, хранения и выдачи информации, представленной в виде двоичного кода. Основные характеристики ЗУ – информационная емкость и быстродействие. Эти характеристики противоречивы: при улучшении одного параметра неизбежно ухудшается второй. Поэтому в цифровой технике одновременно используются ЗУ с различными характеристиками:

1. Сверхоперативные (СОЗУ) с малой емкостью (всего несколько слов), но с быстродействием в десятки наносекунд, сравнимым с быстродействием логических элементов.

2. Оперативные (ОЗУ) с емкостью в тысячи слов и с быстродействием в сотни наносекунд, сравнимым с быстродействием основных узлов (сумматоры, преобразователи кодов);

3. Внешние запоминающие устройства (ВЗУ) с емкостью в миллионы слов и средним временем выборки данных от 2,0 до 20 секунд.

СОЗУ и ОЗУ выполняются в виде полупроводниковых БИС и ВЗУ – это электромеханические устройства с магнитным носителем информации (магнитные барабаны, ленты, диски).

Существует информация, которая не должна изменяться в процессе работы. Например, различные константы, коды букв алфавита, таблицы функций,

типовые программы и т. д. Такая информация хранится в постоянных запоминающих устройствах (ПЗУ). В процессе работы информация из ПЗУ только считывается. ПЗУ малой емкости выполняются в виде полупроводниковых БИС, а большие объемы неизменной информации записываются во внешние ПЗУ (ВПЗУ).

В настоящее время широко применяются микросхемы ЗУ на биполярных и полевых (МДП) транзисторах. В статических ОЗУ элементом памяти является триггер. Биполярные микросхемы обладают большим быстродействием, а МДП микросхемы – большей емкостью. Кроме того, последние потребляют значительно меньше энергии.

Типичный пример триггерного ОЗУ – параллельный регистр. Организация памяти в виде отдельных регистров применяется для создания ОЗУ малой емкости (например, СОЗУ).

При увеличении емкости ОЗУ возникает проблема доступа к каждому элементу памяти при ограниченном числе выводов корпуса. Эта задача решается с помощью адресной организации ЗУ с использованием дешифратора кода адреса. Дешифратор с  $n$  адресными входами может организовать обращение к  $2^n$  адресам.

Условно-графическое обозначение ОЗУ на 16 четырехразрядных ячейках памяти имеет следующий вид (см. рис. 1):

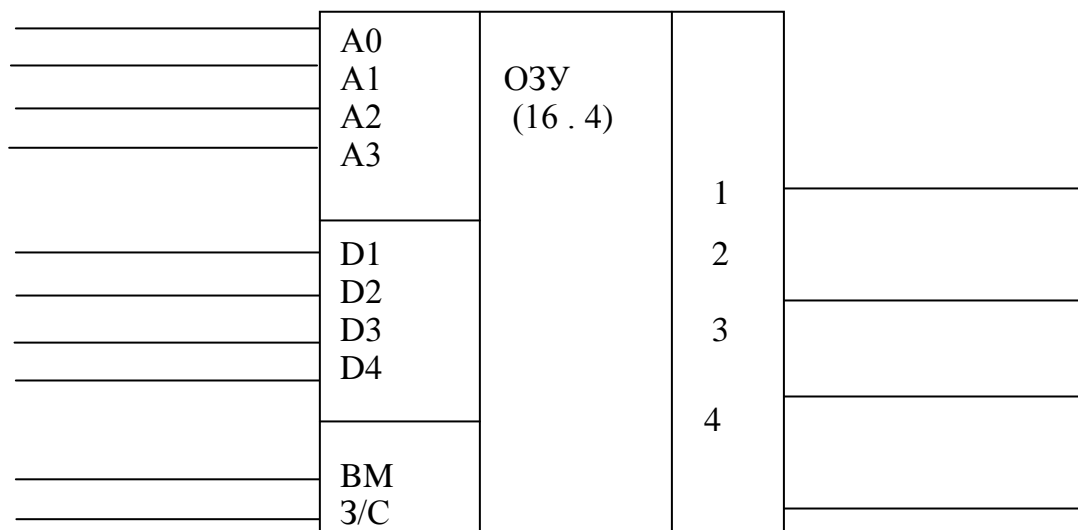


Рис. 1

При  $BM = 0$  микросхема отклонена от всех внешних устройств.

При  $BM = 1$  один из регистров (ячеек) переводится в активное состояние. Номер этого регистра определяется сигналами на адресных входах  $A0 - A3$ . Если при этом  $Z/C = 1$ , то в этот регистр запишется новая информация с информационных входов  $D1-D4$ .

При  $Z/C = 0$  на выхода 1-4 поступает информация, хранящаяся в этом регистре. Таким образом, ОЗУ может работать в трех режимах: запись, считывание и хранение информации.

В динамических ОЗУ ячейкой памяти является конденсатор, заряд конденсатора необходимо время от времени обновлять (регенерировать). Время регенерации составляет 1-2 % общего времени работы ОЗУ. Однако емкость динамических ОЗУ в несколько раз больше емкости статических ОЗУ (при тех же размерах).

Для работы автоматических устройств и ЭВМ нужны блоки ОЗУ, запоминающие слова большей разрядности.

Для организации элементарных блоков ЗУ, так называемых страниц памяти, которые могут запоминать слова с необходимой разрядностью, производят объединение нескольких микросхем. При этом адресные входы ( $A0, \dots, An$ ) и входы управления ( $Z/C, BM$ ) всех микросхем соединяются параллельно, а из самостоятельных информационных входов и выходов составляют шины входных и выходных данных.

Если количество слов на одной странице ЗУ оказывается недостаточным, производят наращивание емкости ЗУ, объединяя несколько страниц в единое устройство – блок ЗУ. Для этого адресные входы, входы  $Z/C$ , информационные входы и выходы всех страниц соединяются параллельно, выборку (перелистывание) страниц осуществляют мультиплексированием (коммутацией) сигнала  $BM$ , подаваемым одновременно на все микросхемы выбранной страницы.

### *III. Выполнение работы*

Работа выполняется на плате Пб с использованием технологической карты VI-3.

Ввод данных в любое устройство осуществляется при помощи счетчика D10 и кнопки SB1.

Передача данных на общую шину осуществляется при помощи мультиплексатора D2. При  $A = 0$  (устанавливается кнопкой SB2, контролируется 4L1) общая шина «захватывается» счетчиком D10. Число, поступившее на общую шину, поступает на входы данных ОЗУ (D4) и регистра адреса ОЗУ (D8) и индицируется в шестнадцатеричном коде семисегментным индикатором.

В зависимости от того, чем является введенное число – адресом ячейки ОЗУ или данными, подлежащими записи в ОЗУ, – тумблерами SA3, SA2, SA1 набирается код соответствующего устройства (011 – регистр адреса или 110 – ОЗУ) и по нажатию кнопки SB3 проводится запись числа, находящегося на общей шине, в регистр адреса (D8, контролируется HL2) или по заранее установленному адресу в соответствующую ячейку ОЗУ (D4, контролируется HL3).

Для считывания чисел, записанных в ОЗУ, кнопкой SB1 набирают адрес ячейки, подлежащей считыванию (контролируется индикатором HG1), затем при SA3, SA2, SA1 = 011 нажатием кнопки SB3 переписывают его в регистр адреса и после этого при помощи мультиплексора ( $A = 1$ , HL1 – светится) передают на общую шину информацию из ОЗУ, которая индицируется семисегментным индикатором HG1.

### **Задание 1**

1. Зарисовать в тетради принципиальную схему стенда для исследования ОЗУ (карта VI-3).

2. Найти на принципиальной схеме элементы, соответствующие элементам функциональной схемы.

Проанализировать работу схемы.

3. Показать, каким образом организуется обмен данными между различными устройствами при помощи мультиплексирования общей шины.

4. Указать особенности ячеек статической и динамической памяти.

## Задание 2

1. Провести очистку ячеек памяти ОЗУ.
2. Записать в первые пять и последние три ячейки информацию, заданную преподавателем.
3. Считать записанную информацию.
4. Провести демонстрацию выполнения одной из операций (по заданию преподавателя) с подробным объяснением всех выполняемых команд.

## Лабораторная работа 8

### *Исследование модели четырехразрядной микро-ЭВМ с ручным устройством управления*

#### *1. Типы ЭВМ. Микро-ЭВМ*

В наиболее общем виде средства ВТ можно подразделить на сверхпроизводительные ЭВМ (системы), ЭВМ общего назначения, малые ЭВМ, микро-ЭВМ и микропроцессоры.

Сверхпроизводительные машины используются для решения особо сложных задач, задач обработки больших объемов данных в реальном времени, задач экономического планирования в государственном масштабе. Такие машины обладают очень большим быстродействием, более 10 млн. о/с. Примером такой системы является система четвертого поколения «Эльбрус-2», которая имеет быстродействие до 100 млн. о/с.

Примером ЭВМ общего назначения являются машины серии ЕС ЭВМ. Они пригодны для решения, как научно-технических задач, так и задач обработки данных. Эти ЭВМ имеют высокое быстродействие (от десятков тысяч до миллионов о/с), большую оперативную память (сотни тысяч – миллионы машинных слов), многоразрядное машинное слово 4-8 байт) и широкий набор периферийных устройств.

Мини-ЭВМ применяются для решения более простых, но и более распространенных задач. У них меньше быстродействие и объем оперативной памяти,

чем у ЭВМ общего назначения, зато они значительно дешевле и более неприхотливы в эксплуатации. Мини-ЭВМ имеют все характерные черты больших ЭВМ, а отличаются от них в первую очередь меньшей разрядностью трактов обработки и передачи информации. Вторым существенным отличием малых ЭВМ от больших является магистрально-модульная структура. Основой мини-ЭВМ является многоуровневая линия связи (общая магистраль или общая линия). Все устройства машины выполняются в виде конструктивно-законченных модулей и подключают к общей шине, через которую производится обмен информацией.

Чем сложнее микросхема, тем она дешевле дискретного устройства того же назначения. С другой стороны, чем сложнее микросхемы, тем уже область ее применения. Разрешения противоречия между высокой степенью интеграции и узостью специализации БИС было найдено в производстве универсальных БИС, логика работы которых определяется не только внутренними связями, но и подаваемыми извне командами, то есть программным управлением. Такая стандартная универсальная БИС получила название микропроцессора. На их основе строят микро-ЭВМ. Объединив на одной плате БИС микропроцессора, ОЗУ, ПЗУ и устройства УВВ, мы получим одноплатную микро-ЭВМ. Ее структура аналогична структуре мини-ЭВМ. По своим логическим возможностям и скорости выполнения основных операций микро-ЭВМ практически не уступает мини-ЭВМ. Однако из-за ограниченного числа выводов корпусов БИС в микро-ЭВМ не удастся организовать адресацию большого объема памяти, подключение большого числа внешних устройств, обмен многоуровневой информацией.

## *II. Основные сведения о процессоре. Операционный блок*

Процессор – это устройство, непосредственно осуществляющее переработку цифровой информации в соответствии с заданной программой. Он состоит из двух блоков – операционного и управляющего.

Операционный блок (ОБ) производит прием и временное хранение исходных данных, их преобразование и передачу результата операции следующим устройствам. Кроме того, операционный блок проверяет соответствие результата обработки данных заранее обусловленным признакам и сообщает результаты проверки управляющему блоку.

Управляющий блок (УБ) вырабатывает управляющие сигналы, вид которых зависит от кода текущей операции и признаков результата выполнения предыдущей операции.

Процесс выполнения команды в ЭВМ растянут во времени на несколько машинных тактов. Например, в первом такте производится прием и запоминание числа, во втором такте – другого, в третьем такте – нахождение суммы чисел и т. д. Каждая из элементарных операций, выполняемых за один такт, называется микрооперацией. В один и тот же такт различными элементами операционного блока параллельно выполняется несколько микроопераций. Совокупность одновременно выполняемых микроопераций называется микрокомандой. Интервал времени, за который выполняется микрокоманда, называется машинным тактом, а время, необходимое для выполнения команды машинным циклом.

Основу операционного блока составляют арифметическо-логическое устройство (АЛУ) и часть СОЗУ, состоящая из двух буферных регистров А и Б и группой регистров общего назначения (РОН). Все устройства, входящие в операционный блок, соединены в единую систему при помощи общей шины данных (ШД). АЛУ выполняет операции над двумя числами, которые в это время находятся на буферных регистрах.

Операционный блок выполняет следующие микрокоманды:

1. Запись слова, находящегося на шине данных, в любой регистр общего назначения или буферный регистр.
2. Выборка слова из любого РОН на шину данных.
3. Выполнение одной из арифметическо-логических операций и запись результата в любой свободный РОН.

Каждая микрокоманда может состоять из нескольких микроопераций, например: адресация *i*-го РОН, выборка содержимого РОН на шину данных и т. д.

### *III. Выполнение работы*

Работа выполняется на плате П6 с использованием технологической карты V 1-2.

Исследуемая микро-ЭВМ состоит из:

- устройства ввода данных с ручным управлением (SA1- SA5, SB1-SB3);
- процессора на элементах D1, D5-D10;
- оперативного запоминающего устройства (D4);
- общей шины с мультиплексным управлением (D2);
- устройства вывода данных (светодиоды HL1-HL9 и семисегментный индикатор HG1).

Работа отдельных устройств микро-ЭВМ была исследована при проведении предыдущих лабораторных работ. Напомним кратко порядок действия при выполнении основных микроопераций. При этом следует учесть, что номера светодиодов могут не совпадать с теми, которые указаны в описанных предыдущих лабораторных работах, поскольку в данной работе используются все светодиоды.

#### 1. Ввод операндов на общую шину.

Операндами являются четырехразрядные числа от 0 до F. Они могут быть кодом операции АЛУ (см. таблицу к лаб. раб. 6), номером ячейки ОЗУ или числом. Ввод операнда на общую шину осуществляется с помощью кнопки SB1, а контроль – по HG1.

#### 2. Ввод кода операции АЛУ.

Если введенный операнд является кодом операции АЛУ, то его необходимо переписать в регистр операции D7. Для этого необходимо набрать код регистра операций (SA3, SA2, SA1 – 010) и нажать на кнопку SB3. Контроль по сведению HL4.

#### 3. Запись числа в буферные регистры А и В с общей шины.



Для этого необходимо набрать адрес регистра А (SA3, SA2, SA1 = 000) или регистра В (SA3, SA2, SA1 = 001) и нажать кнопку SB3. Контроль по свечению соответственно HL2 и HL3.

#### 4. Выполнение одной из операций АЛУ.

Для выполнения операции, код которой записан в регистр операций, над числами, находящимися в буферных регистрах А и В, необходимо набрать адрес регистра-аккумулятора D10 (SA3, SA2, SA1 = 101) и нажать на кнопку SB3. Результат операции наступает на общую шину, переписывается в регистр-аккумулятор и высвечивается на HG1. Если при выполнении арифметических операций возникает перенос в старший разряд, то это индицируется свечением HL9. Контроль за выполнением операции по свечению HL7.

#### 5. Запись номера ячейки ОЗУ в регистр адреса D8 с общей шины.

Для этого необходимо набрать адрес регистра D8 (SA3, SA2, SA1 = 011) и нажать на кнопку SB3. Контроль по свечению HL5.

Запись числа в одну из ячеек ОЗУ с общей шины.

Для записи числа с общей шины в ячейку ОЗУ, номер которой записан в регистр адреса, необходимо набрать адрес ОЗУ (SA3, SA2, SA1 = 110) и нажать на кнопку SB3. Контроль по свечению HL8.

#### 7. Выборка числа из ячейки ОЗУ на общую шину.

Для выборки на общую шину числа из ячейки ОЗУ, номер которой записан в регистр адреса, необходимо нажать на кнопку SB2. Пока эта кнопка нажата (контроль по свечению HL1), число находится на общей шине и индицируется на HG1.

### Задание 1

1. Зарисовать в тетради принципиальную схему исследуемой модели микро-ЭВМ (карта VI-2)

2. Найти на принципиальной схеме элементы, соответствующие элементам функциональной схемы. Проанализировать работу схемы.

3. Указать разницу между командой, микрокомандой и микрооперацией и между машинным циклом и машинным тактом.

4. Рассказать о назначении операционного и управляющего блоков процессора.

### **Задание 2**

1. Провести очистку ячеек памяти ОЗУ.

2. Записать в две ячейки ОЗУ различные числа.

3. Провести обмен информацией между этими двумя ячейками.

4. Выполнить одну арифметическую и одну логическую операции над числами, находящимися в двух ячейках памяти ОЗУ. Результат записать в третью, свободную ячейку.

5. Составить программу из 15 команд и выполнить ее. При этом в качестве операндов использовать числа, содержащиеся не менее чем в 5 ячейках ОЗУ. Результат расчета проверить при переводе операндов в десятичный код.

Для выполнения п. 3-5 задания 2 необходимо каждую команду разбить на микрооперации и выполнить их в необходимой последовательности.

## **БИБЛИОГРАФИЧЕСКИЙ СПИСОК**

### **Основная литература**

1. Гилмар, Ч. Введение в микропроцессорную технику / Ч. Гилмар. – М. : Мир, 1984.
2. Коган, Б. М. Электронные вычислительные машины и системы : учебное пособие для технических вузов / Б. М. Коган. – М. : Энергоиздат, 1985.
3. Корюкова, А. А. Основы научно-технической информации / А. А. Корюкова, В. Г. Дера. – М. : Высшая школа, 1985.
4. Степаненко, Н. Л. Основы микроэлектроники / Н. Л. Степаненко. – М., 2003.
5. Токхейм, Я. Основы цифровой электроники / Я. Токхейм. – М. : Мир, 1988.
6. Хотунцев, Ю. Л. Основы радиоэлектроники / Ю. Л. Хотунцев. – М., 1998.

### **Дополнительная литература**

1. Багашов, Е. П. и др. Микро- и мини-ЭВМ : учебное пособие для вузов / Е. П. Багашов и др. – Л. : Энергоатомиздат, 1984. – 376 с.
2. Грицевский, П. М. и др. Основы автоматики, импульсной и вычислительной техники : учебник для техникумов ж.-д. транспорта / П. М. Грицевский и др. – М. : Сов. Радио, 1979. – 391 с.
3. Захаров, В. К. Электронные устройства автоматики и телемеханики : учебник для вузов / В. К. Захаров, Ю. И. Лыпарь. – 3-е изд. перераб. и доп. – Л. : Энергоатомиздат, 1984. – 432 с.
4. Звенигородский, Г. А. Вычислительная техника и ее применение : пособие для учителя / Г. А. Звенигородский. – М. : Просвещение, 1987. – 47 с.

**Ведущий редактор  
Е. В. Кондаева**

**Старший корректор  
Сухарева М. А.**

**Ведущий инженер  
Г. А. Чумак**

Подписано в печать 06.07.2009 г.  
Формат 60x84 1/16. Усл. печ. л. 2,0  
Тираж                      экз. Заказ 106/345.

**Издательство Орского гуманитарно-технологического института  
(филиала) Государственного образовательного учреждения  
высшего профессионального образования  
«Оренбургский государственный университет»**

**462403, г. Орск Оренбургской обл., пр. Мира, 15 А**