

Министерство образования и науки Российской Федерации

Государственное образовательное учреждение
высшего профессионального образования
«Оренбургский государственный университет»

С. А. Сильвашко

ОСНОВЫ АНАЛОГОВОЙ И ЦИФРОВОЙ ЭЛЕКТРОНИКИ

Рекомендовано Ученым советом Государственного образовательного учреждения высшего профессионального образования «Оренбургский государственный университет» в качестве учебного пособия для студентов, обучающихся по программам высшего профессионального образования по специальности «Программное обеспечение вычислительной техники и автоматизированных систем»

Оренбург
ГОУ ОГУ
2010

УДК 621.38 (075.8)
ББК 32.85я73
С 36

Рецензент – доцент, кандидат технических наук В. В. Тухватулин

Сильвашко, С. А.
С 36 Основы аналоговой и цифровой электроники : учебное пособие / С. А. Сильвашко; Оренбургский гос. ун-т. – Оренбург : ОГУ, 2010. – 372 с.

В учебном пособии изложены основные сведения о полупроводниковых приборах, аналоговых и цифровых интегральных микросхемах. Рассмотрены наиболее широко используемые аналоговые и цифровые устройства. Изложена методика синтеза комбинационных схем.

Учебное пособие предназначено для студентов, обучающихся по специальности 230105.65 «Программное обеспечение вычислительной техники и автоматизированных систем» при изучении второй части дисциплины «Электротехника и электроника».

УДК 621.38 (075.8)
ББК 32.85я73

© Сильвашко С. А., 2010
© ГОУ ОГУ, 2010

Содержание

Введение	7
1 Полупроводниковые приборы	8
1.1 Основные сведения о полупроводниковых материалах	8
1.2 Электронно-дырочный переход и его свойства	16
1.2.1 Пробой <i>p-n</i> -перехода.....	22
1.2.2 Емкость <i>p-n</i> -перехода.....	24
1.3 Полупроводниковые диоды	26
1.3.1 Устройство и вольтамперная характеристика диода.....	26
1.3.2 Классификация полупроводниковых диодов.....	32
1.3.3 Математическая модель диода.....	38
1.4 Биполярные транзисторы	40
1.4.1 Устройство и принцип действия.....	40
1.4.2 Режимы работы и схемы включения транзистора.....	45
1.4.3 Вольт-амперные характеристики транзистора.....	46
1.4.4 Математическая модель биполярного транзистора.....	50
1.4.5 Основные параметры биполярного транзистора	52
1.5 Полевые транзисторы	55
1.5.1 Устройство и принцип действия.....	55
1.5.2 Вольт-амперные характеристики и основные параметры полевых транзисторов	61
1.6 Классификация и система обозначений транзисторов.....	64
1.7 Силовые полупроводниковые приборы.....	67
1.7.1 Тиристоры	68
1.7.2 Симисторы	73
1.7.3 Биполярные транзисторы с изолированным затвором.....	75
1.7.4 Статический индукционный транзистор	78
1.8 Вопросы для самоконтроля	81
1.9 Тестовые задания к разделу 1	82

2	Усилители переменного и постоянного тока	86
2.1	Общие сведения об электронных усилителях	86
2.1.1	Структура электронного усилителя	86
2.1.2	Классификация усилителей.....	89
2.1.3	Основные параметры и характеристики усилителей	92
2.2	Обратная связь в усилителях.....	107
2.2.1	Общие сведения и классификация	107
2.2.2	Влияние отрицательной обратной связи на основные параметры и характеристики усилителей.....	112
2.3	Работа транзистора в усилительном каскаде.....	124
2.4	Режимы работы усилительных каскадов	131
2.5	Принцип электронного усиления	135
2.6	Стабилизация параметров усилительного каскада.....	139
2.7	Типовые усилительные каскады.....	144
2.7.1	Каскад с общим эмиттером	144
2.7.2	Каскад с общей базой.....	150
2.7.3	Каскад с общим коллектором	153
2.8	Усилители постоянного тока	157
2.8.1	Особенности схемотехники УПТ	157
2.8.2	Дифференциальный усилительный каскад.....	161
2.9	Источники эталонного напряжения и тока.....	172
2.9.1	Генераторы стабильного тока	172
2.9.2	Источники стабильного напряжения	176
2.10	Усилители мощности	177
2.11	Транзисторные ключи.....	182
2.11.1	Цифровые ключи	183
2.11.2	Аналоговые ключи	192
2.12	Вопросы для самоконтроля.....	194
2.13	Тестовые задания к разделу 2	196
3	Операционные усилители и устройства на основе операционных усилителей	199

3.1 Общие сведения об операционных усилителях	199
3.2 Основные параметры и характеристики ОУ	202
3.3 Масштабные усилители на ОУ	207
3.4 Сумматоры напряжения на ОУ	212
3.4.1 Инвертирующий сумматор.....	212
3.4.2 Неинвертирующий сумматор.....	214
3.4.3 Вычитающий усилитель (усилитель с дифференциальным входом)	215
3.5 Интегрирующий усилитель.....	216
3.6 Дифференцирующий усилитель	220
3.7 Логарифмический и антилогарифмический усилители	223
3.8 Компараторы напряжения	227
3.9 Активные фильтры на ОУ	231
3.9.1 Общие сведения.....	231
3.9.2 Фильтры нижних и верхних частот.....	235
3.9.3 Полосовой и режекторный фильтры	239
3.10 Генераторы электрических сигналов на ОУ.....	245
3.10.1 Общие сведения о генераторах электрических сигналов	245
3.10.2 Генераторы гармонических сигналов на ОУ.....	250
3.10.3 Релаксационный генератор на ОУ.....	253
3.11 Вопросы для самоконтроля.....	255
3.12 Тестовые задания к разделу 3	257
4 Вторичные источники питания.....	261
4.1 Структуры вторичных источников питания.....	261
4.2 Выпрямители и сглаживающие фильтры	264
4.3 Стабилизаторы напряжения	274
4.3.1 Параметрический стабилизатор напряжения	275
4.3.2 Компенсационные стабилизаторы напряжения.....	278
4.4 Вопросы для самоконтроля.....	289
4.5 Тестовые задания к разделу 4	290
5 Цифровые интегральные микросхемы.....	293

5.1 Основные понятия цифровой электроники	293
5.2 Логические функции и способы их записи.....	297
5.3 Основы алгебры логики.....	302
5.4 Минимизация логических функций	305
5.5 Базовые логические элементы	309
5.6 Классификация цифровых устройств.....	317
5.7 Синтез комбинационных схем.....	319
5.8 Синтез комбинационной схемы в заданном базисе логических элементов	324
5.9 Комбинационные цифровые устройства	326
5.9.1 Шифраторы, дешифраторы и преобразователи кодов	327
5.9.2 Мультиплексоры и демультиплексоры.....	332
5.9.3 Сумматоры	336
5.10 Последовательностные цифровые устройства.....	340
5.10.1 Триггеры.....	340
5.10.2 Счетчики.....	351
5.10.3 Регистры	357
5.11 Вопросы для самоконтроля.....	363
5.12 Тестовые задания к разделу 5	365
7 Литература, рекомендуемая для изучения дисциплины	368
7.1 Литература к разделу 1	368
7.2 Литература к разделу 2	368
7.3 Литература к разделу 3	368
7.4 Литература к разделу 4	369
7.5 Литература к разделу 5	369
Список использованных источников	370
Приложение А Ответы к тестовым заданиям.....	372

Введение

В настоящее время практически каждая техническая система оснащается электронными устройствами. При этом сфера применения и функции устройств электроники постоянно расширяются. Особый интерес представляют устройства и функциональные узлы цифровой электроники, поскольку решение сложных задач, возникающих в различных сферах деятельности человека сегодня, немыслимо без применения средств вычислительной техники, основу которых составляют цифровые интегральные микросхемы различной степени интеграции.

Электроника является универсальным средством при решении самых разнообразных проблем в области сбора и преобразования информации, при разработке систем автоматического и автоматизированного управления, во многих других случаях. Поэтому знания в области электроники становятся необходимыми все более широкому кругу специалистов.

В учебном пособии изложены основные сведения об элементной базе современной полупроводниковой электроники и электронных устройствах, реализованных на этой элементной базе. Рассмотрены типовые схемы различных электронных устройств и приведены их основные параметры и характеристики. Особое внимание уделено устройствам цифровой электроники: изложена методика синтеза комбинационных схем и приведены примеры реализации различных комбинационных и последовательностных цифровых устройств.

Учебное пособие разработано в соответствии с рабочей программой дисциплины «Электротехника и электроника» для студентов, обучающихся по специальности 230105.65 «Программное обеспечение вычислительной техники и автоматизированных систем». В то же время оно может быть использовано студентами и других специальностей при изучении основ электроники.

1 Полупроводниковые приборы

1.1 Основные сведения о полупроводниковых материалах

Если в качестве признака классификации материалов, используемых для изготовления элементов электронных устройств, взять их способность проводить электрический ток (электропроводность), то все эти материалы с учетом их **удельного электрического сопротивления** можно разделить на три группы: *проводники*, *полупроводники* и *диэлектрики*.

К *проводникам* относят материалы, удельное электрическое сопротивление которых при комнатной температуре ($T = 300 \text{ К}$) не превышает $10^{-4} \text{ Ом}\cdot\text{см}$. Удельное электрическое сопротивление *диэлектриков*, как правило, более $10^9 \text{ Ом}\cdot\text{см}$.

Особый интерес представляют *полупроводниковые материалы*. Для разных полупроводниковых материалов их удельное электрическое сопротивление может находиться в диапазоне от 10^{-4} до $10^9 \text{ Ом}\cdot\text{см}$. При этом, в отличие от проводников, проводимость полупроводников с ростом температуры увеличивается. Количество материалов со свойствами полупроводников превышает количество проводников и диэлектриков. На практике наиболее часто находят применение кремний, германий, арсенид галлия, селен, разные оксиды, сульфиды, нитриды и др.

В таблице 1.1 в качестве примера приведены значения удельных электрических сопротивлений представителей разных групп материалов при температуре $T = 300 \text{ К}$ ($t^\circ = +27^\circ \text{ С}$).

По способности проводить электрический ток и зависимости электропроводности от температуры полупроводники значительно ближе к диэлектрикам, чем к проводникам. Это связано, в первую очередь, с особенностью строения атомов полупроводниковых материалов.

Как известно, атом любого вещества состоит из положительно заряженного ядра и перемещающихся вокруг него отрицательно заряженных электронов. Ядро, в свою очередь, состоит из электрически нейтральных частиц – *нейтронов* и положительно заряженных *протонов* (положительный заряд протону и отрицательный заряд электрону присвоены условно). Отрицательный заряд электрона ($q_e \approx 1,6 \cdot 10^{-19}$

Кл) по величине равен положительному заряду протона, поэтому при нормальных условиях атом электрически нейтрален, так как число протонов в ядре равно числу электронов, образующих электронную оболочку атома.

Таблица 1.1

Материалы		ρ , Ом · см
Проводники:	алюминий	$2,63 \cdot 10^{-6}$
	железо	$5,30 \cdot 10^{-6}$
	золото	$2,44 \cdot 10^{-6}$
	медь	$1,72 \cdot 10^{-6}$
	серебро	$1,62 \cdot 10^{-6}$
Полупроводники:	германий	45
	кремний	$230 \cdot 10^3$
	арсенид галлия	$4 \cdot 10^8$
Диэлектрики:	янтарь	$5 \cdot 10^{16}$
	слоуда	$1,3 \cdot 10^{14}$
	стекло	$1 \cdot 10^{14}$

Электроны находятся в постоянном движении на некотором расстоянии от ядра в пределах слоев (**оболочек**), определяемых их энергией W . Чем дальше от ядра находится вращающийся электрон, тем выше его энергия (или, как говорят, *энергетический уровень*) (рисунок 1.1) и тем слабее его связь с атомом. А это значит, что при определенных условиях (повышение температуры, воздействие внешнего электрического поля, радиации и т. д.) такие электроны могут разрывать связь со своими атомами и становиться свободными.

Количество электронов в слоях строго определено: в ближайшем к ядру слое может находиться не более двух электронов, во втором слое – не более восьми электронов и т. д. Внешний слой в общем случае может быть незаполненным, поэтому он легко отдает «свои» и принимает «чужие» электроны. Электроны внешнего слоя

определяют *валентность* элемента при химических реакциях. Такие электроны называются *валентными*, и они обеспечивают соединение атомов в молекулы или кристаллы. Это происходит за счет взаимодействия между соседними атомами, заключающегося в том, что на электроны одного атома воздействуют ядра соседних атомов. В результате такого взаимодействия разрешенные энергетические уровни электронов смещаются и расщепляются на несколько – по числу соседних атомов в кристаллической решетке.

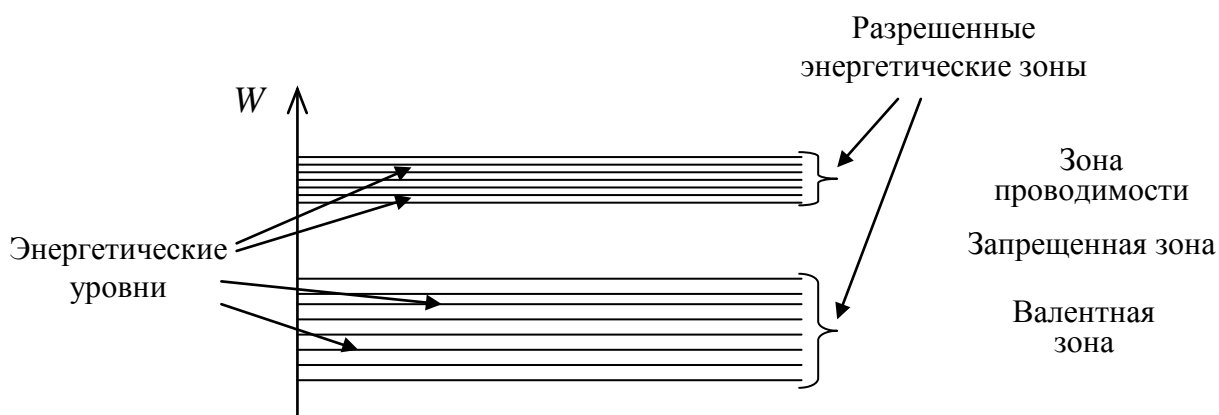


Рисунок 1.1 – Упрощенная зонная структура твердого тела

Совокупность энергетических уровней, на каждом из которых могут находиться электроны, называют *разрешенной зоной* (рисунок 1.1). Разрешенная зона характеризуется тем, что все ее энергетические уровни при температуре 0 К заполнены электронами. Совокупность энергетических уровней, соответствующих внешнему слою электронов, образует *валентную зону*. Разрешенные уровни энергии, которые остаются незанятыми электронами (при температуре, отличной от 0 К), составляют *зону проводимости*. Промежуток между валентной зоной и зоной проводимости называется *запрещенной зоной*.

В **проводниках** (например, у металлов) валентная зона и зона проводимости взаимно перекрываются (рисунок 1.2, *a*), поэтому валентные электроны имеют возможность перемещаться с оболочки одного атома вещества на оболочку другого атома, совершая при отсутствии внешнего электрического поля хаотическое тепло-

вое движение. В связи с этим даже при 0 К проводники обладают проводимостью. При наличии внешнего электрического поля движение электронов становится упорядоченным (направленным).

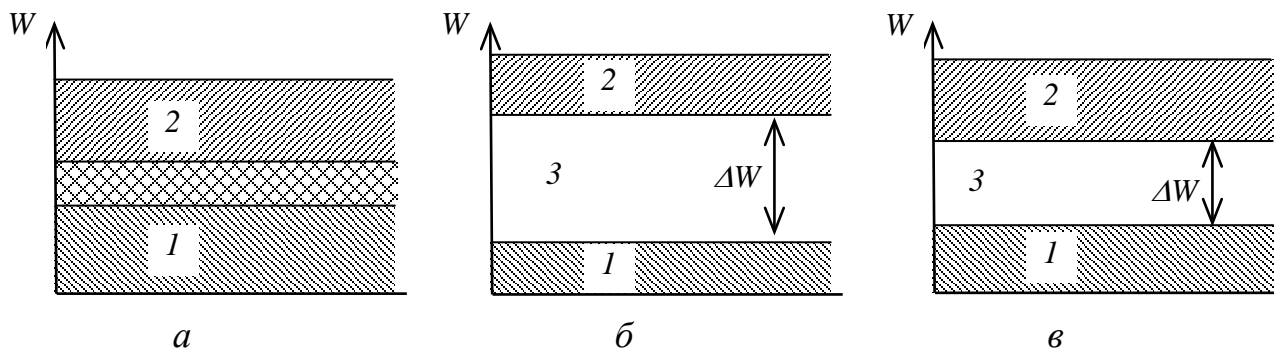


Рисунок 1.2 – Энергетические зоны проводника (а), диэлектрика (б) и полупроводника (в)

Число свободных электронов в металлах достаточно велико и практически не зависит от температуры. Однако с повышением температуры увеличивается число столкновений электронов при их тепловом перемещении, в связи с чем электропроводность металлов понижается.

У **диэлектриков** ширина запрещенной зоны 3 (рисунок 1.2, б) велика ($\Delta W > 6$ эВ), электроны внешней оболочки достаточно жестко связаны с ядром и для перехода валентных электронов в зону проводимости нужно сообщить им значительную энергию. Так, например, при высокой напряженности внешнего электрического поля может произойти отрыв валентных электронов и их лавинное размножение, которое называется *пробоем диэлектрика*. В результате пробоя диэлектрик теряет свои свойства и становится проводником.

У **полупроводников** запрещенная зона (рисунок 1.2, в) относительно мала и ее ширина ΔW при температуре 300 К колеблется от 0,1 до 3,5 эВ. Химически чистые полупроводники при температуре абсолютного нуля ($T = 0$ К) ведут себя так же, как диэлектрики, и их электропроводность равна нулю, поскольку их зона проводимости при этих условиях пуста.

Чтобы обеспечить возможность перехода электронов полупроводника из валентной зоны в зону проводимости (то есть, сделать полупроводник электропроводным), необходимо каким-либо способом сообщить электронам дополнительную энергию, равную ширине запрещенной зоны ΔW . При температуре 300 К, в частности, у германия $\Delta W = 0,66$ эВ, у кремния $\Delta W = 1,12$ эВ, у арсенида галлия $\Delta W = 1,43$ эВ, у карбида кремния $\Delta W = 2,4 \dots 3,4$ эВ.

Ширина запрещенной зоны полупроводников изменяется с изменением температуры. Это происходит в результате:

- изменения амплитуды тепловых колебаний атомов кристаллической решетки;
- изменений межатомных расстояний (в результате изменения объема тела).

У большинства полупроводников ширина запрещенной зоны с повышением температуры уменьшается.

Если рассматривать структуру полупроводникового материала на уровне молекул, то можно отметить, что для полупроводников характерными являются **ковалентные** связи между отдельными атомами в молекуле. Они образуются за счет присоединения валентных электронов соседних атомов. Так, например, в кристаллической решетке четырехвалентного полупроводника (германия, кремния (рисунок 1.3)) каждый атом связан с четырьмя соседними атомами с помощью двух валентных электронов – по одному от каждого атома.

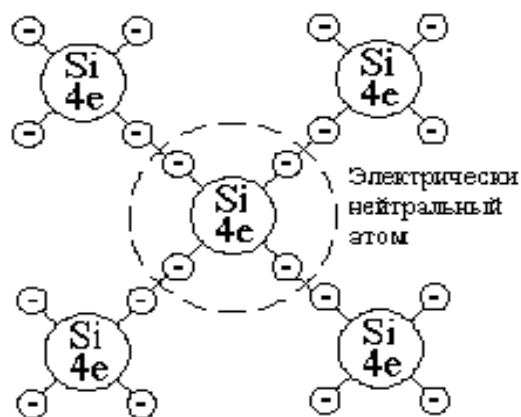


Рисунок 1.3 – Структура кристаллической решетки полупроводника

В абсолютно чистом полупроводнике при температуре, близкой к абсолютному нулю, и отсутствии внешнего электрического поля все валентные электроны участвуют в ковалентных связях. При этом переход любого электрона от одного атома к другому сопровождается встречным переходом электрона от другого атома. Свободные носители зарядов отсутствуют, поэтому электропроводность полупроводника при таких условиях равна нулю, его свойства близки к свойствам диэлектрика.

Под воздействием внешних факторов (например, при повышении температуры, при наличии внешнего электрического поля) тепловые колебания атомов в кристаллической решетке химически чистого полупроводника приводят к увеличению энергии валентных электронов, которые могут оторваться от «своих» атомов и начать свободное перемещение. Поэтому при нормальной комнатной температуре полупроводники, в отличие от диэлектриков, имеют некоторую электропроводность. С повышением температуры растет число оторвавшихся электронов, а, следовательно, увеличивается электропроводность полупроводника. *Электропроводность полупроводника, обусловленная образованием носителей заряда под действием температуры, называется собственной электропроводностью.*

При разрыве ковалентной связи в структуре молекулы образуется вакантное место – «дырка» у того атома, от которого «оторвался» электрон. На освободившееся вакантное место может перейти валентный электрон любого соседнего атома. В свою очередь, на место, освободившееся после ухода второго электрона, переходит электрон еще одного атома и т. д. Перемещение электронов в цепочке таких переходов происходит последовательно – каждый электрон переходит на место, освободившееся после его предшественника. В направлении, противоположном движению электронов, также последовательно перемещаются вакантные места – «дырки». Таким образом, в полупроводнике существует два типа носителей заряда – *электроны* и *дырки*. Дырке приписывается положительный заряд, численно равный заряду электрона.

Процесс образования пары «электрон – дырка» под влиянием температуры называется термогенерацией.

Электрон, покинувший атом при термогенерации и разрушивший ковалентную связь, может находиться в свободном состоянии очень незначительное время. При своем движении он, в конце концов, попадает в зону дырки и заполняет освободившуюся ковалентную связь в другом атоме. При этом ранее разорванная ковалентная связь восстанавливается, а электрон и дырка исчезают – электрон «захватывается» дыркой или дырка «занимается» электроном. Этот процесс называют **рекомбинацией**. При определенной температуре полупроводникового материала существует термодинамическое равновесие между генерацией и рекомбинацией, в результате чего в полупроводнике устанавливается определенная концентрация свободных носителей зарядов: электронов и дырок. Причем в чистом полупроводнике они всегда образуются и исчезают парами, т. е. количество электронов и дырок в нем всегда одинаково. Среднее время существования пары «электрон – дырка» называют **временем жизни носителей заряда**.

При отсутствии внешнего электрического поля электрон и дырка, появившиеся в результате термогенерации, совершают хаотические движения в объеме полупроводника, которые не приводят к смещению электронов в одном направлении, т. е. не способствуют появлению электрического тока в полупроводнике. Если полупроводник поместить в электрическое поле, то движения электронов и дырок приобретают направленный характер – происходит дрейф свободных носителей зарядов, что вызывает появление в полупроводнике электрического тока, который называют **дрейфовым**. При этом электропроводность полупроводника определяется двумя типами носителей зарядов: электронами и дырками.

Дрейфовый ток в полупроводнике зависит от концентрации носителей зарядов и их подвижности. В чистом полупроводнике при повышении температуры происходит увеличение концентрации подвижных носителей, а, следовательно, и увеличение проводимости.

Кроме дрейфового тока в полупроводниках существует так называемый **диффузионный** ток, который возникает в результате неравномерной концентрации носителей зарядов в кристалле полупроводника.

Несмотря на наличие в полупроводниках двух видов токов – дрейфового и диффузионного, их собственная электропроводность даже при повышенных температурах остается незначительной. Поэтому в чистом виде полупроводниковый материал для изготовления компонентов электронной техники не используется.

Для создания полупроводниковых приборов применяют *примесные* полупроводники. С этой целью в полупроводниковый материал добавляют *примесь* (примерно один атом примеси на $10^6 \dots 10^8$ атомов основного вещества). Различают два вида примесей: *акцепторную* и *донорную*. Если в полупроводниковый материал **четвертой группы** периодической таблицы Менделеева (например, кремний Si) добавить в виде примеси материал из **пятой группы** (например, фосфор P, мышьяк As, сурьму Sb), то четыре валентных электрона примеси образуют ковалентные связи с четырьмя валентными электронами полупроводника (по одному из каждого с четырех атомов основного материала), а пятый валентный электрон примеси такой связи не образует, т. е. появляются носители электрического заряда – *свободные электроны*, которые могут свободно перемещаться по объему полупроводника (рисунок 1.4, а).

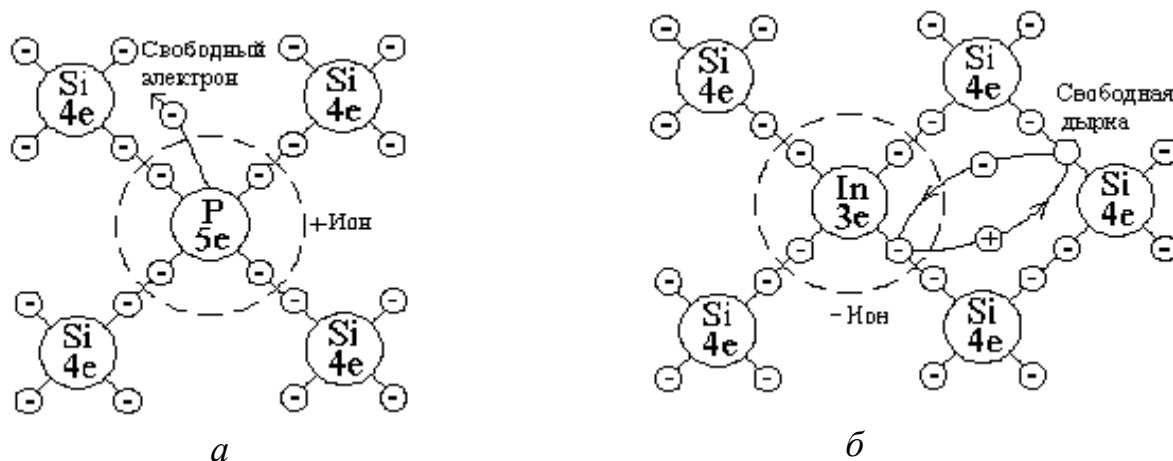


Рисунок 1.4 – Структура кристалла полупроводника, обогащенного донорной (а) и акцепторной (б) примесью

Электропроводность полупроводника, обусловленная наличием свободных электронов, носит название *электропроводности n-типа*, а полупроводник, реали-

зующий электропроводность n -типа, называется *полупроводником n -типа*. Примесь, которая обуславливает электропроводность n -типа, называется *донорной* (отдающей). При образовании свободного электрона атом примеси приобретает **положительный заряд** и становится *неподвижным ионом*.

Если в полупроводниковый материал **четвертой группы** периодической таблицы Менделеева добавить в виде примеси материал из **третьей группы** (например, индий In, бор B, алюминий Al), то три валентных электрона примеси образуют ковалентные связи с тремя валентными электронами полупроводника. Недостающий валентный электрон для образования ковалентной связи легко притягивается атомом примеси от одного из соседних атомов полупроводника. На месте разорванной ковалентной связи образуется носитель электрического заряда положительного знака (дырка), а атом примеси при этом приобретает **отрицательный заряд** и становится *неподвижным ионом* (рисунок 1.4, б).

Электропроводность полупроводника, обусловленная свободными дырками, носит название *электропроводности p -типа*, а полупроводник, реализующий электропроводность p -типа, называется *полупроводником p -типа*. Примесь, которая обуславливает электропроводность p -типа, называется *акцепторной* (принимающей).

Носители зарядов, образующиеся в результате добавления примеси в полупроводник, количественно преобладают над носителями зарядов, возникающими в результате процесса термогенерации, поэтому электроны в полупроводнике n -типа и дырки в полупроводнике p -типа носят название *основных носителей зарядов* (будем обозначать n_n и p_p соответственно). В свою очередь, электроны в полупроводнике p -типа и дырки в полупроводнике n -типа являются *неосновными носителями зарядов* (n_p и p_n соответственно).

1.2 Электронно-дырочный переход и его свойства

Для создания различных полупроводниковых приборов, применяемых в электронных устройствах, используют кристаллические структуры, состоящие из чередующихся областей полупроводников n - и p -типа. В зависимости от типа полупроводникового прибора, число областей с разными типами проводимости может быть

две и более. Основу любого полупроводникового прибора составляют электронно-дырочные переходы.

Электронно-дырочным переходом (или кратко *p-n-переходом*) называют тонкий слой между двумя областями полупроводникового кристалла, одна из которых имеет электронную, а другая – дырочную электропроводность.

Технологический процесс создания электронно-дырочного перехода может быть различным: сплавление, диффузия одного вещества в другое, эпитаксия (ориентированный рост одного кристалла на поверхности другого) и др. По конструкции электронно-дырочные переходы могут быть *симметричными* ($n_n = p_p$) и *несимметричными* ($n_n \gg p_p$ или $n_n \ll p_p$, при этом концентрации основных носителей отличаются в 100 ... 1000 раз), резкими и плавными, плоскостными и точечными и др. Однако для всех типов переходов основным свойством является несимметричная электропроводность, при которой в одном направлении кристалл пропускает ток, а в другом – не пропускает.

Устройство полупроводникового кристалла с электронно-дырочным переходом показано на рисунке 1.5. Одна часть этого кристалла легирована (обогащена) донорной примесью и имеет электронную проводимость (*n-область*). Другая часть легирована акцепторной примесью и имеет дырочную проводимость (*p-область*). Кроме основных носителей в обеих частях кристалла имеется небольшая концентрация неосновных носителей (соответственно дырок в *n-области* и электронов в *p-области*).

Сразу после создания *p-n-перехода* при отсутствии внешнего электрического поля электроны из *n-области* стремятся проникнуть в *p-область*, где концентрация электронов значительно ниже. Аналогично, дырки из *p-области* перемещаются в *n-область*. В результате встречного движения противоположных зарядов возникает так называемый *диффузионный ток p-n-перехода*. Электроны, перешедшие в *p-область*, рекомбинируют с дырками, в результате чего в *p-области* вблизи границы раздела двух типов полупроводников появятся отрицательно заряженные неподвижные ионы акцепторной примеси. В свою очередь, уход электронов из *n-области*

приводит к появлению в приконтактной части n -области нескомпенсированных положительно заряженных неподвижных ионов донорной примеси.

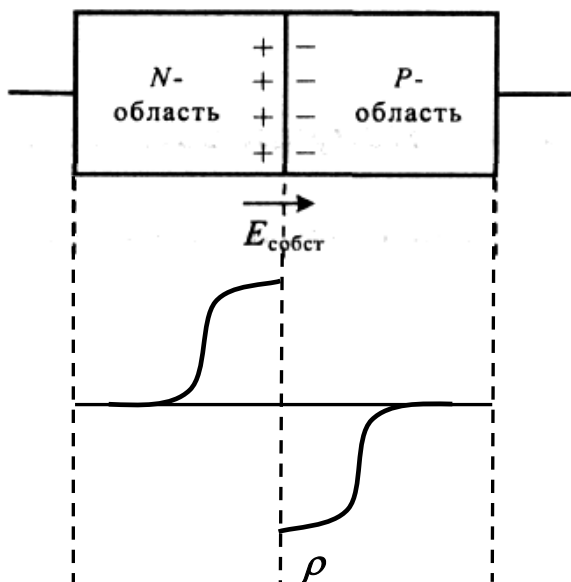


Рисунок 1.5 – Упрощенная структура p - n -перехода

Одновременно с перемещением электронов, из p -области в n -область наблюдается диффузионное перемещение дырок. Этот процесс сопровождается созданием таких же неподвижных положительных и отрицательных ионов вблизи границы раздела двух типов полупроводников в n -области и p -области.

Двойной слой неподвижных электрических зарядов (ионов) создает в области p - n -перехода объемный пространственный заряд, наличие которого приводит к появлению внутреннего электрического поля ($\vec{E}_{\text{собст}}$ на рисунке 1.5). Вектор этого поля направлен таким образом, что оно препятствует дальнейшему диффузионному движению основных носителей зарядов. Поэтому через короткий промежуток времени на p - n -переходе устанавливается динамическое равновесие, он становится **электрически нейтральным**, а ток через p - n -переход – **равным нулю**. Разность потенциалов, образованную приграничными зарядами, называют **контактной разностью потенциалов** ψ_k (*потенциальным барьером*), преодолеть которую носители без

«сторонней помощи» не могут. Вместе с тем возникшее в p - n -переходе поле не препятствует движению неосновных носителей через переход, так как для них оно будет ускоряющим. Неосновные носители создают дрейфовый ток p - n -перехода.

Распределение плотности объемного заряда ρ в p - n -переходе при отсутствии внешнего электрического поля показано на рисунке 1.5.

P - n -переход представляет собой слой полупроводника с низкой концентрацией подвижных носителей зарядов (*обедненный слой*). Этот слой имеет повышенное электрическое сопротивление. Поскольку концентрация основных носителей зарядов в областях полупроводника различна, то и ширина обедненного слоя в p - и n -областях также будет различной (в области с меньшей концентрацией основных носителей она будет шире).

Контактная разность потенциалов ψ_k на p - n -переходе зависит от концентрации примесей в областях полупроводника и определяется выражением:

$$\psi_k = \varphi_T \ln \frac{n_n p_p}{n_i^2}, \quad (1.1)$$

где $\varphi_T = \frac{kT}{q}$ – температурный потенциал;

n_i – концентрация носителей зарядов в нелегированном полупроводнике;

$k \approx 1,38 \cdot 10^{-23}$ Дж/К – постоянная Больцмана;

T – абсолютная температура, К;

$q \approx 1,6 \cdot 10^{-19}$ Кл – заряд электрона.

При нормальной температуре ($T = 300$ К) $\varphi_T \approx 26$ мВ. Контактная разность потенциалов для германия при этом имеет значение 0,2 ... 0,3 В, а для кремния – 0,6 ... 0,7 В.

Высоту потенциального барьера можно изменять приложением внешнего напряжения к p - n -переходу. Если внешнее напряжение создает в p - n -переходе поле, вектор напряженности которого совпадает по направлению с вектором напряженности внутреннего поля (рисунок 1.6, *a*), то высота потенциального барьера увеличи-

вается, при обратной полярности приложенного напряжения высота потенциального барьера уменьшается (рисунок 1.6, б). Если полярность поля, создаваемого приложенным внешним напряжением, противоположна полярности собственного (внутреннего) поля и внешнее напряжение равно контактной разности потенциалов, то потенциальный барьер исчезает полностью.

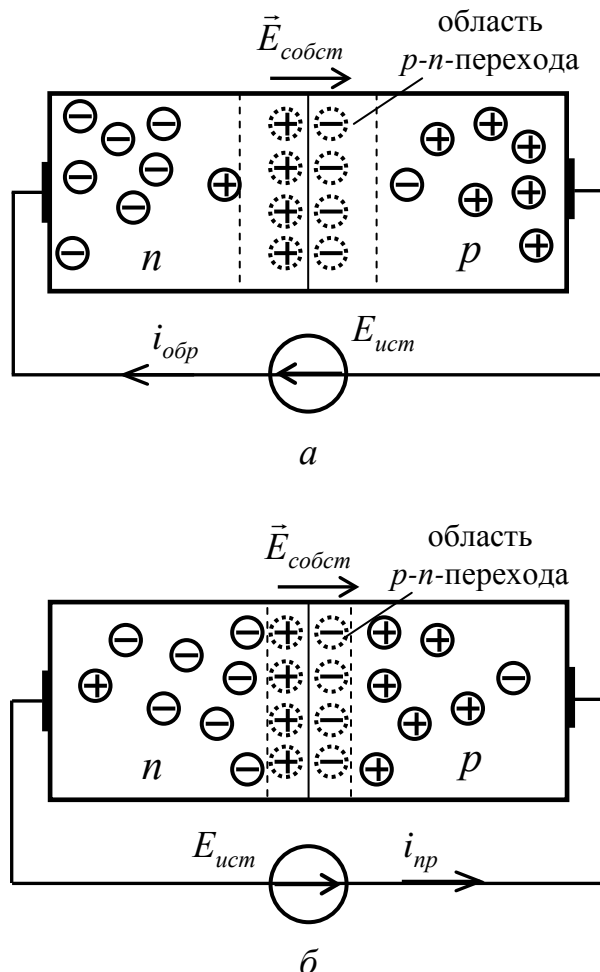


Рисунок 1.6 – Прямое и обратное смещение *p-n*-перехода

Если приложенное напряжение снижает потенциальный барьер, то оно называется *прямым*, а если повышает – то *обратным*.

Обратный ток ($i_{\text{обр}}$) в *p-n*-переходе вызывается неосновными носителями одной из областей, которые, дрейфуя в электрическом поле области объемного заряда, попадают в область, где они уже являются основными носителями. Так как концентрация основных носителей существенно превышает концентрацию неосновных, то появление незначительного дополнительного количества основных носителей прак-

тически не изменит равновесного состояния полупроводника. Таким образом, обратный ток зависит только от количества неосновных носителей, появляющихся на границах области объемного заряда. Его предельное значение (обозначим I_T) называют *обратным током насыщения* или **тепловым током**.

Внешнее приложенное напряжение определяет скорость перемещения этих носителей из одной области в другую, но не число носителей, проходящих через переход в единицу времени. Следовательно, обратный ток через p - n -переход является *током проводимости* и не зависит от высоты потенциального барьера, т. е. он остается постоянным при изменении обратного напряжения на переходе.

При прямом смещении p - n -перехода появляется **диффузионный ток**, вызванный диффузией основных носителей, преодолевающих потенциальный барьер. Пройдя p - n -переход, эти носители попадают в область полупроводника, для которой они являются неосновными носителями. Концентрация неосновных носителей при этом может существенно возрасти по сравнению с равновесной концентрацией. Такое явление носит название **инжекции** носителей.

Таким образом, при протекании прямого тока через переход из электронной области в дырочную будет происходить *инжекция электронов*, а из дырочной области в электронную будет происходить *инжекция дырок*.

Диффузионный ток зависит от высоты потенциального барьера и по мере его снижения увеличивается экспоненциально:

$$I_{\text{диф}} = I_T e^{\frac{U}{\Phi_T}}, \quad (1.2)$$

где U – напряжение на p - n -переходе.

Кроме диффузионного тока прямой ток содержит ток проводимости, протекающий в противоположном направлении, поэтому полный ток при прямом смещении p - n -перехода будет равен разности диффузионного тока и тока проводимости:

$$I_{\text{пр}} = I_{\text{диф}} - I_T = I_T (e^{\frac{U}{\Phi_T}} - 1). \quad (1.3)$$

Полученное уравнение является аналитическим представлением вольт-амперной характеристики (ВАХ) $p-n$ -перехода. На рисунке 1.7 приведены ВАХ германиевого и кремниевого $p-n$ -переходов.

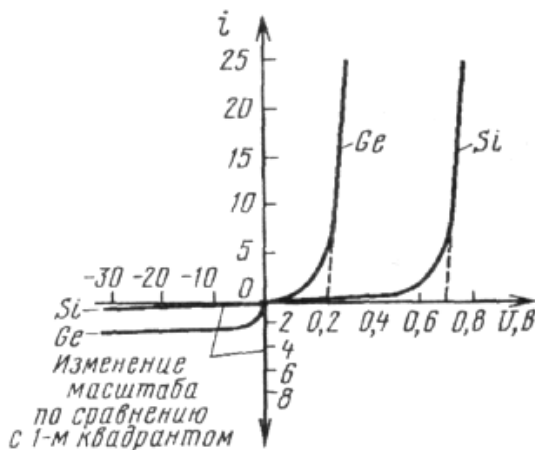


Рисунок 1.7 – Примеры ВАХ электронно-дырочных переходов

Как следует из выражения (1.3), при незначительном обратном напряжении на $p-n$ -переходе (составляющем всего единицы вольт) экспонента стремится к нулю и, следовательно, обратный ток через $p-n$ -переход определяется только тепловым током. Из рисунка 1.7 видно, что обратный ток $p-n$ -перехода на основе кремниевого материала существенно меньше, чем обратный ток $p-n$ -перехода на основе германиевого (например, у кремниевых диодов $I_T = 1 \dots 10$ мкА, у германиевых – $I_T = 100 \dots 150$ мкА).

1.2.1 Пробой $p-n$ -перехода

Под *пробоем* $p-n$ -перехода понимают значительное уменьшение его дифференциального обратного сопротивления, сопровождающееся резким возрастанием обратного тока при увеличении приложенного обратного напряжения.

На рисунке 1.8 показана обратная ветвь ВАХ $p-n$ -перехода. На начальном участке обратной ветви ВАХ (участок 0 – 1) при увеличении обратного напряжения, приложенного к переходу, ток растет медленно. Увеличение тока обусловлено, в ос-

новном, увеличением количества носителей, принимающих участие в создании тока, возникающих за счет термогенерации в самом $p-n$ -переходе. Кроме того, увеличение тока может быть связано с неидеальностью $p-n$ -перехода. В этом случае за счет наличия дефекта кристаллической решетки возникают токи утечки.

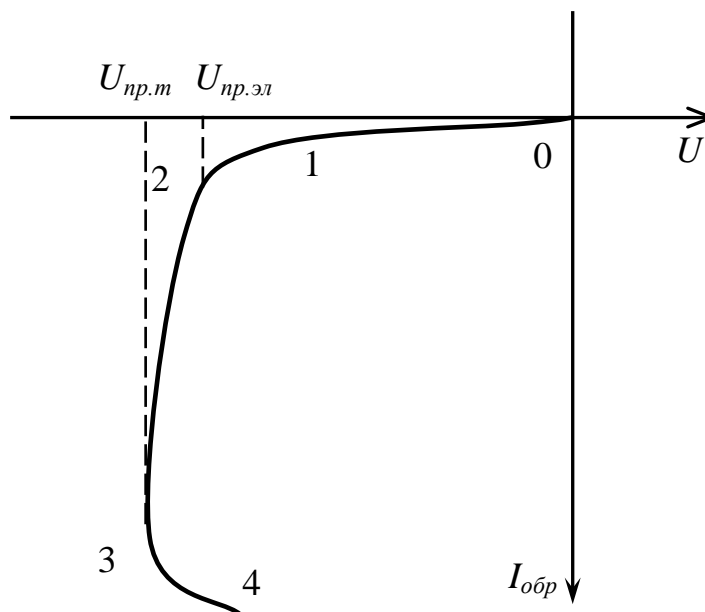


Рисунок 1.8 – Пробой в электронно-дырочном переходе

Участок 1 – 2 называют предпробойным участком. В точке 2 происходит пробой $p-n$ -перехода. Различают два вида пробоя: *электрический* (участок 2 – 3) и *тепловой* (участок 3 – 4). Электрический пробой характерен тем, что при практически неизменном падении напряжения на переходе ток резко увеличивается. Для теплового пробоя характерно резкое уменьшение напряжения на переходе при одновременном увеличении обратного тока.

Существует два вида электрического пробоя: *лавинный* и *туннельный*. Вид пробоя, в первую очередь, зависит от толщины $p-n$ -перехода, то есть от концентрации примесей в p - и n - областях. *Лавинный* пробой наблюдается в широких $p-n$ -переходах в слаболегированных полупроводниках. Он происходит при достаточно высокой напряженности электрического поля ($0,8 \cdot 10^5 \dots 1,2 \cdot 10^5$ В/см²), когда электроны, проходящие через $p-n$ -переход, приобретают энергию, достаточную для

ионизации атомов кристаллической решетки. Возникающие при этом вторичные электроны приобретают энергию за счет действия поля и также ионизируют атомы кристаллической решетки в p - n -переходе. Таким образом происходит лавинообразный процесс нарастания носителей, что приводит к резкому увеличению тока.

Туннельный пробой происходит в узких p - n -переходах, когда напряженность поля достигает величины порядка $(6 \dots 7) \cdot 10^5$ В/см² и энергетические зоны p - и n -областей смещаются таким образом, что оказывается возможным переход электронов из зоны проводимости n -области в валентную зону p -области и наоборот. Такой переход носит название **туннельного**, а поскольку электроны для такого перехода практически не затрачивают энергии, то ток через p - n -переход резко растет.

Тепловой пробой возникает за счет нарушения теплового равновесия в области p - n -перехода. За счет возрастания тока $i_{обр}$ мощность, выделяемая в p - n -переходе, увеличивается. Это приводит к увеличению температуры p - n -перехода и, следовательно, к увеличению тока термогенерации. В итоге ток через p - n -переход лавинообразно увеличивается и наступает тепловой пробой.

Процессы, происходящие при электрическом пробое, являются *обратимыми*, т. е. после уменьшения напряжения $U_{обр}$ ток $i_{обр}$ уменьшается. Тепловой пробой – *необратим*. В результате теплового пробоя p - n -переход разрушается и полупроводниковый материал приобретает свойства проводника.

1.2.2 Емкость p - n -перехода

Наряду с электропроводностью p - n -переход обладает и определенной емкостью. Образование p - n -перехода связано с возникновением пространственных зарядов, создаваемых неподвижными ионами примесей. Изменение внешнего напряжения меняет ширину перехода, а, следовательно, и величину пространственного заряда в нем. Таким образом, p - n -переход ведет себя подобно своеобразному плоскому конденсатору, обкладками которого служат проводящие слои, а диэлектриком – обедненный носителями слой p - n -перехода.

Емкость p - n -перехода подразделяют на две составляющие: *барьерную* ($C_{бар}$), отражающую перераспределение зарядов в p - n -переходе, и *диффузионную* ($C_{диф}$), отражающую перераспределение зарядов вблизи p - n -перехода:

$$C_{p-n} = C_{диф} + C_{бар}. \quad (1.4)$$

При прямом смещении перехода в основном проявляется диффузионная емкость, при обратном – основную роль играет барьерная емкость.

Диффузионная емкость $C_{диф}$, обусловленная прохождением основных носителей заряда, прямо пропорциональна току, протекающему при прямом смещении перехода

$$C_{диф} = \frac{(I + I_{обр})\tau_p}{\Phi_T}, \quad (1.5)$$

где τ_p – среднее время жизни дырок в n -области;

$$I = \frac{Q_p}{\tau_p} \text{ – прямой ток через } p\text{-}n\text{-переход;}$$

Q_p – заряд, образуемый дырками, инжектированными в n -область.

При напряжении $U_{обр} \approx 0,2$ В ток $I = -I_{обр}$ и, следовательно, диффузионная емкость равна нулю. Таким образом, диффузионная емкость существует только при прямом смещении p - n -перехода.

Барьерная емкость $C_{бар}$ проявляется при обратном смещении p - n -перехода. Ее численное значение обратно пропорционально приложенному напряжению и определяется из выражения

$$C_{бар} = S \sqrt{\frac{\epsilon_a q n_n}{2(\psi_k - U_{вн})}}, \quad (1.6)$$

где S – площадь p - n -перехода;

ϵ_a – абсолютная проницаемость полупроводникового материала;

q – заряд электрона;

n_n – концентрация основных носителей заряда в n -области;

ψ_k – контактная разность потенциалов;

$U_{вн}$ – обратное напряжение, приложенное к переходу.

Зависимость барьерной емкости от напряжения ($C_{бар} = f(U_{обр})$) называется *вольт-фарадной характеристикой*. Ее примерный вид представлен на рисунке 1.9.

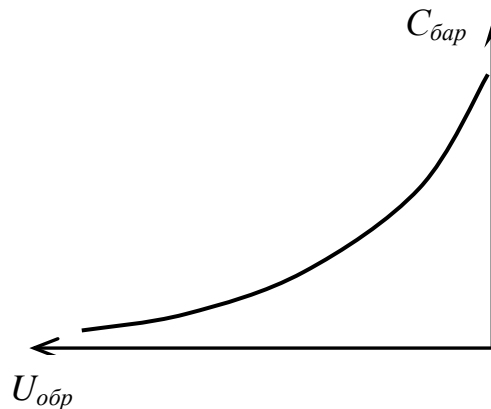


Рисунок 1.9 – Вольт-фарадная характеристика p - n -перехода

1.3 Полупроводниковые диоды

1.3.1 Устройство и вольт-амперная характеристика диода

Полупроводниковым диодом называется полупроводниковый прибор с одним выпрямляющим электрическим переходом и двумя выводами, в котором используется то или иное свойство выпрямляющего электрического перехода.

В качестве выпрямляющего электрического перехода в полупроводниковых диодах могут быть использованы:

- электронно-дырочный переход (p - n -переход);
- гетеропереход;
- выпрямляющий переход, образованный в результате контакта между металлом и полупроводником (*переход Шотки*).

Особенности устройства p - n -перехода и процессы, протекающие в нем, рассмотрены ранее.

Гетеропереходом называют переходный слой с существующим в нем диффузионным электрическим полем между двумя различными по химическому составу

полупроводниками. При этом проводимости двух полупроводников, образующих гетеропереход, могут быть разными или одинаковыми. Кроме этого сам переход может быть *выпрямляющим* или *омическим*.

Омическим называется переход, электрическое сопротивление которого не зависит от направления тока через него.

На рисунке 1.10 показаны структуры двух разновидностей гетеропереходов (рисунок 1.10, *а*, *б*), а также омического перехода на контакте полупроводников с одним типом электропроводности (рисунок 1.10, *в*).

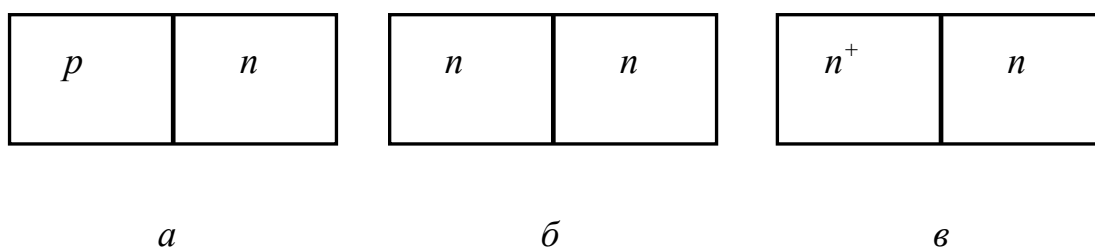


Рисунок 1.10 – Разновидности электрических переходов в полупроводниковых кристаллах

На рисунке 1.11 показаны структуры полупроводниковых диодов с выпрямляющим электрическим переходом в виде *p-n*-перехода (рисунок 1.11, *а*) и на контакте Шотки (рисунок 1.11, *б*).

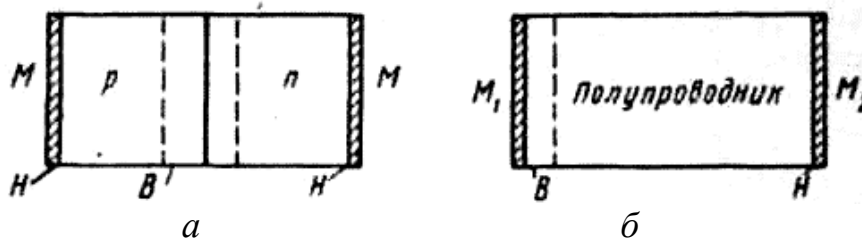


Рисунок 1.11 – Структуры полупроводниковых диодов на основе *p-n*-перехода (*а*) и перехода Шотки (*б*)

Буквой *Н* на рисунке 1.11 обозначены *невыпрямляющие* (омические) переходы, а буквой *В* – *выпрямляющие* электрические переходы. Буквой *М* обозначен металлический слой.

В основе работы большинства полупроводниковых диодов лежат процессы, происходящие в $p-n$ -переходе, причем в реальных диодах, как правило, используются **несимметричные $p-n$ -переходы**. В таких переходах одна из областей кристалла (область с большей концентрацией основных носителей) бывает достаточно низкоомной (как правило – это p -область), а другая – высокоомной.

На рисунке 1.12 показано распределение основных носителей и области $p-n$ -перехода в кристалле полупроводникового диода.

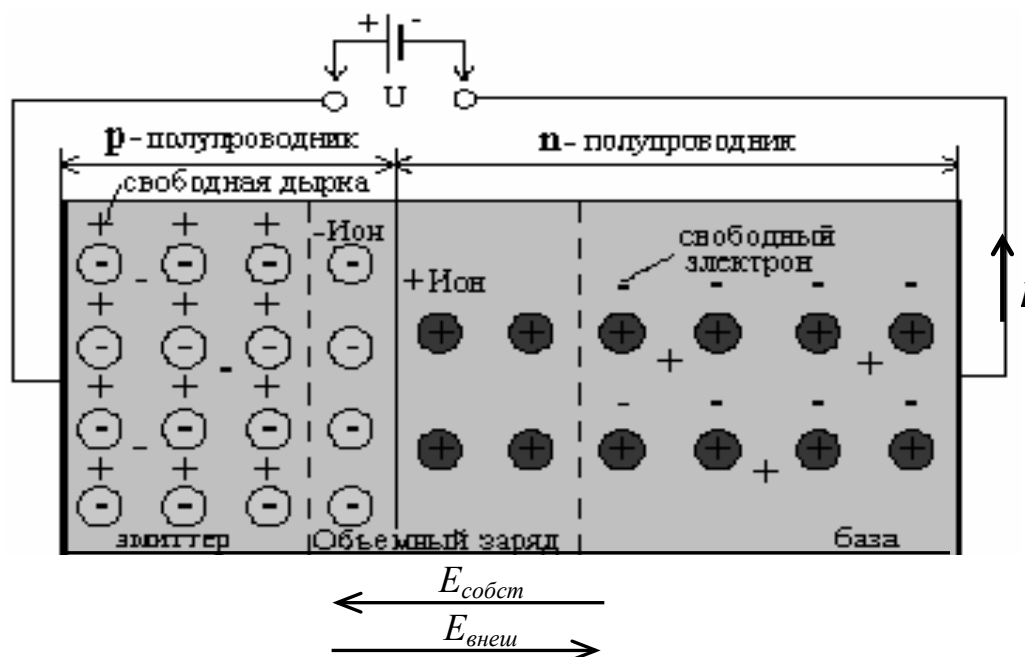


Рисунок 1.12 – Распределение носителей зарядов в кристалле полупроводникового диода

Вывод от p -области диода называют *анодом*, а от n -области – *катодом*. Условное графическое обозначение (УГО) диода в общем случае имеет вид, представленный на рисунке 1.13.

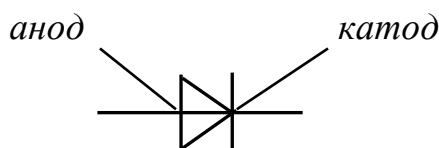


Рисунок 1.13 – УГО диода

Если положительный вывод источника напряжения подключен к аноду диода, а отрицательный – к катоду, то приложенное напряжение называется *прямым*, в противном случае – *обратным*. Ток через диод при прямом смещении *p-n*-перехода практически полностью определяется потоком **основных носителей** низкоомной области. Поэтому ее называют *эмиттером*. В связи с большей концентрацией носителей в низкоомной области ширина *p-n*-перехода в ней оказывается меньше, чем в высокоомной. Если различие в концентрации основных носителей велико, то *p-n*-переход почти целиком расположится в высокоомной области, которая получила название *базы*.

Вольт-амперная характеристика полупроводникового диода определяется, в общем случае, ВАХ *p-n*-перехода. На рисунке 1.14 показана ВАХ диода в сравнении с ВАХ обычного (анализируемого ранее) *p-n*-перехода. Различия в характеристиках связаны с тем, что при анализе свойств *p-n*-перехода не учитывались особенности структуры кристалла диода, сопротивления полупроводниковых слоев, ширина перехода.

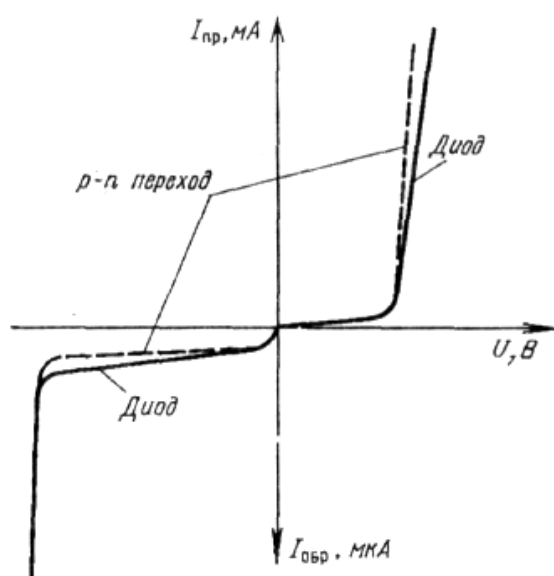


Рисунок 1.14 – Общий вид ВАХ диода

Если к диоду приложено прямое напряжение, превышающее по величине контактную разность потенциалов (в частности, для германиевого диода $\psi_k = 0,2$

... 0,3 В, для кремниевого – $\psi_k = 0,6 \dots 0,7$ В), то диод открыт и пропускает прямой ток (прямая ветвь ВАХ, рисунок 1.14). При этом его сопротивление незначительно (десятки ... сотни Ом) и падение напряжения на диоде составляет десятые доли вольт.

При подаче обратного напряжения по абсолютной величине меньшего $U_{обр\ max}$ диод заперт и через него протекает пренебрежительно малый обратный ток $I_{обр}$ (обратная ветвь ВАХ, рисунок 1.14). Если обратное напряжение превысит значение $U_{обр\ max}$, то наступает пробой p - n -перехода диода (сначала электрический, а при дальнейшем увеличении напряжения – тепловой), при котором обратный ток резко возрастает. В случае возникновения теплового пробоя диод выходит из строя («сгорает»).

В зависимости от способа изготовления p - n -перехода различают *точечные, сплавные, сварные и диффузионные* диоды. В точечных диодах (рисунок 1.15, а) к предварительно очищенной поверхности кристалла полупроводника электронной проводимости прижимается жесткая заостренная игла из сплава вольфрама с молибденом. После герметизации собранного диода через него пропускают электрические импульсы большой мощности. Под действием этих импульсов приконтактная область полупроводника сильно нагревается, и непосредственно под острием иглы образуется небольшая по размерам (от 5 до 40 мкм) p -область.

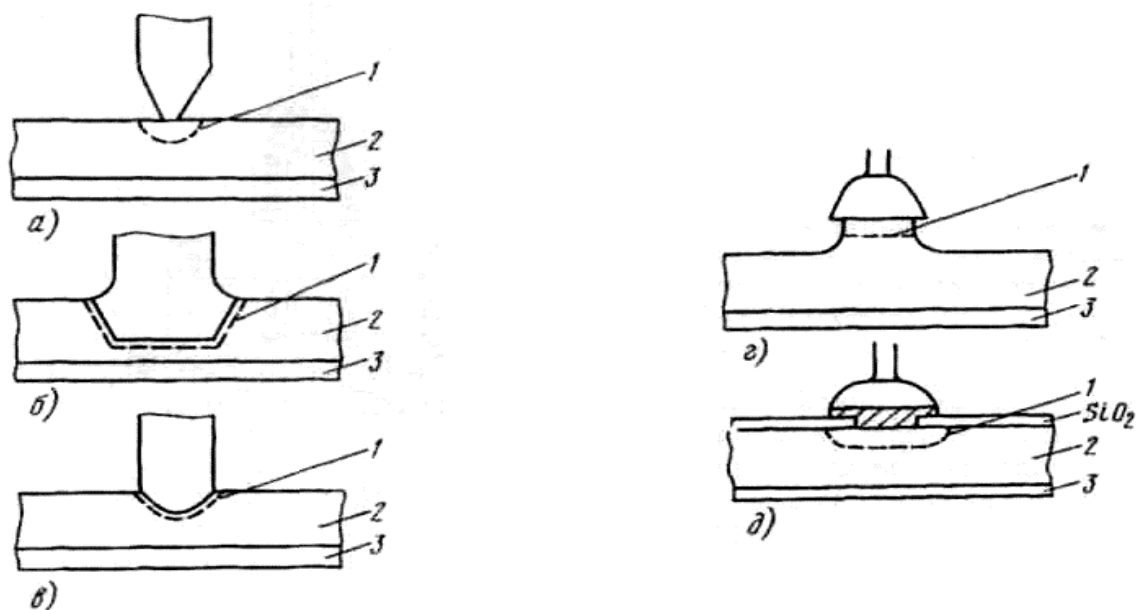


Рисунок 1.15 – Способы получения p - n -перехода

В сплавных и сварных диодах (рисунок 1.15, б, в) p - n -переход получают с помощью тонкой проволоочки, содержащей атомы акцепторной примеси, при ее сплавлении или сварке с кристаллом полупроводника n -типа.

В диффузионных диодах используют метод диффузии донорных или акцепторных примесей в полупроводниковый кристалл, имеющий противоположный тип электропроводности. Диффундирующие атомы изменяют тип электропроводности небольшой части кристалла, что создает p - n -переход. Для получения малой емкости в рассматриваемом виде диодов после диффузии проводят травление приповерхностных слоев полупроводника, после которого p - n -переход сохраняется на очень малом участке, имеющем вид столика, возвышающегося над остальным кристаллом (рисунок 1.15, г). Эту полупроводниковую структуру называют *мезаструктурой* (мезадиффузионные диоды). Другую разновидность диффузионных диодов представляют собой *планарные* и *эпитаксиально-планарные* приборы (рисунок 1.15, д), в которых диффузия примеси осуществляется через специальные «окна» в защитной окисной пленке (например, из двуокиси кремния SiO_2). Кроме небольших значений барьерной емкости в диффузионных диодах удается значительно снизить время жизни неравновесных носителей заряда за счет дополнительной диффузии золота.

Цифрами на рисунке 1.15 обозначены: 1 – p - n -переход; 2 – кристалл; 3 – омический контакт.

Для того чтобы количественно характеризовать диоды, используют различные параметры, названия и количество которых зависят от типов диодов. Некоторые из параметров используют при характеристике диодов большинства подклассов. К ним, в частности, относятся:

$I_{пр макс}$ – максимально допустимый постоянный прямой ток;

$U_{пр}$ – постоянное прямое напряжение, соответствующее заданному току;

$U_{обр макс}$ – максимально допустимое обратное напряжение диода;

$I_{обр макс}$ – максимально допустимый постоянный обратный ток диода;

$r_{диф}$ – дифференциальное сопротивление диода (при заданном режиме работы).

В настоящее время существуют диоды, предназначенные для работы в очень широком диапазоне токов и напряжений. Для наиболее мощных диодов $I_{пр\ макс}$ составляет килоамперы, а $U_{обр\ макс}$ – киловольты.

1.3.2 Классификация полупроводниковых диодов

Полупроводниковые диоды весьма многочисленны, и одним из основных классификационных признаков служит их назначение, которое связано с использованием определенного явления в *p-n*-переходе.

Первую группу составляют *выпрямительные диоды*, для которых основным является вентильный эффект (большая величина отношения прямого тока к обратному), но не предъявляется жестких требований к временным и частотным характеристикам. В настоящее время наибольшее распространение получили кремниевые выпрямительные диоды, которые имеют следующие преимущества:

- примерно на два порядка меньшие (по сравнению с германиевыми) обратные токи при одинаковом напряжении;
- высокое значение допустимого обратного напряжения, которое достигает 1000 ... 1500 В, в то время как у германиевых диодов оно находится в пределах 100 ... 400 В;
- работоспособность кремниевых диодов сохраняется при температурах от $-60\text{ }^{\circ}\text{C}$ до $+150\text{ }^{\circ}\text{C}$, германиевых – от $-60\text{ }^{\circ}\text{C}$ до $+85\text{ }^{\circ}\text{C}$.

Однако в выпрямительных устройствах низких напряжений выгоднее применять германиевые диоды, так как их сопротивление при прямом смещении *p-n*-перехода в 1,5 ... 2 раза меньше, чем у кремниевых, при одинаковом токе нагрузки, что уменьшает мощность, рассеиваемую внутри диода.

По значению выпрямленного тока выпрямительные диоды делят на диоды *малой* ($I_{пр} < 0,3\text{ А}$), *средней* ($0,3\text{ А} < I_{пр} < 10\text{ А}$) и *большой* ($I_{пр} > 10\text{ А}$) мощности.

Вторая группа диодов – *высоочастотные* и *импульсные*. В них также используют вентильный эффект, но это маломощные приборы, работающие при высоких частотах (в детекторных, смесительных каскадах) или в быстродействующих

импульсных устройствах. Для диодов этих подклассов более важными являются параметры, характеризующие их быстродействие, в частности, емкость диода (обычно десятые доли ... единицы пФ), время установления прямого и восстановления обратного сопротивлений (сотые доли ... единицы микросекунд), частота без снижения режимов.

Условное графическое обозначение на принципиальных электрических схемах выпрямительных, высокочастотных и импульсных диодов одинаково и соответствует представленному на рисунке 1.13.

Диоды **третьей группы** – *стабилитроны*. Они работают в режиме электрического пробоя, который наблюдается при обратном смещении диода. Материалы, используемые в стабилитронах, имеют высокую концентрацию примесей, что приводит к тому, что напряженность электрического поля в их *p-n*-переходах значительно выше, чем у остальных типов диодов. За счет этого при относительно небольших обратных напряжениях в *p-n*-переходе возникает электрический пробой. Механизм пробоя может быть *туннельным*, *лавинным* или *смешанным*. Обычно у низковольтных стабилитронов более вероятен туннельный пробой, а у высоковольтных – лавинный. В обоих случаях сильного нагрева *p-n*-перехода не происходит, поэтому теплового пробоя не наступает.

УГО и обратная ветвь ВАХ стабилитрона, используемая в рабочем режиме, представлены на рисунке 1.16.

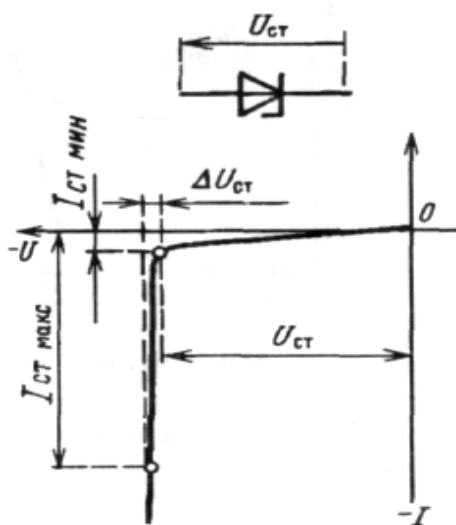


Рисунок 1.16 – Обратная ветвь ВАХ стабилитрона

Стабилитроны применяют в нелинейных цепях постоянного тока для *стабилизации напряжения*. При проектировании стабилизаторов напряжения ток стабилизации стабилитрона при номинальном напряжении на выходе стабилизатора выбирается из условия

$$I_{ст} = \frac{I_{ст\ макс} + I_{ст\ мин}}{2}, \quad (1.7)$$

где $I_{ст\ макс}$ и $I_{ст\ мин}$, соответственно, максимальный и минимальный токи на рабочем участке ВАХ, взятые из справочника.

Наряду со стабилитронами для целей стабилизации напряжения применяют также *стабисторы*. Отличие стабилитрона от стабистора заключается в используемой для стабилизации напряжения ветви ВАХ (у стабилитронов используют обратную ветвь, у стабисторов – прямую). Для стабилизации напряжения более 3 В применяют **обратносмещенные стабилитроны**, а для стабилизации напряжений менее 3 В – **прямосмещенные стабисторы**.

В диодах **четвертой группы** используют емкостные свойства *p-n*-перехода. В связи с тем, что *p-n*-переход представляет собой **область, обедненную носителями зарядов**, то его можно рассматривать как своеобразный *плоский конденсатор*, емкость которого определяется шириной *p-n*-перехода. Если к диоду приложить обратное напряжение и изменять его величину, то ширина *p-n*-перехода также будет изменяться, что эквивалентно изменению его емкости. Такое свойство *p-n*-перехода позволяет использовать полупроводниковый диод в качестве *прибора с электрически управляемой емкостью* – *варикапа*. Вольт-фарадная характеристика и УГО варикапа показаны на рисунке 1.17.

Кроме рассмотренных выше диодов в электронных устройствах широко используют *диоды Шоттки* (рисунок 1.18, *а*), а в специальных случаях – *туннельные диоды* (рисунок 1.18, *б*).

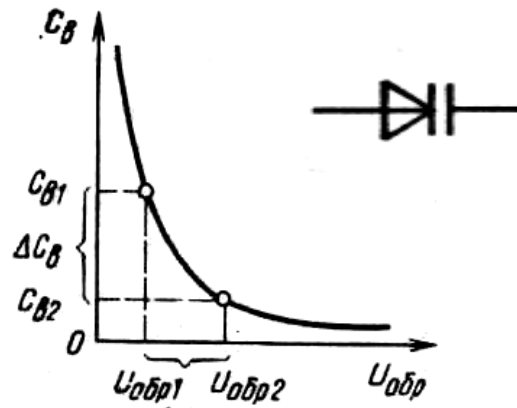


Рисунок 1.17 – УГО и вольт-фардная характеристика варикапа

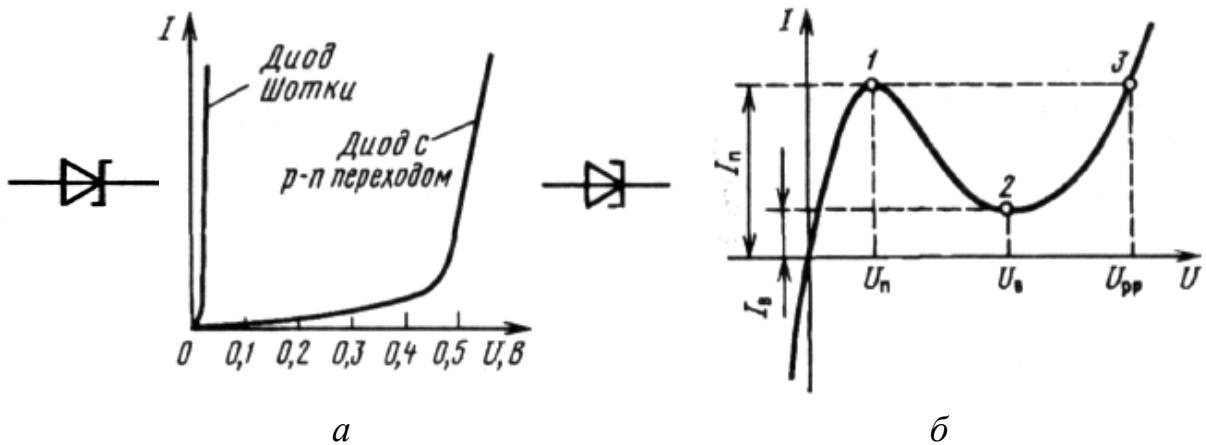


Рисунок 1.18 – УГО и вольт-амперные характеристики диода Шотки (а) и туннельного диода (б)

Основным элементом диодов Шотки является электронный переход металл – полупроводник с нелинейной ВАХ. Свойства таких диодов во многом сходны со свойствами диодов с несимметричными *p-n*-переходами. Основное отличие диодов Шотки от диодов на основе электронно-дырочного перехода состоит в том, что в них **формирование тока осуществляется основными носителями зарядов и не связано с инжекцией неосновных носителей зарядов и их рассасыванием**, что обеспечивает значительно лучшие частотные характеристики таких диодов и повышает их *быстродействие* в импульсных устройствах. Кроме того, сопротивление барьера Шотки при прямом напряжении меньше прямого сопротивления *p-n*-

перехода, поэтому прямые ветви ВАХ выпрямительного диода с барьером Шотки и диода с *p-n*-переходом отличаются. Диоды Шотки широко применяют в качестве элементов цифровых микросхем для улучшения их характеристик.

Туннельный диод – занимает особое место среди полупроводниковых диодов из-за свойственной ему внутренней положительной обратной связи по напряжению и хороших динамических свойств. Его ВАХ (рисунок 1.18, б) имеет участок с отрицательным дифференциальным сопротивлением (участок 1-2). Это позволяет использовать туннельный диод в качестве активного элемента в усилителях и автогенераторах СВЧ-диапазона.

Особую группу составляют *излучающие диоды* и *фотодиоды*.

Излучающий диод (УГО представлено на рисунке 1.19, а) – полупроводниковый диод, излучающий под действием приложенного напряжения из области *p-n*-перехода *кванты энергии*. Излучение испускается через прозрачную стеклянную пластину, размещенную в корпусе диода.



Рисунок 1.19 – УГО излучающего диода (а) и фотодиода (б)

По характеристике излучения *излучающие диоды* делятся на две группы:

- диоды с излучением в видимой области спектра, получившие название *светодиоды*;
- диоды с излучением в инфракрасной области спектра, получившие название *ИК-диоды*.

Принцип действия обеих групп диодов одинаков и базируется на **самопроизвольной рекомбинации носителей заряда при прямом токе через выпрямляющий электрический переход**. Известно, что рекомбинация носителей заряда сопровождается освобождением кванта энергии. Спектр частот последней определяется

типом исходного полупроводникового материала. Основными материалами для изготовления светодиодов служат *фосфид галлия, арсенид-фосфид галлия, карбид кремния*. Большую часть энергии, выделяемой в этих материалах при рекомбинации носителей заряда, составляет *тепловая энергия*. На долю энергии видимого излучения в лучшем случае приходится (10 ... 20) %. Поэтому КПД светодиодов невелик.

Светодиоды применяют в качестве световых индикаторов, а ИК-диоды – в качестве источников излучения в *оптоэлектронных устройствах* (в частности, в пультах дистанционного управления бытовой техники).

Фотодиод (УГО показано на рисунке 1.19, б) – полупроводниковый прибор, принцип действия которого основан на использовании *внутреннего фотоэффекта – генерации* в полупроводнике *под действием квантов света* (фотонов) *свободных носителей заряда*.

Фотодиоды используют для **преобразования светового** (или инфракрасного) **излучения в электрический ток** (например, в устройствах дистанционного управления бытовых приборов).

Классификация современных полупроводниковых приборов по их назначению, физическим свойствам, основным электрическим параметрам, конструктивно-технологическим признакам, роду исходного полупроводникового материала находит отражение в *системе условных обозначений* их типов.

Система обозначений современных полупроводниковых диодов установлена отраслевым стандартом ОСТ 11 336.919-81 и базируется на ряде классификационных признаков.

В основу системы обозначений положен семизначный буквенно-цифровой код, первый элемент которого (буква – для приборов широкого применения, цифра – для приборов, используемых в устройствах специального назначения) обозначает исходный полупроводниковый материал, на основе которого изготовлен прибор. Второй элемент обозначения – буква, определяет подкласс приборов, третий элемент – цифра (или буква для оптопар), определяет основные функциональные возможности прибора. Четвертый элемент – двухзначное число, обозначающее порядковый номер разработки технологического типа прибора, пятый элемент – буква,

условно определяет классификацию (разбраковку по параметрам) приборов, изготовленных по единой технологии. Например:

- КД102А (2Д102А) – кремниевый выпрямительный диод со средним выпрямленным током менее 0,3 А (согласно справочнику – не более 100 мА), номер разработки 2, группа А;
- АЛ103Б (ЗЛ103Б) – арсенид-галлиевый излучающий диод ИК-диапазона, номер разработки 3, группа Б;
- КС156А (2С156А) – кремниевый стабилитрон мощностью не более 0,3 Вт с напряжением стабилизации 5,6 В (номер разработки 56), группа А.

1.3.3 Математическая модель диода

При анализе схем электронных устройств на ЭВМ все элементы схем, в том числе и диоды, заменяются их математическими моделями. **Математическая модель диода** – это совокупность математических выражений, описывающих токи и напряжения в эквивалентной схеме (схеме замещения) диода. В качестве схемы замещения диода можно использовать электрическую модель Эберса – Молла для одиночного электронно-дырочного перехода, показанную на рисунке 1.20.

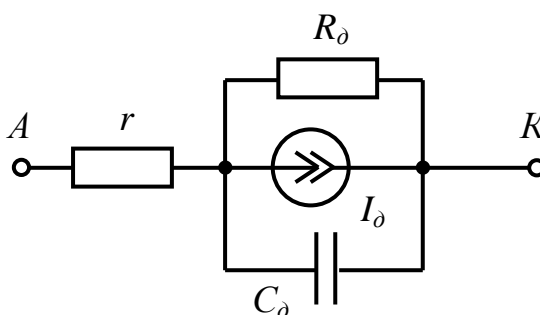


Рисунок 1.20 – Схема замещения полупроводникового диода

Постоянное сопротивление R_δ включено в схему с целью учета тока утечки. Емкость C_δ представляет сумму барьерной и диффузионной емкостей перехода, r – объемное сопротивление тела базы, зависящее от геометрических разме-

ров и степени легирования полупроводника. Управляемый напряжением на переходе u_n источник тока I_0 моделирует статическую ВАХ диода. Ток управляемого источника тока подчиняется закону

$$I_0 = AI_T \left(e^{\frac{u_n T}{M}} - 1 \right), \quad (1.8)$$

где I_T – ток насыщения (обратный ток) p - n -перехода;

A и M – эмпирические коэффициенты;

T – абсолютная температура.

Числовые значения коэффициентов A и M , как правило, находят экспериментально. С этой целью можно воспользоваться ВАХ диодов, приводимыми в справочной литературе либо снятыми экспериментально. Для каждого типа диода, в зависимости от его основных характеристик, технологии изготовления и т. д., эти коэффициенты будут различными.

Предложенная модель хорошо аппроксимирует ВАХ диода, кроме той области, где наступает электрический пробой (рисунок 1.21). Но, как правило, режим пробоя для большинства диодов (кроме стабилитронов) является нерабочим режимом.

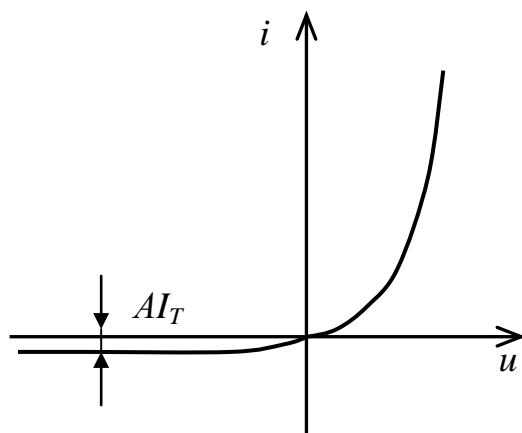


Рисунок 1.21 – Аппроксимация ВАХ диода

Электрическая схема замещения диода, представленная на рисунке 1.20, в общем случае является неполной. В электрической модели (а, следовательно, и при составлении математической модели) дискретного диода необходимо также учесть наличие индуктивностей выводов L_1 и L_2 , емкости корпуса C_n и контактов C_k (рисунок 1.22). Такая модель называется *глобальной моделью* дискретного диода.

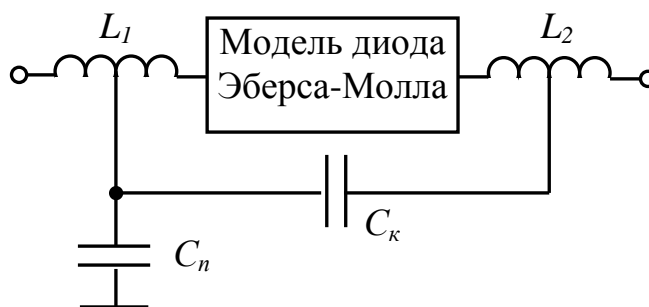


Рисунок 1.22 – Глобальная модель диода

1.4 Биполярные транзисторы

1.4.1 Устройство и принцип действия

В зависимости от принципа действия и конструктивных признаков транзисторы подразделяются на два больших класса: *биполярные* и *полевые*.

Биполярный транзистор – это полупроводниковый прибор с двумя взаимодействующими между собой *p-n-переходами* и тремя или более выводами.

Полупроводниковый кристалл транзистора состоит из трех областей с чередующимися типами электропроводности, между которыми находятся два *p-n-перехода*. Средняя область обычно выполняется очень тонкой (доли микрона), поэтому *p-n-переходы* близко расположены один от другого.

В зависимости от порядка чередования областей полупроводника с различными типами электропроводности различают транзисторы *p-n-p* и *n-p-n*-типов. Упрощенные структуры и УГО разных типов транзисторов показаны на рисунке 1.23, а, б.

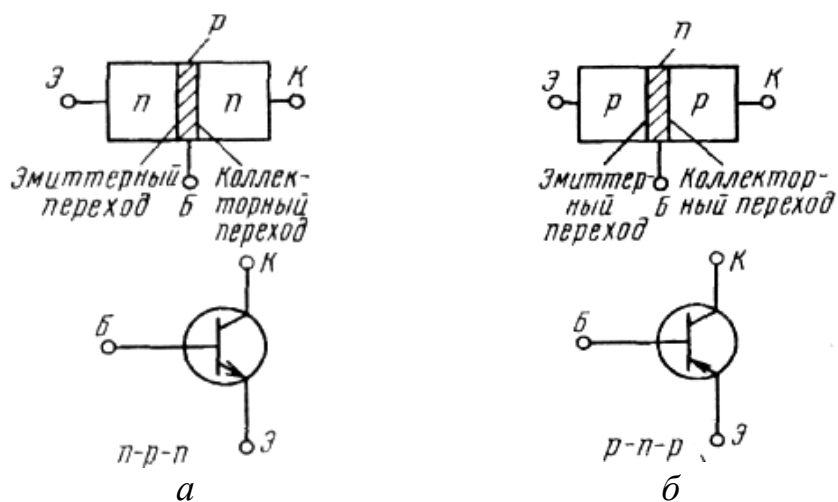


Рисунок 1.23 – Структура и УГО биполярных транзисторов

Биполярный транзистор является наиболее распространенным активным полупроводниковым прибором. В качестве основного материала для изготовления биполярных транзисторов в настоящее время используется кремний. При этом преимущественно изготавливают транзисторы *n-p-n*-типа, в которых основными носителями заряда являются электроны, имеющие подвижность в два-три раза выше, чем подвижность дырок.

Управление величиной протекающего в выходной цепи (в цепи коллектора или эмиттера) биполярного транзистора тока осуществляется с помощью *тока в цепи управляющего электрода – базы*. **Базой** называется *средний* слой в структуре транзистора. Крайние слои называются **эмиттер** (испускать, извергать) и **коллектор** (собирать). Концентрация примесей (а, следовательно, и основных носителей зарядов) в эмиттере существенно больше, чем в базе и больше, чем в коллекторе. Поэтому эмиттерная область самая **низкоомная**.

Для иллюстрации физических процессов в транзисторе воспользуемся упрощенной структурой транзистора *n-p-n*-типа, приведенной на рисунке 1.24. Для понимания принципа работы транзистора исключительно важно учитывать, что *p-n*-переходы транзистора сильно взаимодействуют друг с другом. Это означает, что ток одного перехода сильно влияет на ток другого, и наоборот.

В активном режиме (когда транзистор работает как усилительный элемент) к транзистору подключают два источника питания таким образом, чтобы *эмиттер-*

ный переход был смещен в прямом направлении, а коллекторный – в обратном (рисунок 1.24). Под действием электрического поля источника $E_{БЭ}$ через эмиттерный переход течет достаточно большой прямой ток $I_Э$, который обеспечивается, главным образом, *инжекцией* электронов из эмиттера в базу. Инжекция дырок из базы в эмиттер будет незначительной вследствие указанного выше различия в концентрациях атомов примесей.

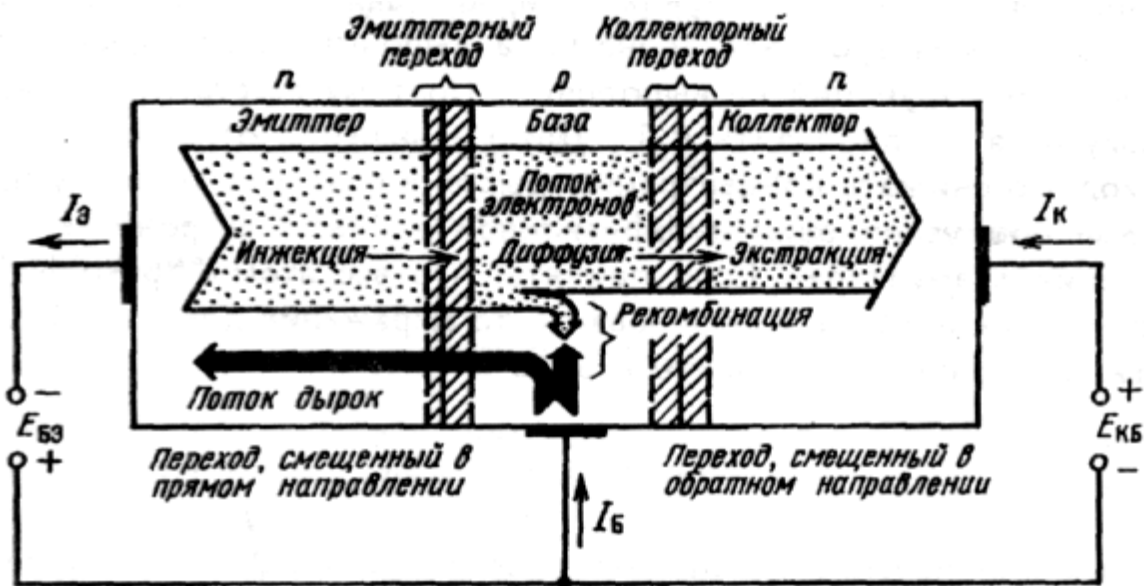


Рисунок 1.24 – Физические процессы в биполярном транзисторе

Поток электронов, обеспечивающий ток $I_Э$ через переход эмиттер – база показан на рисунке 1.24 широкой стрелкой. Часть инжектированных в область базы электронов (1 ... 5%) *рекомбинируют* с основными для этой области носителями заряда – дырками, образуя во внешней цепи базы ток $I_Б$. Вследствие большой разности концентраций основных носителей зарядов в эмиттере и базе, *нескомпенсированные инжектированные в базу электроны движутся в глубь ее по направлению к коллектору*. Вблизи коллекторного *p-n*-перехода электроны *попадают под действие ускоряющего электрического поля* этого обратнсмещенного перехода. А поскольку в базе они являются неосновными носителями, то происходит *втягивание (экстракция)* электронов в область коллектора. В коллекторе электроны становятся основ-

ными носителями зарядов и легко доходят до коллекторного вывода, создавая ток во внешней цепи транзистора.

Таким образом, ток через базовый вывод транзистора определяют две встречно направленные составляющие тока. Если бы в базе процессы рекомбинации отсутствовали, то эти токи были бы равны между собой, а результирующий ток базы был бы равен нулю. Но так как процессы рекомбинации имеются в любом реальном транзисторе, то ток эмиттерного $p-n$ -перехода несколько больше тока коллекторного $p-n$ -перехода.

Для тока коллектора можно записать следующее равенство

$$I_K = \alpha_{cm} I_{\mathcal{E}} + I_{КБО}, \quad (1.9)$$

где α_{cm} – статический коэффициент передачи тока эмиттера;

$I_{КБО}$ – обратный ток коллекторного перехода (тепловой ток) (у транзисторов малой мощности при нормальной температуре составляет 0,015 ... 1 мкА).

На практике статический коэффициент передачи тока эмиттера α_{cm} , в зависимости от типа транзистора, может принимать значения в диапазоне 0,95 ... 0,998.

Ток эмиттера в транзисторе численно является самым большим и равен

$$I_{\mathcal{E}} = I_K + I_B, \quad (1.10)$$

откуда

$$I_B = I_{\mathcal{E}} - I_K = \frac{I_K - I_{КБО}}{\alpha_{cm}} - I_K = I_K \left[\frac{1 - \alpha_{cm}}{\alpha_{cm}} \right] - \frac{I_{КБО}}{\alpha_{cm}} = \frac{I_K}{\beta_{cm}} - \frac{I_{КБО}(1 + \beta_{cm})}{\beta_{cm}} \approx \frac{I_K}{\beta_{cm}}, \quad (1.11)$$

где $\beta_{cm} = \frac{\alpha_{cm}}{1 - \alpha_{cm}}$ – статический коэффициент передачи тока базы в схеме с общим эмиттером (в справочной литературе используется обозначение $h_{21\mathcal{E}}$, обычно принимает значение $\beta_{cm} = 20 \dots 1000$ в зависимости от типа и мощности транзистора).

Из ранее сказанного следует, что транзистор представляет собой управляемый элемент, поскольку значение его коллекторного (выходного) тока зависит от значений токов эмиттера и базы.

Заканчивая рассмотрение принципа работы биполярного транзистора, следует отметить, что сопротивление обратносмещенного коллекторного перехода (при подаче на него обратного напряжения) очень велико (сотни килоом). Поэтому *в цепь коллектора можно включать нагрузочные резисторы с весьма большими сопротивлениями*, тем самым практически не изменяя значения коллекторного тока. Соответственно в цепи нагрузки будет выделяться значительная мощность. Сопротивление прямосмещенного эмиттерного перехода, напротив, весьма мало (десятки – сотни Ом). Поэтому при почти одинаковых значениях эмиттерного и коллекторного токов мощность, потребляемая в цепи эмиттера, оказывается существенно меньше мощности, выделяемой в цепи нагрузки. Это указывает на то, что *транзистор является полупроводниковым прибором, усиливающим мощность*.

Технология изготовления биполярных транзисторов может быть различной: *сплавление, диффузия, эпитаксия*. Это в значительной мере определяет характеристики прибора. Типовые структуры биполярных транзисторов, изготовленных различными методами, приведены на рисунке 1.25. В частности, на рисунке 1.25, а показана структура *сплавного*, на рисунке 1.25, б – *эпитаксиально-диффузионного*, на рисунке 1.25, в – *планарного*, на рисунке 1.25, г – *мезапланарного* транзисторов.

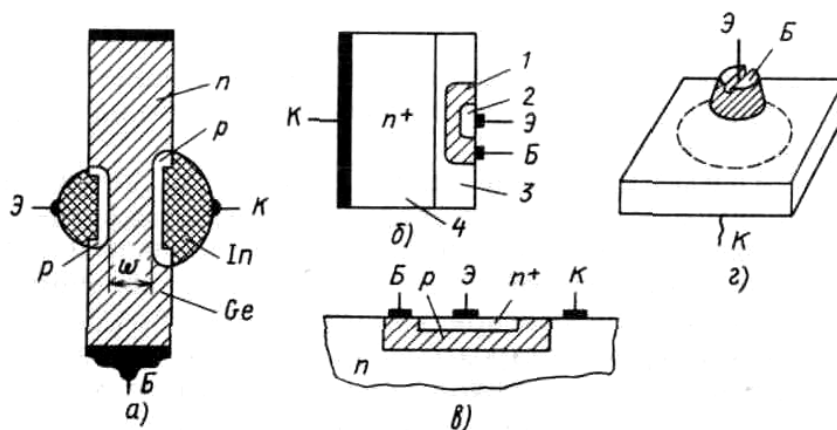


Рисунок 1.25 – Способы изготовления биполярных транзисторов

1.4.2 Режимы работы и схемы включения транзистора

На каждый *p-n*-переход транзистора может быть подано как прямое, так и обратное напряжение. В соответствии с этим различают четыре режима работы биполярного транзистора: режим *отсечки*, режим *насыщения*, *активный* режим и *инверсный* режим.

Активный режим обеспечивается подачей на эмиттерный переход прямого напряжения, а на коллекторный – обратного (основной режим работы транзистора). Этот режим соответствует максимальному значению коэффициента передачи тока эмиттера и обеспечивает минимальное искажение усиливаемого сигнала.

В *инверсном* режиме к коллекторному переходу приложено прямое напряжение, к эмиттерному – обратное ($\alpha_{cm} \rightarrow \min$; используется очень редко).

В режиме *насыщения* оба перехода находятся под прямым смещением. В этом случае выходной ток не зависит от входного и определяется только параметрами нагрузки.

В режиме *отсечки* оба перехода смещены в обратных направлениях. Выходной ток близок к нулю.

Режимы насыщения и отсечки используются одновременно в *ключевых схемах* (при работе транзистора в ключевом режиме).

При использовании транзистора в электронных устройствах нужны два вывода для подачи входного сигнала и два вывода для подключения нагрузки (снятия выходного сигнала). Поскольку у транзистора всего три вывода, один из них должен быть общим для входного и выходного сигналов.

В зависимости от того, какой вывод транзистора является общим при подключении источника сигнала и нагрузки, различают три схемы включения транзистора: с *общей базой* (ОБ) (рисунок 1.26, а); с *общим эмиттером* (ОЭ) (рисунок 1.26, б); с *общим коллектором* (ОК) (рисунок 1.26, в).

В этих схемах источники постоянного напряжения и резисторы обеспечивают режимы работы транзисторов по постоянному току, то есть необходимые значения напряжений и начальных токов. Входные сигналы переменного тока создаются ис-

точниками $u_{вх}$. Они изменяют ток эмиттера (базы) транзистора, а, соответственно, и ток коллектора. Приращения тока коллектора (рисунок 1.26, а, б) и тока эмиттера (рисунок 1.26, в) создадут, соответственно, на резисторах R_K и $R_Э$ приращения напряжений, которые и являются выходными сигналами $u_{вых}$.

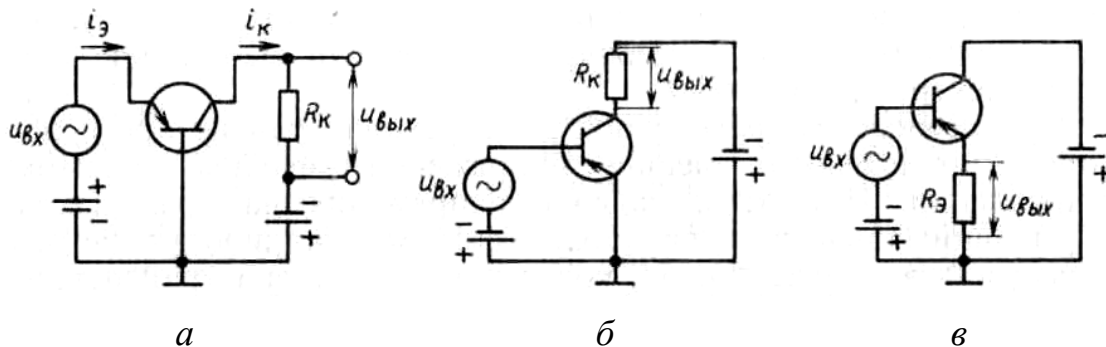


Рисунок 1.26 – Схемы включения транзистора

При определении схемы включения транзистора необходимо учитывать то, что сопротивление источника постоянного напряжения для переменного тока близко к нулю.

1.4.3 Вольт-амперные характеристики транзистора

Наиболее полно свойства биполярного транзистора описываются с помощью статических вольт-амперных характеристик. При этом различают входные и выходные ВАХ транзистора. Поскольку все три тока (базовый, коллекторный и эмиттерный) в транзисторе тесно взаимосвязаны, при анализе работы транзистора необходимо пользоваться одновременно входными и выходными ВАХ.

Каждой схеме включения транзистора соответствуют свои вольт-амперные характеристики, представляющие собой функциональную зависимость токов через транзистор от приложенных напряжений. Из-за нелинейного характера указанных зависимостей их представляют обычно в графической форме.

Транзистор, как четырехполюсник, характеризуется *входными* и *выходными* статическими ВАХ, показывающими соответственно зависимость входного тока от

входного напряжения (при постоянном значении выходного напряжения транзистора) и выходного тока от выходного напряжения (при постоянном входном токе транзистора).

На рисунке 1.27 показаны статические ВАХ $p-n-p$ -транзистора, включенного по схеме с ОЭ (наиболее часто применяемой на практике).

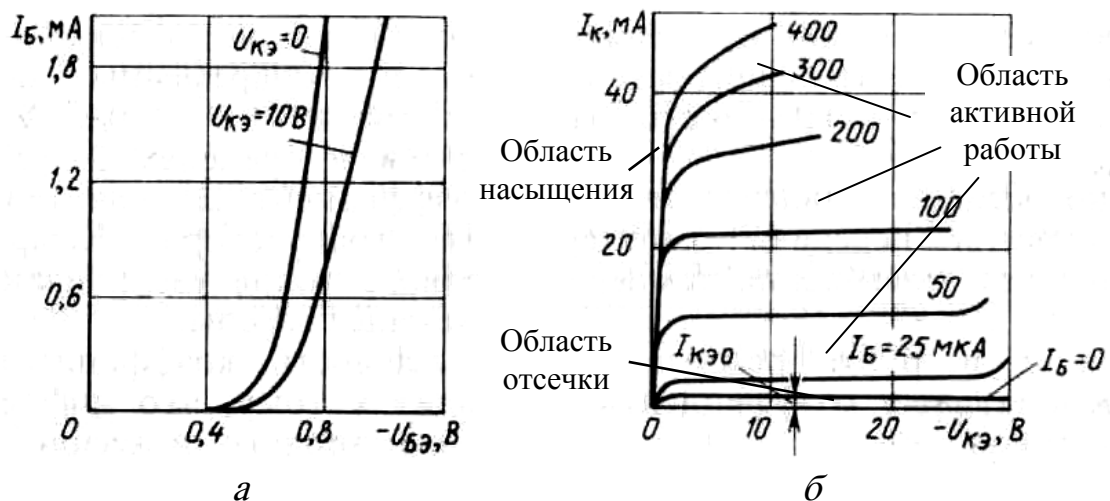


Рисунок 1.27 – Статические ВАХ биполярного транзистора, включенного по схеме с ОЭ

Входная ВАХ (рисунок 1.27, а) подобна прямой ветви ВАХ диода. Она представляет собой зависимость тока I_B от напряжения U_{BE} при фиксированном значении напряжения U_{CE} , то есть зависимость вида

$$I_B = f(U_{BE}) \Big|_{U_{CE} = const} \quad (1.12)$$

Из рисунка 1.27, а видно: чем больше напряжение U_{CE} , тем правее смещается ветвь входной ВАХ. Это объясняется тем, что при увеличении обратносмещающего напряжения U_{CE} происходит увеличение высоты потенциального барьера коллекторного $p-n$ -перехода. А поскольку в транзисторе коллекторный и эмиттерный $p-n$ -

переходы сильно взаимодействуют, то это, в свою очередь, приводит к уменьшению базового тока при неизменном напряжении $U_{БЭ}$.

Статические ВАХ, представленные на рисунке 1.27, а, сняты при нормальной температуре (20 °С). При повышении температуры эти характеристики будут смещаться влево, а при понижении – вправо. Это связано с тем, что при повышении температуры повышается собственная электропроводность полупроводников.

Для выходной цепи транзистора, включенного по схеме с ОЭ, строится семейство выходных ВАХ (рисунок 1.27, б). Это обусловлено тем, что коллекторный ток транзистора зависит не только (и не столько, как видно из рисунка) от напряжения, приложенного к коллекторному переходу, но и от тока базы. Таким образом, выходной вольт-амперной характеристикой для схемы с ОЭ называется зависимость тока I_K от напряжения $U_{КЭ}$ при фиксированном токе I_B , то есть зависимость вида

$$I_K = f(U_{КЭ}) \Big|_{I_B = const} . \quad (1.13)$$

Каждая из выходных ВАХ биполярного транзистора характеризуется в начале резким возрастанием выходного тока I_K при возрастании выходного напряжения $U_{КЭ}$, а затем, по мере дальнейшего увеличения напряжения, незначительным изменением тока.

На выходной ВАХ транзистора можно выделить три области, соответствующие различным режимам работы транзистора: область *насыщения*, область *от сечки* и область *активной работы* (усиления), соответствующая активному состоянию транзистора, когда $|U_{БЭ}| > 0$ и $|U_{КЭ}| > 0$.

Входные и выходные статические ВАХ транзисторов используют при графо-аналитическом расчете каскадов, содержащих транзисторы.

Статические входные и выходные ВАХ биполярного транзистора *p-n-p*-типа для схемы включения с ОБ приведены на рисунке 1.28, а и 1.28, б соответственно.

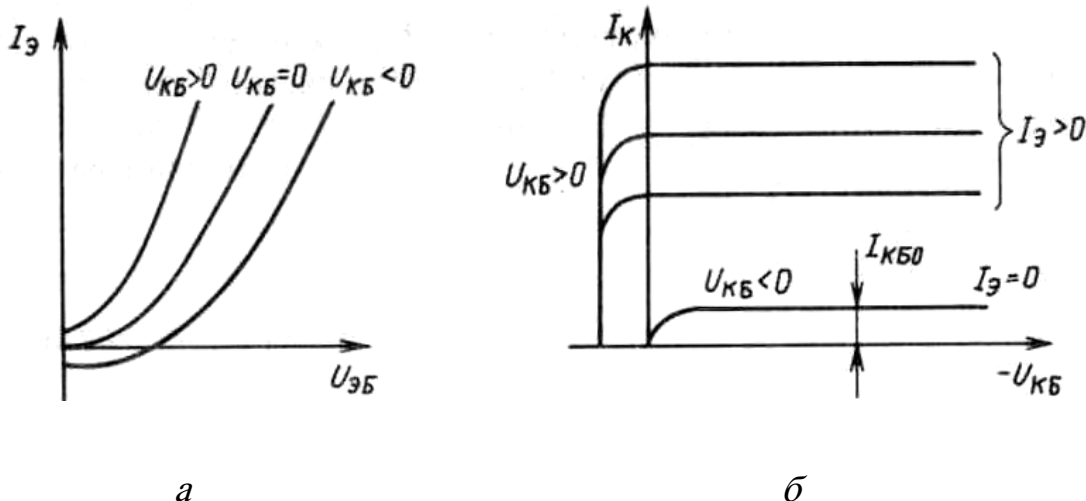


Рисунок 1.28 – Статические ВАХ биполярного транзистора для схемы включения с ОБ

Для схемы с ОБ входной статической ВАХ называют зависимость тока $I_{\text{Э}}$ от напряжения $U_{\text{ЭБ}}$ при фиксированном значении напряжения $U_{\text{КБ}}$, то есть зависимость вида

$$I_{\text{Э}} = f(U_{\text{ЭБ}}) \Big|_{U_{\text{КБ}} = \text{const}} \quad (1.14)$$

Выходной статической ВАХ для схемы с ОБ называется зависимость тока $I_{\text{К}}$ от напряжения $U_{\text{КБ}}$ при фиксированном токе $I_{\text{Э}}$, то есть зависимость вида

$$I_{\text{К}} = f(U_{\text{КБ}}) \Big|_{I_{\text{Э}} = \text{const}} \quad (1.15)$$

На рисунке 1.28, б можно выделить две области, соответствующие двум режимам работы транзистора: *активный режим* ($U_{\text{КБ}} < 0$ и коллекторный переход смещен в обратном направлении); режим *насыщения* ($U_{\text{КБ}} > 0$ и коллекторный переход смещен в прямом направлении).

1.4.4 Математическая модель биполярного транзистора

К настоящему времени известно много электрических моделей биполярных транзисторов. В системах автоматизации проектирования (САПР) радиоэлектронных средств наиболее часто используются: модели Эберса-Молла, обобщенная модель управления зарядом Гуммеля-Пуна, модель Линвилла, а также локальные П- и Т-образные модели линейных приращений Джаколлето.

Рассмотрим, в качестве примера, один из вариантов модели Эберса-Молла (рисунок 1.29), отражающей свойства транзисторной структуры в линейном режиме работы и в режиме отсечки.

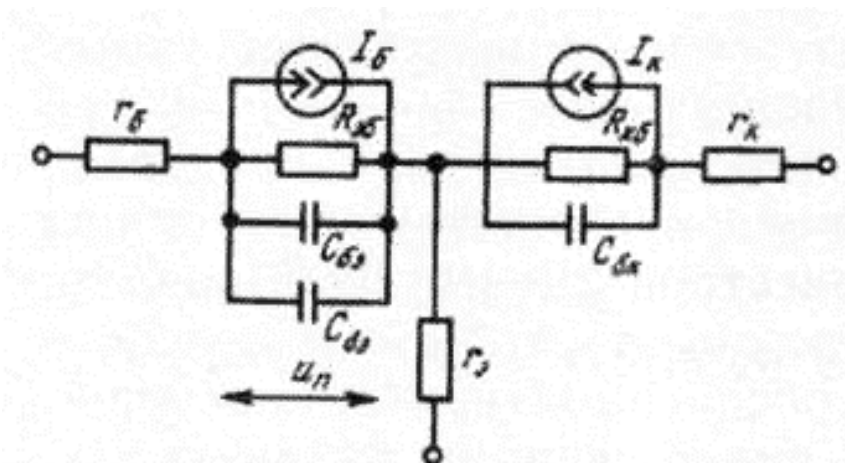


Рисунок 1.29 – Схема замещения биполярного транзистора (модель Эберса-Молла)

На рисунке 1.29 использованы обозначения: $r_э$, $r_б$, $r_к$ – сопротивления, соответственно, эмиттерной, базовой и коллекторной областей транзистора и контактов к ним; $I_б$, $I_к$ – управляемые напряжением $u_п$ на входном переходе источники тока, отражающие передачу тока через транзистор; $R_{эб}$ – сопротивление утечки перехода база-эмиттер; $R_{кб}$ – сопротивление утечки перехода база-коллектор. Ток источника $I_б$ связан с напряжением на переходе соотношением

$$I_Б = I_{Б0} \left(e^{\frac{u_п}{mV_k}} - 1 \right), \quad (1.15)$$

где I_{BO} – ток насыщения перехода база-эмиттер (обратный ток);

$\psi_{\kappa} = (0,3 \dots 1,2)$ В – контактная разность потенциалов (зависит от типа полупроводникового материала);

m – эмпирический коэффициент.

Параллельно переходу база-эмиттер включены *барьерная* емкость $C_{\bar{o}\bar{z}}$ и *диффузионная* емкость $C_{\bar{o}\bar{z}}$ перехода. Величина $C_{\bar{o}\bar{z}}$ определяется *обратным напряжением* на переходе u_n и зависит от него по закону

$$C_{\bar{o}\bar{z}} = \frac{C_{0\bar{o}\bar{z}}}{\left(1 - \frac{u_n}{\psi_{\kappa}}\right)^{\gamma}}, \quad (1.16)$$

где $C_{0\bar{o}\bar{z}}$ – емкость перехода при $u_n = 0$;

$\gamma = 0,3 \dots 0,5$ – коэффициент, зависящий от распределения примесей в области базы транзистора.

Диффузионная емкость является функцией тока $I_{\bar{o}}$, протекающего через переход, и определяется выражением

$$C_{\bar{o}\bar{z}} = AI_{\bar{o}}, \quad (1.17)$$

где A – коэффициент, зависящий от свойств перехода и его температуры.

Коллекторно-базовый переход моделируется аналогично, отличие состоит лишь в учете только барьерной емкости перехода

$$C_{\kappa\bar{o}} = \frac{C_{0\kappa\bar{o}}}{\left(1 - \frac{u_n}{\psi_{\kappa}}\right)^{\gamma}}, \quad (1.18)$$

так как при работе транзистора в линейном режиме и режиме отсечки коллекторного тока этот переход закрыт. Выражение для тока *управляемого источника коллекторного тока*, моделирующего усилительные свойства транзистора, имеет вид

$$I_K = \beta_{cm} I_{BO} \left(e^{\frac{u_{пк}}{m\psi_K}} - 1 \right), \quad (1.19)$$

где β_{cm} – статический коэффициент передачи тока базы транзистора в схеме с общим эмиттером.

Параметры модели Эберса-Молла могут быть получены либо расчетным путем на основе анализа физико-топологической модели транзистора, либо измерены экспериментально. Наиболее легко определяются статические параметры модели на постоянном токе.

Глобальная электрическая модель дискретного биполярного транзистора, учитывающая индуктивности и емкости его выводов, представлена на рисунке 1.30.

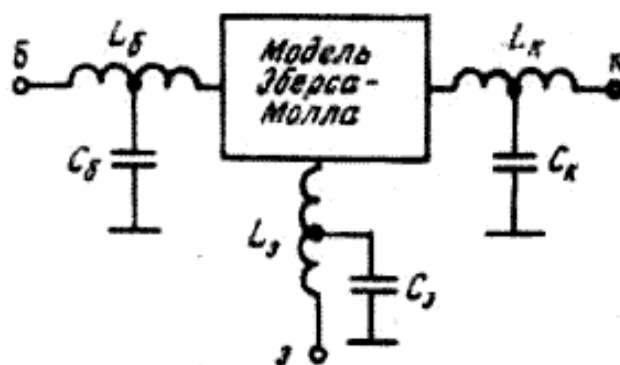


Рисунок 1.30 – Глобальная модель биполярного транзистора

1.4.5 Основные параметры биполярного транзистора

При определении переменных составляющих токов и напряжений (то есть при анализе электрических цепей на переменном токе) и при условии, что транзистор работает в активном режиме, его часто представляют в виде линейного четырехполюсника (рисунок 1.31, а). Названия (физическая сущность) входных и выходных токов и напряжений такого четырехполюсника зависят от схемы включения транзистора.

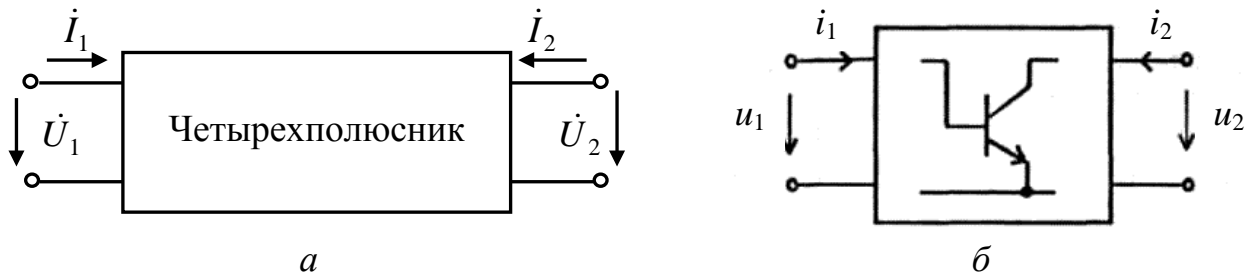


Рисунок 1.31 – Представление биполярного транзистора линейным четырехполюсником

Для схемы включения транзистора с общим эмиттером токи и напряжения четырехполюсника (рисунок 1.31, б) соответствуют следующим токам и напряжениям транзистора:

- i_1 – переменная составляющая тока базы;
- u_1 – переменная составляющая напряжения между базой и эмиттером;
- i_2 – переменная составляющая тока коллектора;
- u_2 – переменная составляющая напряжения между коллектором и эмиттером.

Транзистор удобно описывать, используя так называемые h -параметры. При этом система уравнений четырехполюсника в матричном виде примет вид

$$\begin{vmatrix} u_1 \\ i_2 \end{vmatrix} = \begin{vmatrix} h_{11} & h_{12} \\ h_{21} & h_{22} \end{vmatrix} \cdot \begin{vmatrix} i_1 \\ u_2 \end{vmatrix}. \quad (1.20)$$

Коэффициенты h_{ij} (то есть h -параметры) определяют опытным путем, используя поочередно режимы короткого замыкания и холостого хода на входе и выходе четырехполюсника. Сущность h -параметров для схемы включения транзистора с ОЭ следующая:

- $h_{11} = \frac{u_1}{i_1} \Big|_{u_2 = 0}$ – входное сопротивление транзистора для переменного сигнала при коротком замыкании на выходе;

– $h_{22} = \left. \frac{i_2}{u_2} \right|_{i_1 = 0}$ – выходная проводимость транзистора при холостом

ходе на входе;

– $h_{12} = \left. \frac{u_1}{u_2} \right|_{i_1 = 0}$ – коэффициент обратной связи по напряжению при холо-

стом ходе на входе;

– $h_{21} = \left. \frac{i_2}{i_1} \right|_{u_2 = 0}$ – коэффициент передачи тока транзистора при коротком

замыкании на выходе.

Используя схему замещения транзистора, можно найти зависимость h -параметров от параметров транзистора. В частности, можно показать, что для схемы включения транзистора с ОЭ имеют место следующие соотношения:

$$h_{11Э} \approx r_{\bar{\sigma}} + (1 + \beta)r_{\vartheta}, \quad (1.21)$$

$$h_{12Э} \approx \frac{r_{\vartheta}}{2r'_k}, \quad (1.22)$$

$$h_{21Э} \approx \beta, \quad (1.23)$$

$$h_{22Э} \approx \frac{1}{r'_k}. \quad (1.24)$$

В приведенных формулах использованы следующие параметры транзисторов:

– $r_{\bar{\sigma}}$ – омическое сопротивление тела базы. У реальных транзисторов достигает значений 100 ... 200 Ом;

– r_{ϑ} – сопротивление p - n -перехода, значение которого зависит от режима работы транзистора и меняется в активном режиме в пределах долей – десятков Ом;

– β – дифференциальный коэффициент передачи тока базы, определяемый из выражения

$$\beta = \left. \frac{di_K}{di_B} \right|_{u_{KЭ} = const}; \quad (1.25)$$

– r'_k – сопротивление коллекторной области, определяемое из выражения

$$r'_k = \left. \frac{du_{KЭ}}{di_K} \right|_{i_B = const} \approx \frac{r_k}{1 + \beta_{cm}}, \quad (1.26)$$

где r_k – дифференциальное сопротивление коллекторного перехода (обычно находится в пределах доли – десятки МОм), определяемое из выражения

$$r_k = \left. \frac{du_{КБ}}{di_K} \right|_{i_Э = const} \quad (1.27)$$

1.5 Полевые транзисторы

В полупроводниковой электронике наряду с биполярными транзисторами находят применение транзисторы, управляемые **электрическим полем**, одной из положительных особенностей которых является **большое входное сопротивление** (составляет 1 ... 10 МОм и более). Такие транзисторы получили название *полевых (униполярных)*.

1.5.1 Устройство и принцип действия

*Полевыми транзисторами называют полупроводниковые приборы, в которых создание электрического тока обусловлено перемещением носителей заряда одного знака под действием **продольного электрического поля**, а управление выходным током основано на **модуляции сопротивления** полупроводникового материала **поперечным электрическим полем**.*

Принцип работы полевых транзисторов может быть основан:

– на зависимости сопротивления полупроводника от сечения его проводящей области (чем меньше сечение – тем меньше ток; реализован в полевых транзисторах с управляющим p - n -переходом);

– на зависимости проводимости полупроводника от концентрации основных носителей (реализован в полевых транзисторах с изолированным затвором структуры металл-диэлектрик-полупроводник (МДП-транзисторы)).

Полевой транзистор с управляющим p - n -переходом (ПТУП) представляет собой тонкую полупроводниковую пластину с одним p - n -переходом и с невыпрямляющими контактами по краям. Электропроводность материала пластины может быть n -типа или p -типа. В качестве примера рассмотрим транзистор, у которого основная пластина состоит из полупроводника n -типа (рисунок 1.32).

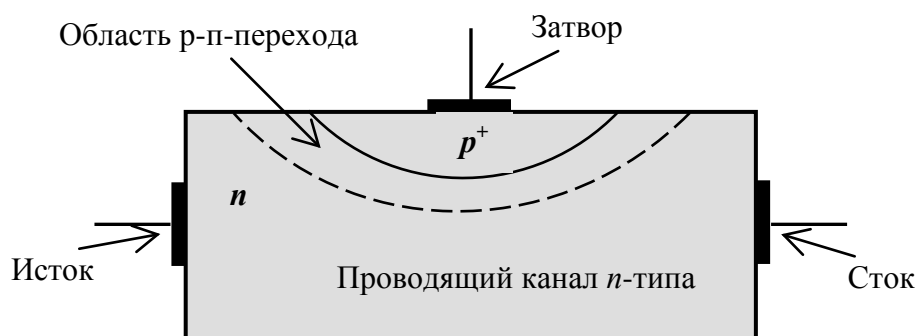


Рисунок 1.32 – Структура полевого транзистора с управляющим p - n -переходом

Основными областями в структуре полевого транзистора с управляющим p - n -переходом являются:

- область *истока* – область, от которой начинают перемещение носители зарядов;
- область *стока* – область, к которой перемещаются носители;
- область *затвора* – область, с помощью которой осуществляется управление потоком носителей;
- область *канала* – область, через которую перемещаются носители.

Выводы от соответствующих областей транзистора имеют аналогичные названия: *исток* (И), *сток* (С) и *затвор* (З) (рисунок 1.32).

На рисунке 1.33 показаны условные графические обозначения полевых транзисторов с управляющим *p-n*-переходом: с каналом *n*-типа (рисунок 1.33, *а*) и каналом *p*-типа (рисунок 1.33, *б*).

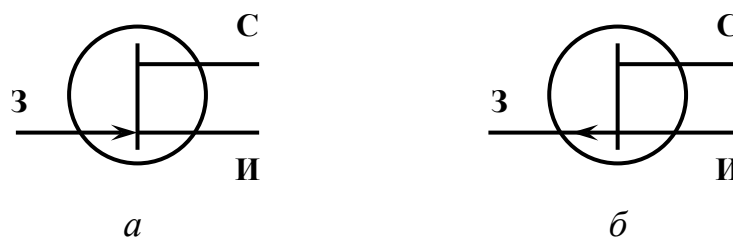


Рисунок 1.33 – УГО полевых транзисторов с управляющим *p-n*-переходом

Рассмотрим принцип функционирования ПТУП. Источники напряжения подключают к транзистору таким образом, чтобы между электродами стока и истока протекал электрический ток, а **напряжение, приложенное к затвору, смещало электронно-дырочный переход в обратном направлении.**

На рисунке 1.34 показан способ подключения источников напряжения к выводам ПТУП с каналом *n*-типа.

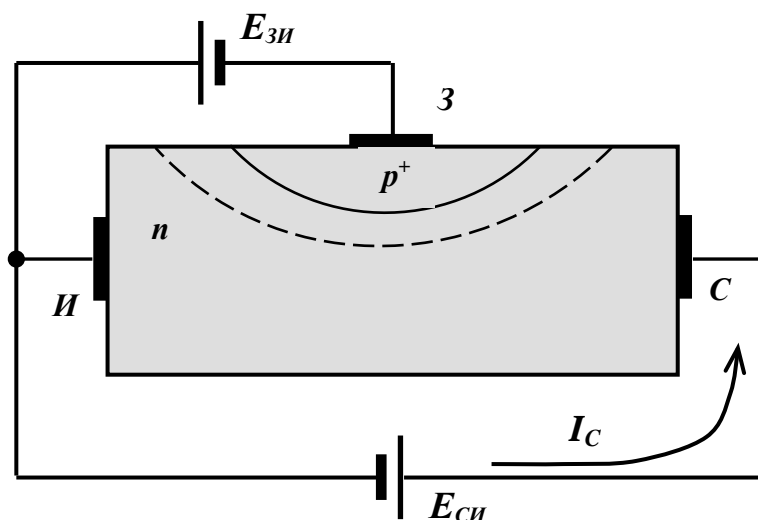


Рисунок 1.34 – Подключение источников напряжения к выводам ПТУП

Под действием напряжения источника $E_{СИ}$ электроны будут перемещаться от истока к стоку, обеспечивая во внешней цепи ток стока I_C .

Концентрации носителей зарядов в полупроводниковом материале канала и затвора выбраны таким образом, что при подаче обратнсмещающего напряжения между затвором и истоком p - n -переход будет расширяться в область канала. Это приводит к уменьшению площади поперечного сечения проводящей части канала и, следовательно, к уменьшению тока стока I_C .

Сопротивление области, расположенной под электрическим переходом, в общем случае зависит **от напряжения на затворе**. Это обусловлено тем, что размеры перехода увеличиваются с повышением приложенного к нему обратного напряжения, а **увеличение области, обедненной носителями заряда, приводит к повышению электрического сопротивления канала** (и, соответственно, к уменьшению тока, протекающего в канале).

Таким образом, *работа полевого транзистора с управляющим p - n -переходом основана на изменении сопротивления канала за счет изменения размеров области, обедненной основными носителями заряда, которое происходит под действием приложенного к затвору **обратного напряжения***.

Напряжение между затвором и истоком, при котором канал полностью перекрывается и ток стока достигает минимального значения ($I_C \approx 0$), называют *напряжением отсечки* ($U_{отс}$) полевого транзистора.

В отличие от ПТУП, у которых затвор имеет электрический контакт с каналом, в полевых транзисторах с *изолированным затвором* (ПТИЗ) затвор представляет собой тонкую пленку металла, изолированного от полупроводника. В зависимости от вида изоляции различают МДП- и МОП-транзисторы (соответственно, металл – диэлектрик – полупроводник и металл – оксид – полупроводник, например двуокись кремния SiO_2).

В исходном состоянии канал ПТИЗ может быть *обеднен* носителями зарядов или *обогащен* ими. В зависимости от этого различают два типа полевых транзисторов с изолированным затвором: МДП-транзисторы со *встроенным каналом* (рисунок 1.35, *а*) (канал создается при изготовлении) и МДП-транзисторы с *индуцирован-*

ным каналом (рисунок 1.35, б) (канал возникает под действием напряжения, приложенного к управляющим электродам). В ПТИЗ имеется дополнительный вывод от кристалла, на котором выполнен прибор (рисунок 1.35), называемого *подложкой*.

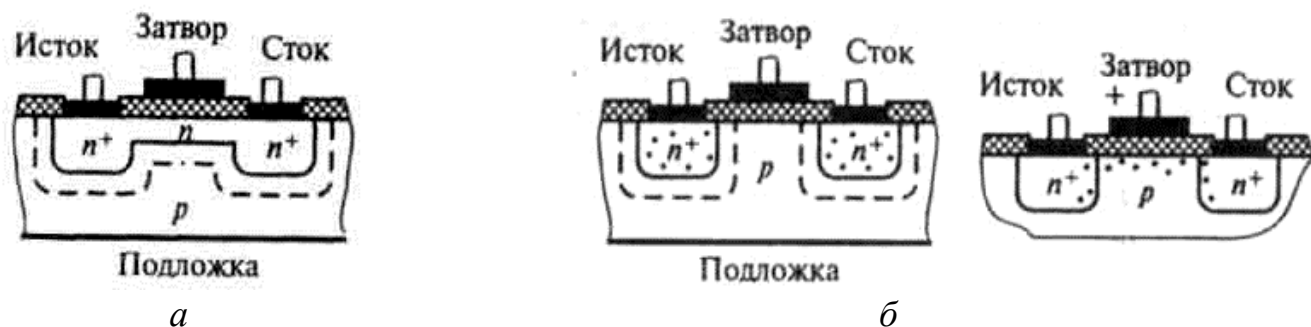


Рисунок 1.35 – Устройство полевых транзисторов с изолированным затвором

В ПТИЗ электроды стока и истока располагаются по обе стороны от затвора и имеют непосредственный контакт с полупроводниковым каналом.

Канал называется *встроенным*, если он изначально *обогащен* носителями заряда. В этом случае управляющее электрическое поле будет приводить к *обеднению* канала носителями зарядов. Если канал изначально *обеднен* носителями электрических зарядов, то он называется *индуцированным*. При этом управляющее электрическое поле (между затвором и истоком) будет обогащать канал носителями электрических зарядов (то есть, повышать его проводимость).

Проводимость канала может быть *электронной* или *дырочной*. Если канал имеет электронную проводимость, то он называется *n*-каналом. Каналы с дырочной проводимостью называются *p*-каналами. В результате этого различают **четыре типа** полевых транзисторов *с изолированным затвором*: с каналом *n*- либо *p*-типов, каждый из которых может иметь *индуцированный* или *встроенный* канал. Условные графические обозначения названных типов полевых транзисторов представлены на рисунке 1.36.

Управляющее напряжение в ПТИЗ можно подавать как **между затвором и подложкой**, так и **независимо на подложку и затвор**. Рассмотрим в качестве при-

мера принцип управления током в полевых транзисторах, структуры которых показаны на рисунке 1.35.

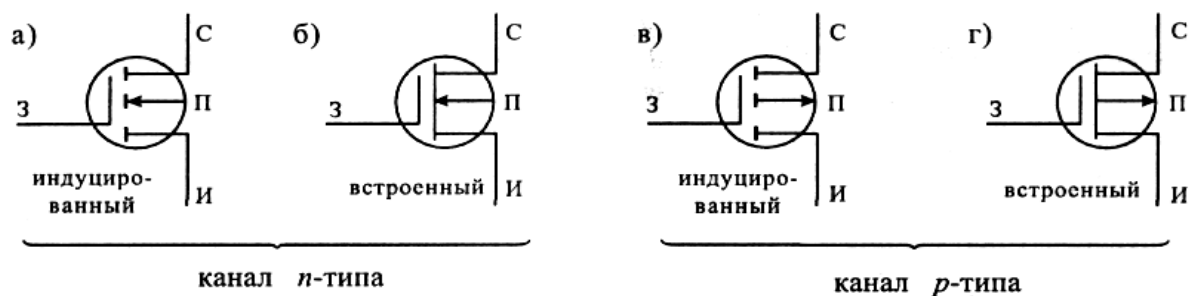


Рисунок 1.36 – УГО полевых транзисторов с изолированным затвором

Если на затвор подать положительное напряжение, то под влиянием образующегося электрического поля у поверхности полупроводника (рисунок 1.35, б) появляется канал *n*-типа за счет отталкивания дырок от поверхности в глубь полупроводника. В транзисторе со *встроенным* каналом (рисунок 1.35, а) происходит расширение уже имеющегося канала при подаче положительного напряжения или сужение – при подаче отрицательного. Изменение управляющего напряжения меняет ширину канала и, соответственно, *сопротивление* и *ток транзистора*.

Существенным *преимуществом* ПТИЗ перед ПТУП является *высокое входное сопротивление*, достигающее значений $10^{10} - 10^{14}$ Ом (у транзисторов с управляющим *p-n*-переходом – $10^7 - 10^9$ Ом).

Важным преимуществом полевых транзисторов перед биполярными является *малое падение напряжения на них при коммутации слабых сигналов*. Кроме этого следует выделить такие достоинства, как:

- *высокое входное сопротивление;*
- *малые шумы;*
- *простота изготовления;*
- *отсутствие в открытом состоянии остаточного напряжения между истоком и стоком открытого транзистора.*

1.5.2 Вольт-амперные характеристики и основные параметры полевых транзисторов

Из рассмотренного ранее следует, что всего существует шесть типов полевых транзисторов. Их типовые передаточные характеристики приведены на рисунке 1.37. Пользуясь этими характеристиками, можно установить полярность управляющего напряжения, направление тока в канале и диапазон изменения управляющего напряжения. Из всех приведенных разновидностей транзисторов в настоящее время не выпускаются только ПТИЗ со встроенным каналом p -типа.

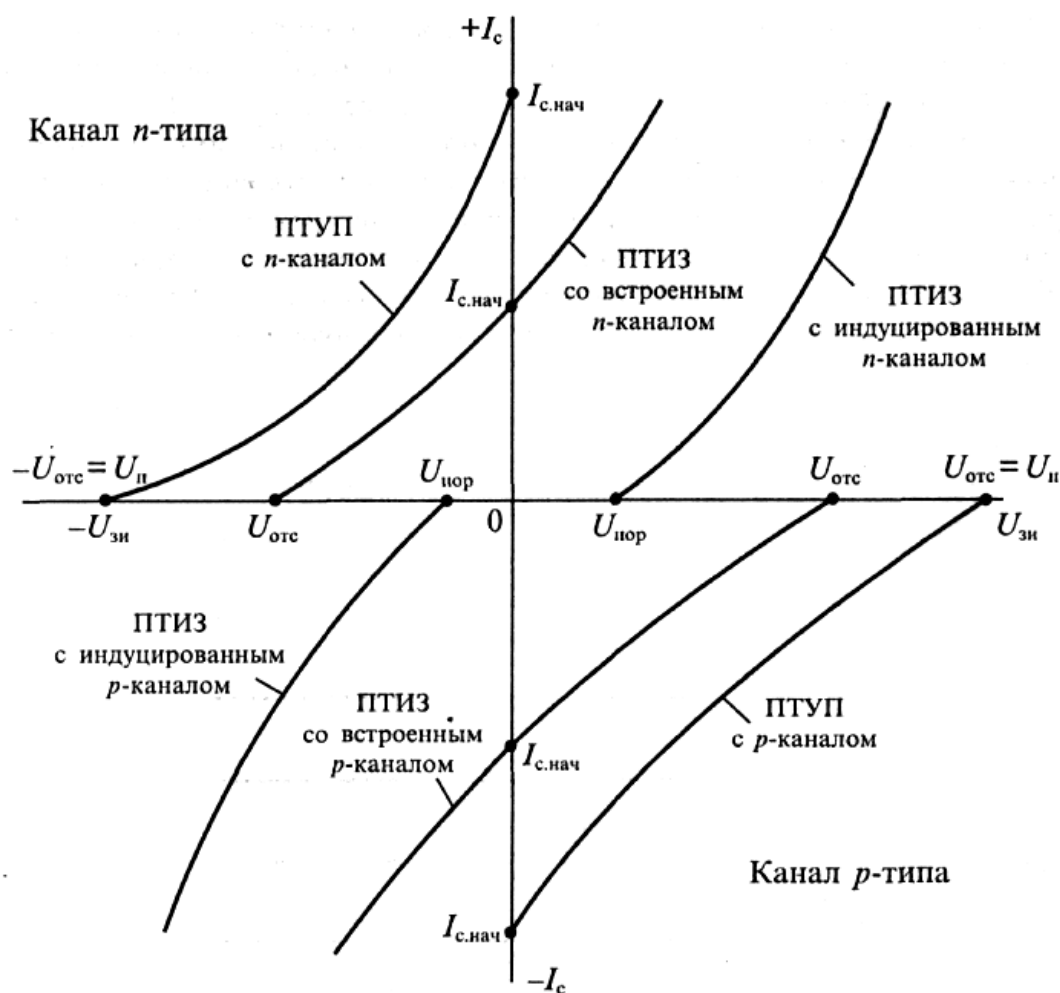


Рисунок 1.37 – Передаточные характеристики полевых транзисторов

Рассмотрим некоторые особенности этих характеристик. Все характеристики полевых транзисторов с каналом n -типа расположены в верхней половине графика и, следовательно, имеют положительный ток, что соответствует положительному

напряжению на стоке. Наоборот, все характеристики приборов с каналом p -типа расположены в нижней половине графика и, следовательно, имеют отрицательное значение тока и отрицательное напряжение на стоке. Характеристики ПТУП при нулевом напряжении на затворе имеют максимальное значение тока, которое называется начальным $I_{C\text{нач}}$. При увеличении запирающего напряжения ток стока уменьшается и при напряжении отсечки $U_{отс}$ становится близким к нулю.

Характеристики ПТИЗ с индуцированным каналом при нулевом напряжении на затворе имеют нулевой ток. Появление тока стока в таких транзисторах происходит при напряжении на затворе больше порогового значения $U_{пор}$. Увеличение напряжения на затворе приводит к увеличению тока стока.

Характеристики ПТИЗ со встроенным каналом при нулевом напряжении на затворе имеют начальное значение тока $I_{C\text{нач}}$. Такие транзисторы могут работать как в режиме обогащения, так и в режиме обеднения. При увеличении напряжения на затворе канал обогащается и ток стока растет, а при уменьшении напряжения на затворе канал обедняется и ток стока снижается.

На рисунке 1.38 приведены выходные вольт-амперные характеристики ПТУП с каналом n -типа. Характеристики других типов транзисторов имеют аналогичный вид, но отличаются напряжением на затворе и полярностью приложенных напряжений.

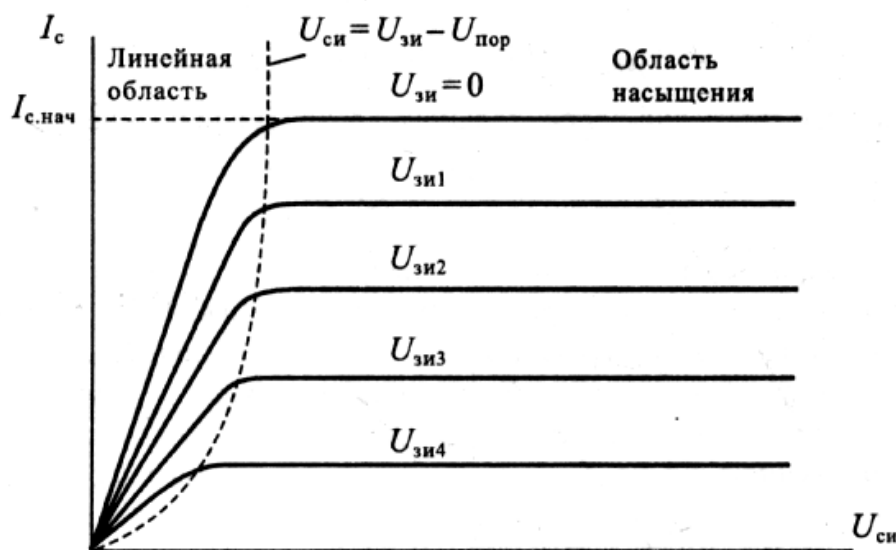


Рисунок 1.38 – Выходные ВАХ ПТУП

На ВАХ полевого транзистора можно выделить две области: *линейную* и *насыщения*.

В линейной области ВАХ вплоть до точки перегиба представляют собой прямые линии, наклон которых зависит от напряжения на затворе. В области насыщения вольт-амперные характеристики идут практически горизонтально, что позволяет говорить о независимости тока стока от напряжения на стоке. В этой области выходные характеристики полевых транзисторов всех типов сходны с характеристиками электровакуумных пентодов. Особенности этих характеристик обуславливают применение полевых транзисторов. В линейной области полевой транзистор используется как *сопротивление, управляемое напряжением на затворе*, а в области насыщения – как *усилительный элемент*.

Максимальное напряжение, прикладываемое между стоком и истоком полевого транзистора, для каждого типа транзисторов различно. Но в общем случае, как показано на рисунке 1.39, при превышении некоторого значения $U_{СИ\ проб}$ резко возрастает ток стока, что может привести к выходу из строя транзистора в результате пробоя.

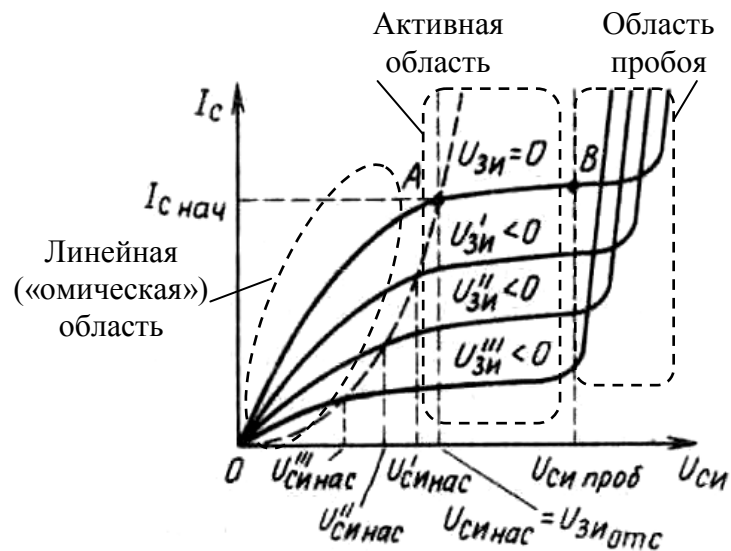


Рисунок 1.39 – Семейство выходных ВАХ полевого транзистора

К основным параметрам полевых транзисторов относятся:

- крутизна стокзатворной характеристики

$$S = \left. \frac{di_c}{du_{3И}} \right|_{u_{СИ}, u_{ПИ} = const} . \quad (1.28)$$

Типовые значения: $S = 0,1 \dots 500$ мА/В;

- крутизна характеристики по подложке

$$S_n = \left. \frac{di_c}{du_{ПИ}} \right|_{u_{СИ}, u_{3И} = const} . \quad (1.29)$$

Типовые значения: $S_n = 0,1 \dots 1$ мА/В;

- начальный ток стока $I_{C нач}$ – ток стока при нулевом напряжении $U_{3И}$.

У транзисторов с управляющим $p-n$ -переходом $I_{C нач} = 0,2 \dots 600$ мА, со встроенным каналом – $I_{C нач} = 0,1 \dots 100$ мА, с индуцированным каналом – $I_{C нач} = 0,01 \dots 0,5$ мкА;

- напряжение отсечки $U_{3И отс}$ (типичные значения $U_{3И отс} = 0,2 \dots 10$ В);

– сопротивление сток – исток в открытом состоянии $R_{СИ отк}$ (типичные значения $R_{СИ отк} = 2 \dots 300$ Ом);

– остаточный ток стока $I_{C ост}$ – ток стока при напряжении $U_{3И отс}$ ($I_{C ост} = 0,001 \dots 10$ мА);

– максимальная частота усиления f_p – частота, на которой коэффициент усиления по мощности равен единице (типичные значения f_p – десятки – сотни МГц).

1.6 Классификация и система обозначений транзисторов

Система обозначений современных типов транзисторов установлена отраслевым стандартом ОСТ 11336.919-81. В основу системы обозначений положен буквенно-цифровой код.

Первый элемент (цифра или буква) обозначает исходный полупроводниковый материал, на основе которого изготовлен транзистор (цифры используются для маркировки приборов, предназначенных для применения в аппаратуре специального

назначения). Второй элемент (буква) определяет подкласс (или группу) транзисторов, третий (цифра) – основные функциональные возможности транзистора. Четвертый элемент (двухзначное число) обозначает порядковый номер разработки технологического типа транзистора, пятый (буква) – условно определяет классификацию по параметрам транзисторов, изготовленных по единой технологии.

Для обозначения *исходного материала* используются следующие символы:

- Г (или 1) – германий или его соединения;
- К (или 2) – кремний или его соединения;
- А (или 3) – соединения галлия (арсенид галлия);
- И (или 4) – соединения индия.

Для обозначения подклассов используется одна из двух букв: Т – биполярные и П – полевые транзисторы.

Для обозначения *основных функциональных возможностей* транзистора применяются цифры, значение которых зависит от мощности, рассеиваемой транзистором (таблица 1.2):

Таблица 1.2

Верхняя граничная частота	Максимально допустимая мощность		
	до 0,3 Вт (малой мощности)	0,3 ... 1,5 Вт (средней мощно- сти)	свыше 1,5 Вт (большой мощно- сти)
До 3 МГц (низкой частоты)	1	4	7
От 3 до 30 МГц (средней частоты)	2	5	8
Свыше 30 МГц (высокой частоты)	3	6	9

Для обозначения *порядкового номера* разработки используют двузначное число от 01 до 99 (или, при необходимости, трехзначное число от 101 до 999).

В качестве классификационной литеры применяются буквы русского алфавита (за исключением З, О, Ч, Ы, Ш, Щ, Ю, Ъ, Ь, Э).

Стандарт предусматривает также введение в обозначение ряда дополнительных знаков. В качестве дополнительных элементов обозначения используют следующие символы:

- а) цифры от 1 до 9 – для обозначения модернизаций транзистора, приводящих к изменению его конструкции или электрических параметров;
- б) буква С – для обозначения наборов в общем корпусе (транзисторные сборки);
- в) цифра, написанная через дефис, для бескорпусных транзисторов:
 - 1) 1 – с гибкими выводами без кристаллодержателя;
 - 2) 2 – с гибкими выводами на кристаллодержателе;
 - 3) 3 – с жесткими выводами без кристаллодержателя;
 - 4) 4 – с жесткими выводами на кристаллодержателе;
 - 5) 5 – с контактными площадками без кристаллодержателя и без выводов;
 - 6) 6 – с контактными площадками на кристаллодержателе, но без выводов.

Примеры обозначения транзисторов:

– КТ937А-2 – кремниевый биполярный транзистор большой мощности, высокочастотный, номер разработки 37, группа А, бескорпусный, с гибкими выводами на кристаллодержателе (рисунок 1.40);



Рисунок 1.40 – Расшифровка обозначения транзистора

- КТ315А – кремниевый биполярный транзистор малой мощности, высокочастотный, номер разработки 15, группа А;
- КП103Л – кремниевый полевой транзистор малой мощности, низкочастотный, номер разработки 3, группа Л;
- ГТ405Г – германиевый биполярный транзистор средней мощности, низкочастотный, номер разработки 5, группа Г.

1.7 Силовые полупроводниковые приборы

К силовым полупроводниковым приборам относятся **управляемые** приборы, используемые в различных **силовых устройствах**: электроприводе, источниках питания, мощных преобразовательных установках и др. Силовые полупроводниковые приборы, как правило, работают в **ключевом режиме**. Основными требованиями, предъявляемыми к ним, являются:

- малые потери при коммутации;
- большая скорость переключения из одного состояния в другое;
- малое потребление по цепи управления;
- большой коммутируемый ток и высокое рабочее напряжение.

В настоящее время разработаны и выпускаются промышленностью мощные биполярные и полевые транзисторы, а также четырехслойные полупроводниковые приборы – *тиристоры* и *симисторы*. К последним достижениям силовой электроники относится разработка новых типов транзисторов: со *статической индукцией* (СИТ и БСИТ) и *биполярных транзисторов с изолированным затвором* (БТИЗ).

Лучшие образцы современных силовых полупроводниковых приборов обеспечивают коммутацию токов до 1000 А при рабочем напряжении свыше 6 кВ. Быстродействие силовых приборов таково, что они могут работать на частотах до 1 МГц. Значительно снижена мощность управления силовыми ключами.

Рассмотрим основные типы силовых полупроводниковых приборов.

1.7.1 Тиристоры

Тиристором называется полупроводниковый прибор с тремя *p-n-переходами* и двумя устойчивыми состояниями (включен, выключен).

Во включенном состоянии тиристор подобен замкнутому ключу, а в выключенном – разомкнутому ключу.

Тиристор может содержать *управляющий электрод*. В этом случае он называется *управляемым тиристором* или просто *тиристором*. Тиристор без управляющего электрода называется *динистором*.

Структура динистора приведена на рисунке 1.41, а, а его условное графическое обозначение – на рисунке 1.41, б.

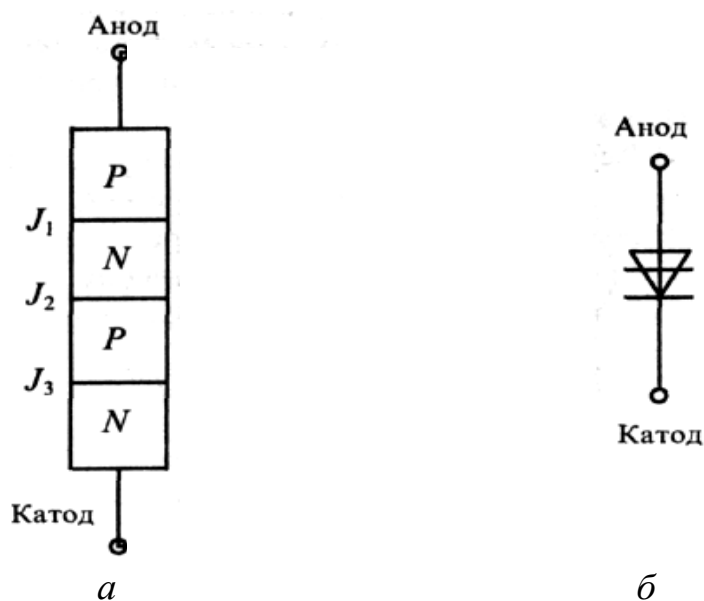


Рисунок 1.41 – Структура и УГО динистора

Как видно из рисунка, динистор содержит четыре полупроводниковых слоя (области) с различными типами проводимости. Крайняя область *p* называется *анодом*, а другая крайняя область *n* – *катодом*.

Схему замещения динистора можно представить в виде двух триодных структур, соединенных между собой. Деление динистора на составляющие транзисторы и схема замещения приведены на рисунке 1.42. При таком соединении коллекторный

ток первого транзистора является током базы второго, а коллекторный ток второго транзистора является током базы первого. Благодаря такому внутреннему соединению внутри прибора организуется **положительная обратная связь**.

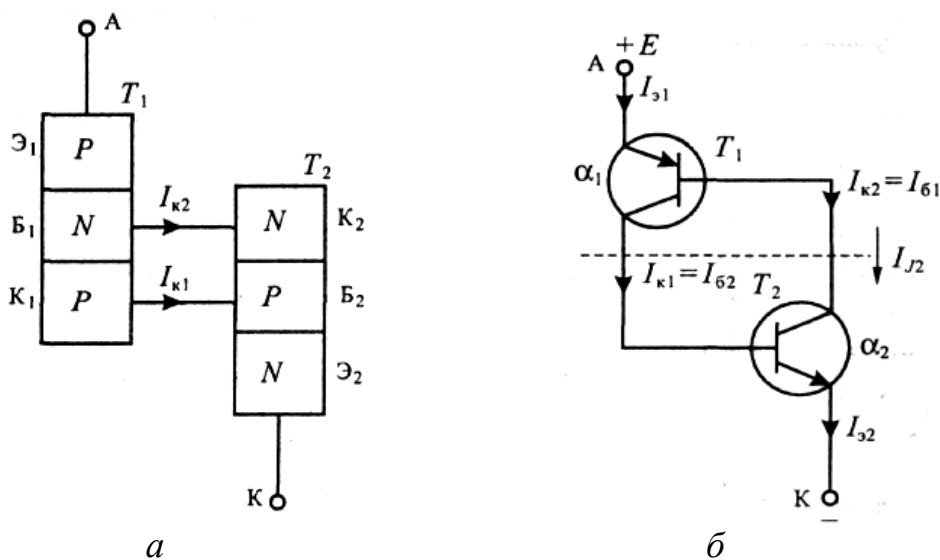


Рисунок 1.42 – Схема замещения динистора

Если на анод динистора подано положительное напряжение по отношению к катоду, меньшее некоторого напряжения включения $U_{вкл}$, то переходы J_1 и J_3 (рисунок 1.41, а) будут смещены в прямом направлении, а переход J_2 – в обратном. Динистор находится в закрытом состоянии, ток через него не протекает (точнее, течет очень незначительный обратный ток). В этом случае все напряжение источника E будет приложено к переходу J_2 .

Чтобы открыть динистор, необходимо каким-то образом сместить переход J_2 в прямом направлении. Выведем условие отпирания динистора, используя его эквивалентную схему (рисунок 1.42, б). Ток $I_{дин}$, протекающий через открытый динистор, равен

$$I_{дин} = I_{Э1} = I_{Э2} = I_{К1} + I_{К2}. \quad (1.30)$$

Учитывая, что

$$I_{К1} = \alpha_{cm1} I_{Э1} + I_{КБ01},$$

$$I_{K2} = \alpha_{cm2} I_{\mathcal{E}2} + I_{KBO2},$$

где α_{cm1} , α_{cm2} – соответственно, статические коэффициенты передачи токов эмиттеров первого и второго транзисторов, I_{KBO1} , I_{KBO2} – тепловые (обратные) токи коллекторных переходов транзисторов, можно записать

$$I_{дин} = \alpha_{cm1} I_{\mathcal{E}1} + I_{KBO1} + \alpha_{cm2} I_{\mathcal{E}2} + I_{KBO2} = \alpha_{cm1} I_{дин} + \alpha_{cm2} I_{дин} + I_{KBO},$$

откуда окончательно получим

$$I_{дин} = \frac{I_{KBO}}{1 - (\alpha_{cm1} + \alpha_{cm2})}, \quad (1.31)$$

где $I_{KBO} = I_{KBO1} + I_{KBO2}$ – общий обратный ток p - n -перехода J_2 ,

Статические коэффициенты передачи токов эмиттеров транзисторов изменяются при изменении режимов работы транзисторов. При малых токах транзисторов $\alpha_{cm1} + \alpha_{cm2} \ll 1$ и через динистор протекает незначительный ток $I_{дин} \approx I_{KBO}$.

При увеличении напряжения E , приложенного к динистору, возрастает обратный ток I_{KBO} , а вместе с этим возрастают и коэффициенты α_{cm1} и α_{cm2} . Когда сумма $\alpha_{cm1} + \alpha_{cm2}$ станет соизмеримой с единицей, ток $I_{дин}$ резко возрастает и динистор переходит в открытое состояние. Поскольку токи баз транзисторов в схеме замещения соизмеримы с токами коллекторов, транзисторы переходят в режим насыщения, а это означает, что переход J_2 смещен в прямом направлении. Таким образом, в открытом динисторе все три p - n -перехода смещены в прямом направлении.

Для увеличения коэффициентов передачи тока α_{cm1} и α_{cm2} имеются два способа. Первый способ состоит в увеличении напряжения на динисторе. С ростом напряжения при $U_{дин} = U_{вкл}$ один из транзисторов будет переходить в режим насыщения. Коллекторный ток этого транзистора, протекая в цепи базы второго транзистора, откроет его, а последний, в свою очередь, увеличит ток базы первого. В ре-

зультате коллекторные токи транзисторов будут лавинообразно нарастать, пока оба транзистора не перейдут в режим насыщения.

После того, как оба транзистора откроются, динистор включится и ток $I_{дин}$ будет ограничиваться только **сопротивлением внешней цепи**. Падение напряжения на открытом динисторе меньше 2 В.

Вольт-амперная характеристика динистора приведена на рисунке 1.43.

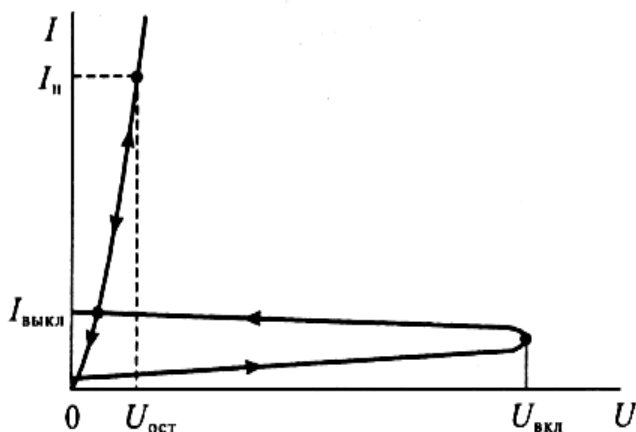


Рисунок 1.43 – ВАХ динистора

Выключить динистор можно двумя способами: либо понизив ток в нем до значения $I_{выкл}$, либо поменяв полярность напряжения на аноде (уменьшив его до нуля).

Тиристор отличается от динистора наличием вывода от одной из баз эквивалентных транзисторов $T1$ или $T2$ (*управляющего электрода*). Если подать в одну из этих баз ток управления, то коэффициент передачи соответствующего транзистора увеличится и произойдет включение тиристора.

В зависимости от расположения управляющего электрода (УЭ) тиристоры делятся на *тиристоры с катодным управлением* и *тиристоры с анодным управлением*. Расположение этих управляющих электродов и схематические обозначения тиристоров приведены на рисунке 1.44. Вольт-амперная характеристика тиристора приведена на рисунке 1.45. Она отличается от характеристики динистора тем, что напряжение включения регулируется изменением тока в цепи управляющего электрода. При увеличении тока управления снижается напряжение включения. Таким

образом, тиристор эквивалентен динистору с управляемым напряжением включения.

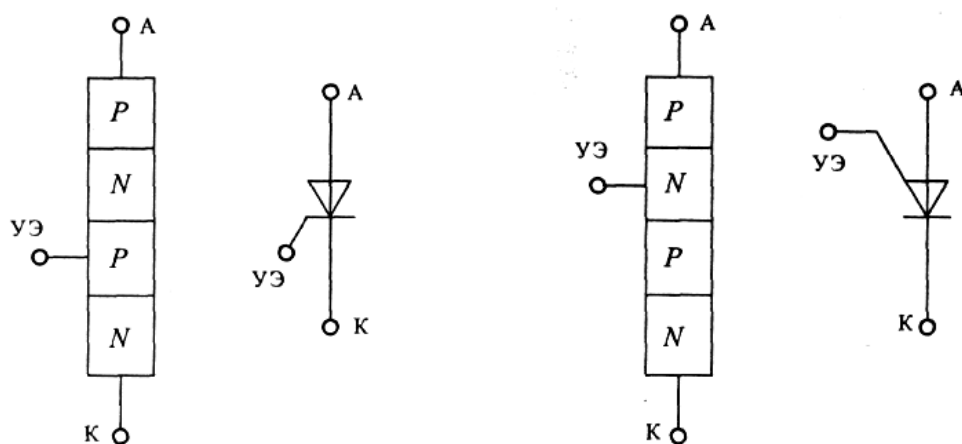


Рисунок 1.44 – Структуры и УГО тиристорov с катодным (слева) и анодным (справа) управлением

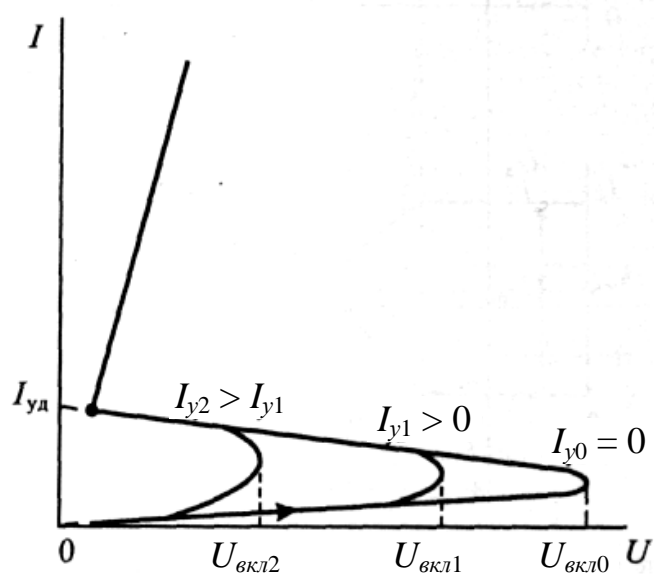


Рисунок 1.45 – ВАХ тиристора

Как видно из рисунка 1.45, чем больше ток в цепи управляющего электрода, тем меньше должно быть напряжение между анодом и катодом для отпирания тиристора. После включения тиристора управляющий электрод теряет управляющие

свойства. Это значит, что даже после снятия управляющего напряжения тиристор продолжает находиться во включенном состоянии.

Для выключения тиристора необходимо либо подать между анодом и катодом обратное напряжение, либо обеспечить ограничение тока в цепи анода до величины, меньшей тока удержания $I_{уд}$.

1.7.2 Симисторы

Симистор – это *симметричный тиристор*, который *предназначен для коммутации в цепях переменного тока*. Он может использоваться для создания *реверсивных выпрямителей* или *регуляторов переменного тока*. Структура симметричного тиристора приведена на рисунке 1.46, а, а его условное графическое обозначение – на рисунке 1.46, б. Полупроводниковая структура симистора содержит пять слоев полупроводников с различным типом проводимостей и имеет более сложную конфигурацию по сравнению с тиристором. Вольт-амперная характеристика симистора приведена на рисунке 1.47.

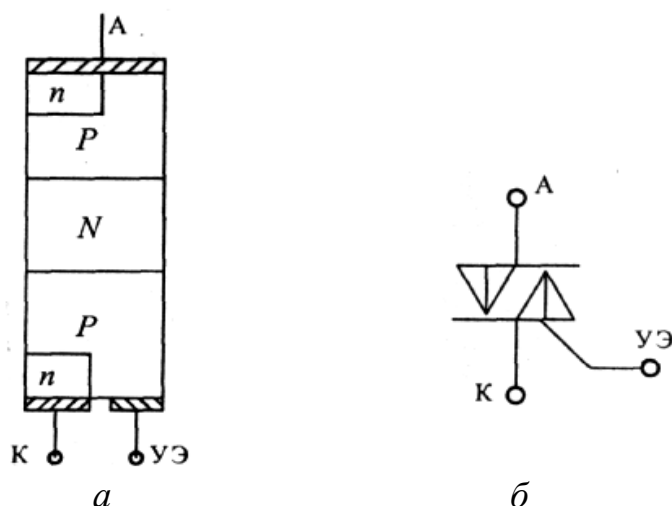


Рисунок 1.46 – Структура и УГО симистора

Как следует из вольт-амперной характеристики симистора, прибор включается в любом направлении при подаче на управляющий электрод УЭ **положительного**

импульса управления. Требования к импульсу управления такие же, как и для тиристора.

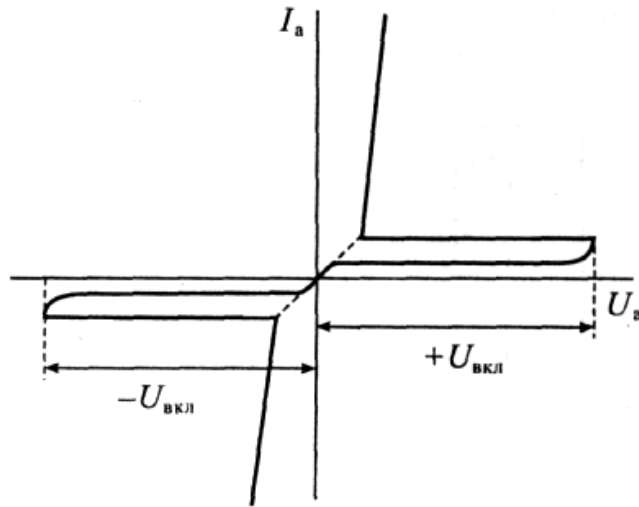


Рисунок 1.47 – ВАХ симистора

Наряду с симисторами находят применение *фотосимисторы* – симисторы с фотоэлектронным управлением. В качестве примера рассмотрим устройство фотосимистора, выпускаемого фирмой «Сименс» под названием СИТАК. Структурная схема прибора СИТАК приведена на рисунке 1.48, а, а его условное графическое обозначение – на рисунке 1.48, б.

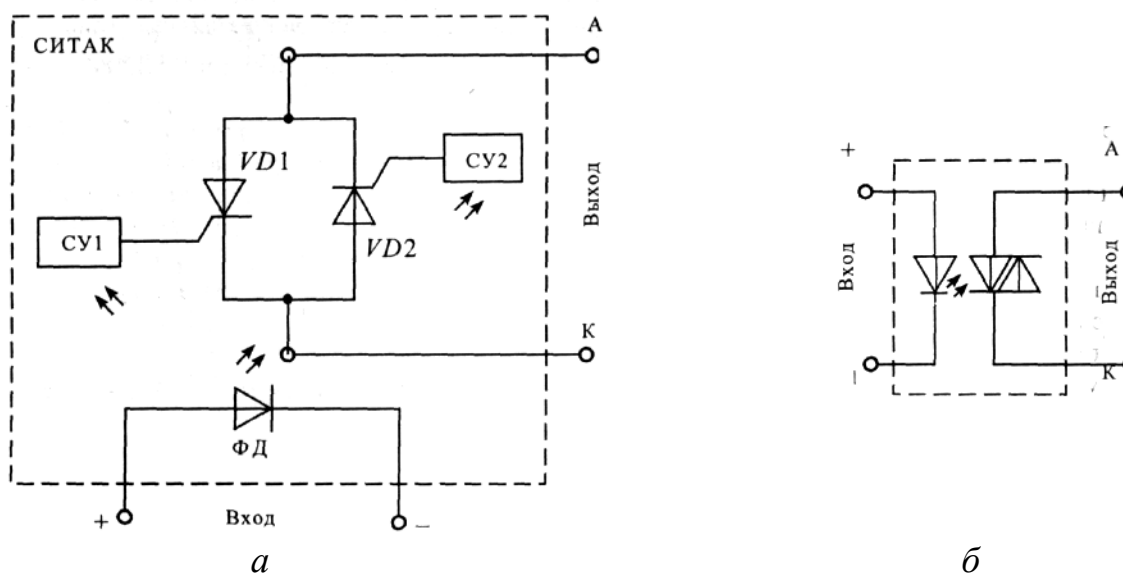


Рисунок 1.48 – Структурная схема (а) и УГО (б) прибора СИТАК

СИТАК потребляет по входу управления светодиодом ток около 1,5 мА и коммутирует в выходной цепи переменный ток 0,3 А при напряжении до 600 В. Фотосимисторы находят широкое применение в качестве ключей переменного тока с изолированным управлением. Они также могут использоваться при управлении более мощными тиристорами или симисторами, обеспечивая при этом **гальваническую развязку** цепей управления. Малое потребление цепи управления позволяет подключать СИТАК к выходу микропроцессоров и микро-ЭВМ. На рисунке 1.49 приведен пример подключения прибора СИТАК к микропроцессору для регулирования тока в нагрузке, подключенной к сети переменного напряжения 220 В при максимальной мощности до 66 Вт.

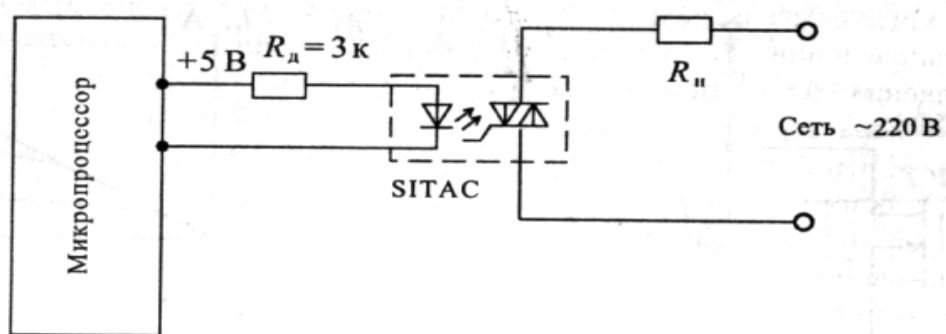


Рисунок 1.49 – Пример включения СИТАК в цепь управления

1.7.3 Биполярные транзисторы с изолированным затвором

Биполярные транзисторы с изолированным затвором (БТИЗ) на практике чаще называют **IGBT** – от английского словосочетания Insulated Gate Bipolar Transistor. IGBT – это гибридный полупроводниковый прибор, выполненный как сочетание входного полевого транзистора с изолированным затвором (ПТИЗ) и мощного выходного биполярного *p-n-p*-транзистора (БТ).

В IGBT совмещены два способа управления электрическим током, один из которых характерен для полевых транзисторов (**управление электрическим полем**), а второй – для биполярных транзисторов (**управление инжекцией носителей зарядов**).

Структура транзистора IGBT представлена эквивалентной схемой на рисунке 1.50, *а*, хотя на практике все элементы этой структуры реализованы на одном кристалле. Условное графическое обозначение IGBT показано на рисунке 1.50, *б*. Это обозначение подчеркивает его гибридность тем, что изолированный *затвор* изображается как в ПТИЗ, а электроды *коллектора* и *эмиттера* изображаются как у биполярного транзистора.

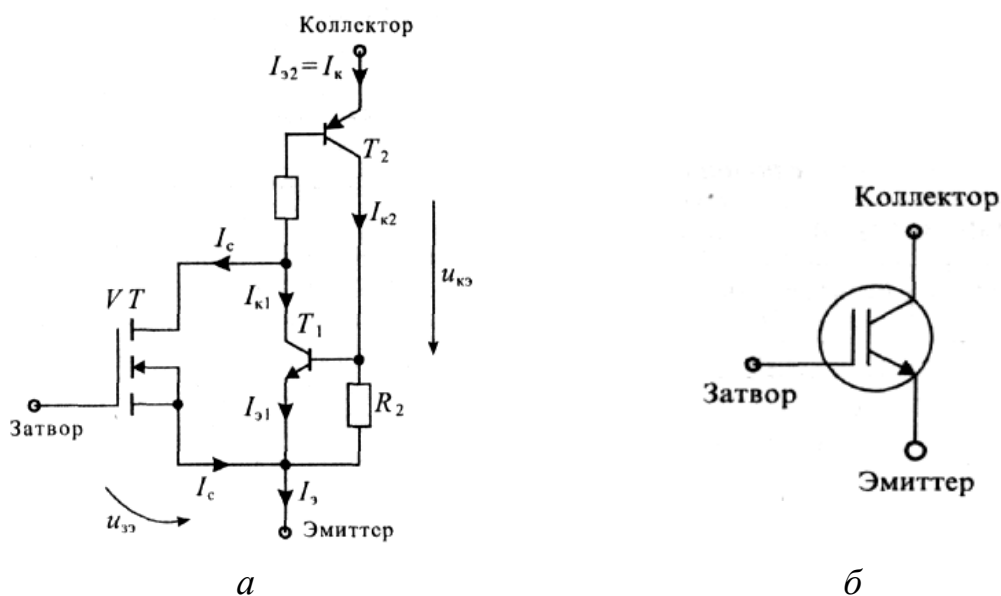


Рисунок 1.50 – Эквивалентная схема (*а*) и УГО (*б*) БТИЗ

Структура, образованная из двух транзисторов *T1* и *T2*, имеет глубокую внутреннюю положительную обратную связь, так как ток коллектора транзистора *T2* влияет на ток базы транзистора *T1*, а ток коллектора транзистора *T1* определяет ток базы транзистора *T2*. Из рисунка 1.50, *а* видно, что биполярные транзисторы *T1* и *T2* образуют рассмотренную выше эквивалентную схему тиристора. Эта схема может находиться в двух устойчивых состояниях: во включенном и выключенном.

Рассмотрим физические процессы, протекающие в IGBT. В нормальных условиях работы транзистор *T1* *n-p-n*-типа заперт и практически не оказывает влияния на работу IGBT. Основное назначение дополнительного *p-n*-перехода, образованного транзистором *T1* (который является эмиттерным переходом для транзистора *T2*), состоит в инжекции дырок в нижний слой *n*-типа структуры IGBT, когда последний

находится в открытом состоянии. Инжекция значительно уменьшает сопротивление этого слоя. В результате напряжение $u_{кэ}$ между коллектором и эмиттером IGBT в открытом состоянии значительно меньше по сравнению с напряжением между стоком и истоком соответствующего полевого транзистора. Именно меньшее напряжение в открытом состоянии является основным преимуществом IGBT по сравнению с полевым транзистором. Уменьшение напряжения приводит к пропорциональному снижению мощности, рассеиваемой транзистором. Преимущество IGBT особенно заметно при коммутации больших напряжений (около тысячи вольт и более), так как высоковольтные полевые транзисторы имеют повышенное значение сопротивления цепи сток-исток в открытом состоянии.

При подаче на вход IGBT отпирающего напряжения $u_{зэ}$ полевой транзистор VT открывается и в нем протекает ток стока I_C , открывающий транзистор T2. Основная область применения IGBT – ключевые схемы. Одним из важных условий применения IGBT является обеспечение в открытом состоянии транзистора тока I_K , не превышающего предельно допустимого значения. В аварийном для IGBT режиме работы схема на транзисторах T1 и T2 может включиться (аналогично динистору), после чего он становится неуправляемым и может выйти из строя.

На рисунке 1.51 приведены вольт-амперные характеристики IGBT, которые показывают значительное увеличение крутизны «омического» участка по сравнению с этим участком на ВАХ ПТИЗ. Так, например, для транзистора BUP402 получено значение крутизны 15 А/В.

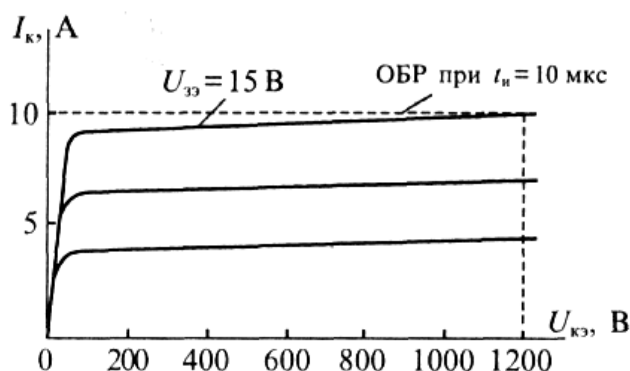


Рисунок 1.51 – ВАХ биполярного транзистора с изолированным затвором

Область безопасной работы (ОБР) IGBT (на рисунке показана штриховыми линиями) подобна аналогичной области ПТИЗ, то есть в ней отсутствует участок вторичного пробоя, характерный для биполярных транзисторов. На рисунке 1.51 приведена ОБР транзистора типа IGBT с максимальным рабочим напряжением 1200 В при длительности импульса 10 мкс. Поскольку в основу транзисторов типа IGBT положены ПТИЗ с индуцированным каналом, то напряжение, подаваемое на затвор, должно быть больше порогового напряжения, которое имеет значение 5 ... 6 В.

Быстродействие IGBT несколько ниже быстродействия полевых транзисторов, но значительно выше быстродействия биполярных транзисторов. Исследования показали, что для большинства транзисторов типа IGBT время включения и выключения при работе в ключевом режиме не превышает 0,5 ... 1,0 мкс.

Изготавливаемые в настоящее время IGBT могут работать в цепях, в которых токи достигают до 2000 А, а напряжения – до 6000 В. При этом падение напряжения между коллектором и эмиттером насыщенного транзистора не превышает 3 В.

Большинство IGBT выпускаются в литом пластиковом корпусе на цельной монтажной пластине, которая служит контактной средой для отвода тепла. Обычно на одной пластине размещается большое число параллельно соединенных IGBT относительно небольшой мощности.

IGBT зарекомендовали себя как устройства преобразования энергии в асинхронных двигателях мощностью свыше 20 000 кВт и в устройствах электродуговой сварки мощностью свыше 100 МВт.

1.7.4 Статический индукционный транзистор

Статический индукционный транзистор (SIT – Static Induction Transistor) представляет собой *полевой транзистор с управляющим p-n-переходом, который может работать как при обратном смещении затвора (режим полевого транзистора), так и при прямом смещении затвора (режим биполярного транзистора).*

В результате смешанного управления открытый транзистор управляется током затвора, который в этом случае работает как база биполярного транзистора, а при запираии транзистора на затвор подается обратное запирающее напряжение. В от-

личие от биполярного транзистора обратное напряжение, подаваемое на затвор транзистора, может достигать 30 В, что значительно ускоряет процесс рассасывания неосновных носителей, которые появляются в канале при прямом смещении затвора.

Упрощенная структура SIT показана на рисунке 1.52. Условное графическое обозначение такого транзистора аналогично УГО полевого транзистора с управляющим p - n -переходом.

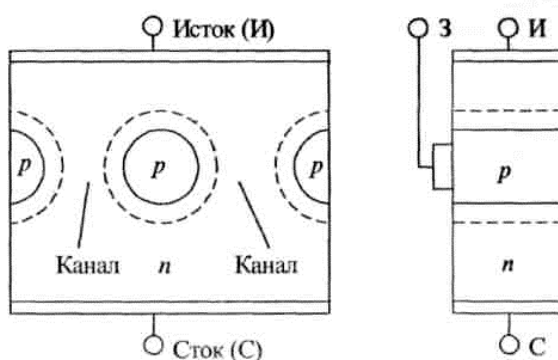


Рисунок 1.52 – Упрощенная структура статического индукционного транзистора

Области полупроводника p -типа имеют форму цилиндров, диаметр которых составляет единицы микрометров и более. Эта система цилиндров играет роль затвора. Каждый цилиндр подсоединен к электроду затвора. Пунктиром на рисунке обозначены области p - n -переходов. Реально число каналов может составлять тысячи.

В настоящее время имеются две разновидности статических индукционных транзисторов – SIT и BSIT (Bipolar SIT, то есть биполярный статический индукционный транзистор).

SIT представляет собой *нормально открытый прибор* с управляющим p - n -переходом. В таком приборе при нулевом напряжении на затворе цепь сток-исток находится в проводящем состоянии. Перевод транзистора в непроводящее состояние осуществляется при помощи запирающего напряжения $u_{ЗИ}$ отрицательной полярно-

сти, прикладываемого между затвором и истоком. Существенной особенностью такого транзистора является возможность значительного снижения сопротивления канала $R_{СИ}$ в открытом состоянии пропусканием тока затвора при его прямом смещении. Это сопротивление составляет 0,025 ... 0,1 Ом.

SIT, как и ПТИЗ, имеет большую емкость затвора, перезаряд которой требует значительных токов управления. Достоинством SIT по сравнению с биполярными транзисторами является повышенное быстродействие. Время включения практически не зависит от режима работы и составляет 20 ... 25 нс при задержке не более 50 нс. Время выключения зависит от соотношения токов стока и затвора.

Для снижения потерь в открытом состоянии транзистора SIT вводят в насыщенное состояние подачей тока затвора. Поэтому на этапе выключения, так же как и в биполярном транзисторе, происходит процесс рассасывания неосновных носителей заряда, накопленных в открытом состоянии. Это приводит к задержке выключения, которая может составлять от 20 нс до 5 мкс.

Специфической особенностью SIT, затрудняющей его применение в качестве ключа, является его нормально открытое состояние при отсутствии управляющего сигнала. Для его запирания необходимо подать на затвор отрицательное напряжение смещения, которое должно быть больше напряжения отсечки.

Указанного недостатка лишены BSIT, в которых напряжение отсечки технологическими приемами сведено к нулю. Благодаря этому BSIT при отсутствии напряжения на затворе заперты, так же как и биполярные транзисторы, что и отражено в названии транзистора.

Характеристики некоторых SIT и BSIT приведены в таблице 1.3.

Таблица 1.3

Тип транзистора	Устройство	Напряжение, В	Ток стока, А	Напряжение отсечки, В	Время рассасывания, мкс
КП926	SIT	400	16	-15	<5
КП955	BSIT	450	25	0	<1,5
КП810	BSIT	1300	7	0	<3

Несмотря на высокие характеристики SIT и BSIT, они уступают ПТИЗ по быстродействию и мощности управления.

Типовые вольт-амперные характеристики SIT приведены на рисунке 1.53. Такие ВАХ характерны для электровакуумных триодов, поэтому их называют триодными.

Как видно из рисунка 1.53, ветви выходных ВАХ SIT имеют достаточно большую крутизну, что свидетельствует о малых значениях выходного дифференциального сопротивления транзистора при его нахождении в открытом состоянии.

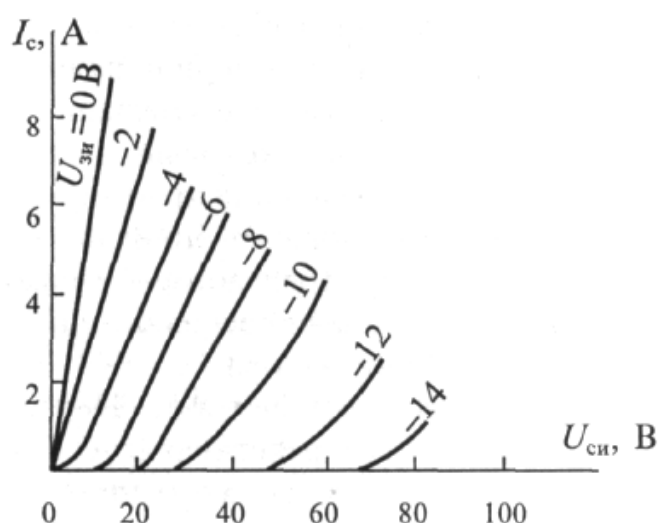


Рисунок 1.53 – ВАХ статического индукционного транзистора

1.8 Вопросы для самоконтроля

- 1.8.1 С какой целью в полупроводниковый материал добавляют примесь?
- 1.8.2 В каком случае примесь называется донорной, а в каком акцепторной?
- 1.8.3 Что называется *p-n*-переходом?
- 1.8.4 Что называется контактной разностью потенциалов? Чему равна контактная разность потенциалов в *p-n*-переходе на основе кремния и германия?
- 1.8.5 В чем состоят различия между выпрямительным диодом и стабилитроном?
- 1.8.6 Привести классификацию полупроводниковых диодов.
- 1.8.7 От чего зависит ток коллектора транзистора?

1.8.8 Зависит ли коэффициент β_{cm} от тока коллектора? Если да, то насколько существенна эта зависимость? Обосновать ответ.

1.8.9 На семействе выходных ВАХ биполярного транзистора показать область насыщения и область отсечки коллекторного тока.

1.8.10 Что оказывает большее влияние на ток коллектора – ток базы или напряжение коллектор-эмиттер?

1.8.11 Изобразить УГО транзисторов *p-n-p*- и *n-p-n*-типов.

1.8.12 Какими математическими соотношениями связаны токи биполярного транзистора?

1.8.13 Как подключают источники напряжения к переходам база-эмиттер и база-коллектор в активном режиме работы транзистора?

1.8.14 Пояснить устройство и особенности функционирования полевого транзистора с управляющим *p-n*-переходом.

1.8.15 Пояснить устройство и особенности функционирования полевых транзисторов с изолированным затвором.

1.8.16 Привести УГО всех типов полевых транзисторов.

1.8.17 Пояснить устройство и особенности функционирования тиристора.

1.8.18 Привести УГО транзисторов типа IGBT и SIT, пояснить особенности их устройства и функционирования.

1.9 Тестовые задания к разделу 1

1.9.1 Удельное электрическое сопротивление полупроводникового материала при нормальной температуре:

- а) больше, чем диэлектрика;
- б) меньше, чем проводника;
- в) больше, чем проводника;
- г) значительно больше, чем диэлектрика.

1.9.2 При повышении температуры удельное электрическое сопротивление полупроводникового материала:

- а) уменьшается;
- б) не изменяется;
- в) увеличивается;
- г) значительно увеличивается.

1.9.3 Если в полупроводниковый материал четвертой группы периодической таблицы Менделеева добавить в виде примеси материал из третьей группы то получим:

- а) диэлектрик;
- б) полупроводник *p*-типа;
- в) проводник;
- г) полупроводник *n*-типа.

1.9.4 Контактная разность потенциалов *p-n*-перехода на основе германия при температуре 300 К имеет значение:

- а) 1,1 ... 1,3 В;
- б) 0,6 ... 0,8 В;
- в) 0,2 ... 0,4 В;
- г) 0,4 ... 0,6 В.

1.9.5 Диффузионный ток через *p-n*-переход определяется выражением:

а) $I_{диф} = I_T (1 - e^{\frac{U}{T}})$;

б) $I_{диф} = I_T (e^{\frac{U}{T}} - 1)$;

в) $I_{диф} = I_T (1 + e^{\frac{U}{T}})$;

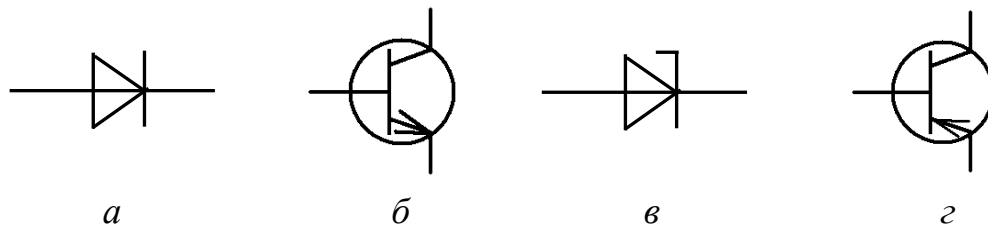
г) $I_{диф} = I_T e^{\frac{U}{T}}$.

1.9.6 Если к диоду приложено обратное напряжение, то его сопротивление:

- а) велико;
- б) стремится к бесконечности;

- в) мало;
- г) равно нулю.

1.9.7 Условное графическое обозначение выпрямительного диода представлено на рисунке:



1.9.8 Биполярный транзистор содержит количество $p-n$ -переходов, равное:

- а) одному;
- б) двум;
- в) трем;
- г) четырем.

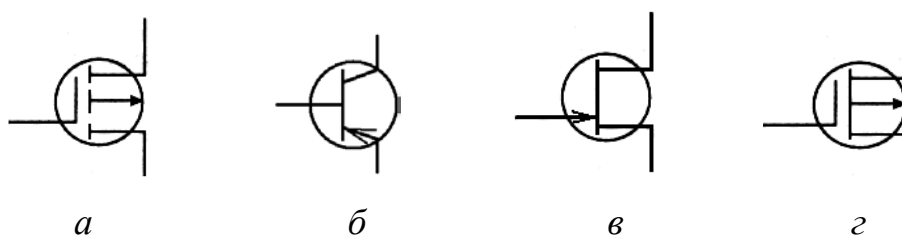
1.9.9 Выходным током биполярного транзистора управляют с помощью:

- а) тока эмиттера;
- б) тока базы;
- в) потенциала базы;
- г) потенциала эмиттера.

1.9.10 Выходным током полевого транзистора управляют с помощью:

- а) тока истока;
- б) тока затвора;
- в) потенциала затвора;
- г) потенциала истока.

1.9.11 Условное графическое обозначение полевого транзистора с изолированным затвором и индуцированным каналом представлено на рисунке:



1.9.12 Если валентность примеси меньше чем валентность основного вещества полупроводника, то примесь называется:

- а) валентной;
- б) ковалентной;
- в) донорной;
- г) акцепторной.

2 Усилители переменного и постоянного тока

2.1 Общие сведения об электронных усилителях

2.1.1 Структура электронного усилителя

Электронным усилителем называется устройство, преобразующее мало-мощный входной электрический сигнал в сигнал гораздо большей мощности с минимальными искажениями его формы. Усиление мощности сигнала может осуществляться за счет усиления тока или напряжения.

Эффект усиления возможен только при наличии дополнительного источника энергии, называемого *источником питания*. Следовательно, *усилитель* представляет собой устройство, которое под воздействием входного сигнала преобразует энергию источника питания в энергию выходного (полезного) сигнала.

Обобщенная схема включения усилителя приведена на рисунке 2.1.

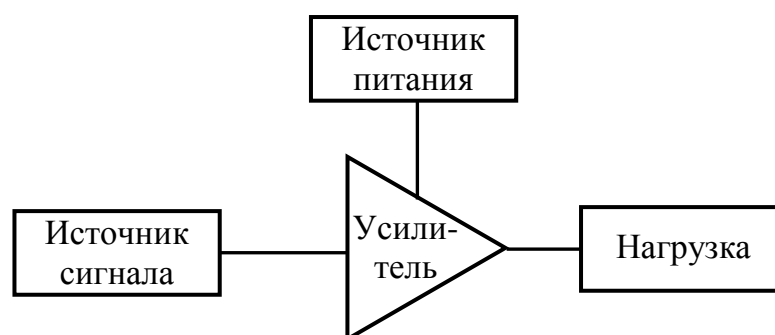


Рисунок 2.1 – Схема включения электронного усилителя

Источником входного сигнала усилителя может быть любой преобразователь электрической или неэлектрической величины в электрическую: микрофон, фотозлемент, пьезоэлемент, считывающая магнитная головка, предшествующий усилитель, термоэлектрический датчик, химический источник тока и т. д. В зависимости от типа источника, диапазон мощностей сигналов, поступающих на вход усилителя, достаточно широк. Например, напряжение, поступающее на вход усилителя от передающей телевизионной трубки, составляет всего 2 ... 5 мВ при малой мощности.

От микрофона на вход усилителя может поступать напряжение, не превышающее десятых – сотых долей милливольт. Однако такие источники, как предшествующий усилитель, могут создавать напряжение, достигающее десятков – сотен вольт при мощности сигнала в единицы ватт.

Выходной электрический сигнал усилителя поступает на устройство, называемое *нагрузкой*. В качестве нагрузки электронного усилителя могут использоваться различные преобразователи электрической энергии в электрическую или неэлектрическую: телефон, громкоговоритель, гальванометр, реле, последующий усилитель, электродвигатель, осветительные или нагревательные приборы и т. д. Значения потребляемой мощности для различных видов нагрузки лежат в широких пределах. Например, мощность, потребляемая телефоном, составляет сотые доли ватт. В то же время мощность, потребляемая городской сетью проводного вещания, достигает сотен киловатт.

Электронный усилитель может быть однокаскадным, двухкаскадным или многокаскадным. В общем случае усилитель состоит из нескольких каскадов, к первому из которых подключают источник сигнала, а к выходу последнего – нагрузку. Необходимость в использовании нескольких каскадов обусловлена, в первую очередь, тем, что сигнал, передаваемый от источника к нагрузке предварительно необходимо усилить в тысячи – десятки тысяч и более раз. При использовании в усилителе в качестве активного элемента, например, биполярного транзистора с коэффициентом передачи тока базы 50 ... 100, задача может быть решена только в том случае, если последовательно включить несколько каскадов усиления. Кроме этого часто возникает необходимость согласовывать выходное сопротивление источника сигнала со входным сопротивлением усилителя, либо выходное сопротивление усилителя с сопротивлением нагрузки.

Обобщенная структурная схема электронного усилителя приведена на рисунке 2.2.

В состав усилителя входят следующие элементы:

- *оконечный усилительный каскад* (ОК), предназначенный для усиления мощности сигнала и выделения ее в нагрузку (Н);

- *предоконечный каскад* (ПОК), предназначенный для управления транзисторами окончного каскада. При большой величине мощности окончного каскада ПОК должен обеспечивать мощность, достаточную для получения требуемой неискаженной выходной мощности усилителя. Если окончный каскад является двухтактным, то предоконечный каскад выполняет одновременно инверсию фазы напряжения сигнала;
- *каскады предварительного усиления* (ПрК) (их количество определяется с учетом обеспечения требуемого коэффициента усиления напряжения), служащие для увеличения уровня сигналов, получаемых от источника (ИС), до величины, необходимой для управления транзисторами предоконечного каскада;
- *выходное устройство* (ВыхУ), служащее для согласования сопротивления нагрузки с выходным сопротивлением окончного каскада, симметрирования выходной цепи, а также для изоляции цепи нагрузки от постоянных напряжений и токов, действующих в цепях усилителя;
- *входное устройство* (ВхУ), служащее для согласования внутреннего сопротивления источника сигналов с входным сопротивлением первого каскада усилителя, симметрирования входной цепи усилителя, а также для изоляции цепи источника сигналов от постоянных напряжений и токов, действующих во входных цепях усилителя;
- *цепь общей отрицательной обратной связи* (ООС), служащей для снижения искажений и шумов, стабилизации усиления, а также для стабилизации исходных режимов транзисторов (для указанных целей могут быть использованы разделенные цепи ООС по переменному и постоянному току). Цепи ООС могут охватывать или не охватывать выходное устройство, а также охватывать все или часть каскадов предварительного усиления;
- *устройство безынерционной защиты* (УБЗ) – для защиты транзисторов окончного каскада усилителя от перегрузки;
- *источник питания и фильтры* (ФП) в цепях питания каскадов предварительного усиления.

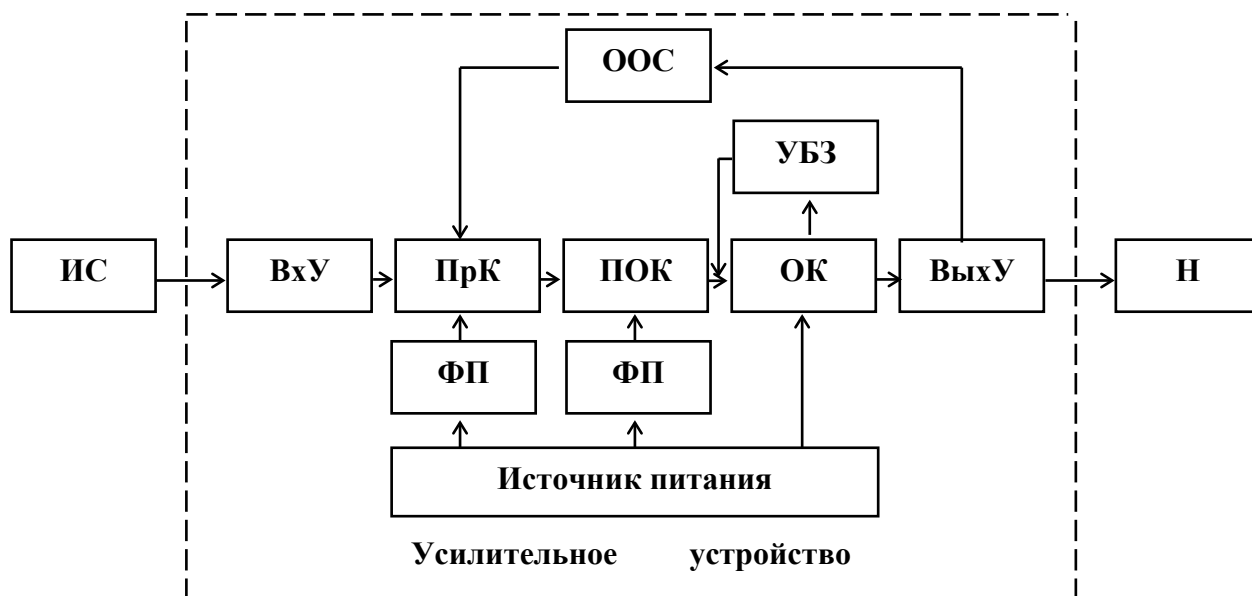


Рисунок 2.2 – Обобщенная структурная схема усилителя

Однако в каждом частном случае структурная схема усилителя может содержать не все элементы, показанные на рисунке 2.2. Так, в случае использования одноконтурного оконечного каскада небольшой мощности предоконечный каскад не отличается от обычного каскада предварительного усиления и потому не должен рассматриваться как особый элемент структурной схемы. Кроме того, могут отсутствовать устройства безынерционной защиты или другие элементы, показанные на рисунке 2.2.

2.1.2 Классификация усилителей

Электронные усилители находят применение в самых различных областях науки, техники и производства. Являясь либо самостоятельными устройствами, либо частью более сложных устройств и систем, усилители нашли широкое применение в радиовещании, звуковом кино, технике звукозаписи, телевидении, радиолокации и радионавигации, ядерной физике, медицине и биологии, вычислительной технике, в системах автоматики, в измерительной технике и т. д. Несмотря на такой широкий спектр областей приложения, усилители, предназначенные для совершенно различных целей, могут обладать идентичными свойствами. Поэтому класси-

кация усилителей по назначению, как правило, не применяется, так как дает мало сведений для суждения о свойствах и особенностях таких устройств.

Обычно при классификации усилителей учитывают:

- характер (форму) входного сигнала;
- диапазон усиливаемых частот;
- функциональное назначение;
- тип усилительных элементов.

По *форме усиливаемых сигналов* различают **усилители непрерывных** и **усилители импульсных сигналов**. К первым относятся усилители квазигармонических сигналов, например речевых, музыкальных, которые изменяются во времени сравнительно медленно, так что переходные процессы в усилителе почти не проявляются. Свойства таких усилителей оценивают по качеству передачи гармонического колебания. Усилители импульсных сигналов предназначены для усиления импульсов, например радиолокационных, телевизионных, телеграфных и т. д. Здесь проявляются переходные процессы. Поэтому свойства таких усилителей оценивают по форме переходной характеристики.

По *диапазону частот* усилители делят на **усилители постоянного тока** (УПТ) и **усилители переменного тока**. Усилителями постоянного тока называются такие усилители, которые усиливают колебания с частотами, начиная с $f_n = 0$ до некоторой (обычно не очень высокой) частоты f_v , то есть способны усиливать как переменную, так и постоянную составляющую входного сигнала (рисунок 2.3, а. Буквой K на рисунке 2.3 обозначен коэффициент усиления усилителя). Усилители, способные усиливать только переменную составляющую, называются **усилителями переменного тока**. Они усиливают колебания в диапазоне частот от нижней граничной частоты f_n до верхней граничной частоты f_v . За пределами этого диапазона частот, ширина которого называется *полосой пропускания*, усиление падает ниже допустимого уровня (рисунок 2.3, б, в).

Среди усилителей переменного тока выделяют:

- **усилители звуковой частоты**, рабочий диапазон которых находится в пределах 20 Гц ... 20 кГц, причем $f_n \ll f_v$ (рисунок 2.3, б);

– *усилители радиочастоты*, у которых отношение $f_в / f_н$ близко к единице, а диапазон частот намного выше звуковых (рисунок 2.3, а). Эти усилители широко применяют в радиоприемных устройствах. В выходные цепи каскадов здесь включаются колебательные контуры, резонансная частота которых $f_p \approx (f_н + f_в) / 2$. Поэтому они называются также *резонансными усилителями*. Их полоса пропускания $\Delta f = f_в - f_н \ll f_p$. Остальные усилители, в отличие от резонансных, иногда называют *апериодическими*;

– *широкополосные усилители (ШУ)*, у которых $f_в > 100$ кГц, а $f_н$ – десятки герц. К ним относятся усилители видеотракта в телевизионной технике, видеоусилители радиолокационных приемников и т. д.

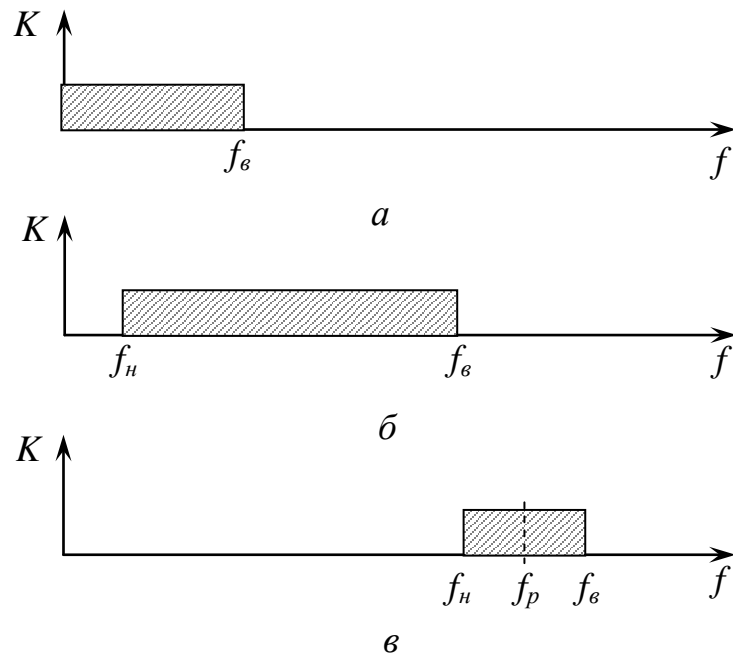


Рисунок 2.3 – Положение полосы пропускания на оси частот для разных классов усилителей

По функциональному назначению усилители условно делят на *усилители напряжения*, *усилители тока* и *усилители мощности*. Такое деление в значительной степени является условным. Как отмечалось ранее, усиление мощности может быть достигнуто за счет усиления напряжения, за счет усиления тока, либо за

счет усиления и напряжения и тока. Однако принято считать, если главным назначением усилителя является повышение напряжения до необходимого уровня, то он называется *усилителем напряжения*. Аналогично определяются *усилители тока*. *Усилителями мощности* обычно называют *выходные каскады* многокаскадного усилителя, способные отдавать во внешнюю нагрузку требуемую мощность.

По *типу усилительных элементов* различают ***транзисторные, ламповые, диэлектрические, магнитные усилители*** и *усилители на интегральных микросхемах*.

Кроме рассмотренных основных признаков классификации могут использоваться и другие, например: по *типу питания* (батарейные, сетевые и т. д.), по *числу каскадов*, по *конструктивному исполнению* (переносные, стационарные) и т. д.

2.1.3 Основные параметры и характеристики усилителей

Сумму сведений, характеризующих основные свойства технического устройства, называют его *показателями*. Технические показатели электронного устройства характеризуют усиление, искажения, точность преобразования, уровни сигналов на входе и выходе и т. д. и позволяют оценить степень пригодности устройства для того или иного применения.

Рассмотрим основные технические показатели электронных усилителей. Их можно разделить на две отдельные группы – параметры и характеристики.

К основным параметрам усилителя относятся: входное и выходное сопротивления, коэффициент усиления, допустимый уровень линейных и нелинейных искажений, уровень собственных шумов, коэффициент полезного действия, динамический диапазон изменения входного сигнала.

Рассмотрим перечисленные параметры более подробно.

2.1.3.1 *Входное и выходное сопротивления*. Входное и выходное сопротивления – важнейшие параметры усилительных устройств. Их значения должны учитываться при согласовании усилительного устройства как с источником входного сигнала, так и с нагрузкой. В общем случае значения входного и выходного сопротивлений носят **комплексный характер** и являются **функцией частоты**.

Усилитель может быть представлен эквивалентной схемой, изображенной на рисунке 2.4. Как видно из рисунка, такая схема является *четырёхполюсником* – то есть электрической системой с четырьмя внешними зажимами.

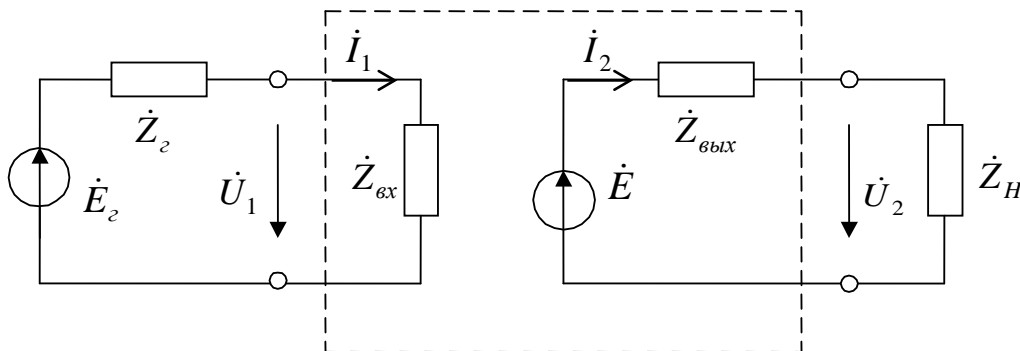


Рисунок 2.4 – Представление усилителя в виде четырёхполюсника

Входное сопротивление $\dot{Z}_{\text{вх}}$ усилителя представляет собой *внутреннее сопротивление между его входными зажимами*. В большинстве случаев оно определяется параллельным соединением резистивного (активного) сопротивления $R_{\text{вх}}$ и емкости $C_{\text{вх}}$. Входное сопротивление усилителя может быть представлено в виде отношения комплексных амплитуд напряжения \dot{U}_1 между входными зажимами усилителя и тока \dot{I}_1 , протекающего в его входной цепи:

$$\dot{Z}_{\text{вх}} = \left. \frac{\dot{U}_1}{\dot{I}_1} \right|_{R_H = \text{const}} \quad (2.1)$$

Величину входного сопротивления выбирают либо в зависимости от характера сопротивления источника сигнала, либо в зависимости от вида согласования усилительного устройства с источником сигнала – по току, по напряжению или по мощности. Обычно желательно обеспечить большое сопротивление $R_{\text{вх}}$ и малую емкость $C_{\text{вх}}$. В некоторых измерительных усилителях иногда требуется, чтобы $R_{\text{вх}} \rightarrow 0$.

Значения коэффициентов усиления по напряжению, току и мощности зависят от соотношения между \dot{Z}_{ex} и \dot{Z}_2 . Если нужно получить максимальный коэффициент усиления по напряжению, то должно выполняться условие $\dot{Z}_2 \ll \dot{Z}_{ex}$. Для получения максимального коэффициента усиления по току необходимо, чтобы $\dot{Z}_2 \gg \dot{Z}_{ex}$, а для максимального усиления мощности нужно выполнить равенство $\dot{Z}_2 = \dot{Z}_{ex}$.

Выходное сопротивление $\dot{Z}_{вых}$ усилителя – это внутреннее сопротивление между его выходными зажимами. По отношению к нагрузке усилитель является источником сигнала, внутреннее сопротивление которого равно

$$\dot{Z}_{вых} = \frac{\dot{U}_{2xx}}{\dot{I}_{2кз}}, \quad (2.2)$$

где \dot{U}_{2xx} – комплексная амплитуда выходного напряжения в режиме холостого хода (при $R_H \rightarrow \infty$);

$\dot{I}_{2кз}$ – комплексная амплитуда выходного тока при коротком замыкании в нагрузке ($R_H = 0$).

При выборе значения выходного сопротивления усилителя в каждом конкретном случае, как и при выборе входного сопротивления, подходят индивидуально. В общем случае можно использовать те же рекомендации, что и при выборе входного сопротивления, а именно:

– если нужно получить максимальный коэффициент усиления по напряжению, то необходимо выполнить условие

$$\dot{Z}_{вых} \ll \dot{Z}_H;$$

– для получения максимального коэффициента усиления по току необходимо, чтобы

$$\dot{Z}_{вых} \gg \dot{Z}_H;$$

– для максимального усиления мощности нужно выполнить равенство

$$\dot{Z}_{\text{вых}} = \dot{Z}_H.$$

2.1.3.2 *Коэффициент усиления.* Коэффициент усиления является одним из наиболее важных параметров усилителя. В зависимости от типа усиливаемой величины, различают коэффициенты усиления напряжения K_U , тока K_I и мощности K_P .

Коэффициент усиления напряжения (передачи напряжения) усилителя – это отношение амплитудных или действующих значений выходного и входного напряжений:

$$K_U = \frac{U_{\text{вых}}}{U_{\text{вх}}} = \frac{U_2}{U_1}. \quad (2.3)$$

Коэффициент усиления определяют в установившемся режиме при гармоническом (синусоидальном) входном сигнале.

Коэффициентом усиления тока называется отношение амплитудных или действующих значений выходного и входного токов:

$$K_I = \frac{I_{\text{вых}}}{I_{\text{вх}}} = \frac{I_2}{I_1}. \quad (2.4)$$

Отношение мощности усиленного колебания в нагрузке к мощности сигнала, подаваемого на вход усилителя, называется **коэффициентом усиления мощности**:

$$K_P = \frac{P_H}{P_{\text{вх}}} = K_I K_U. \quad (2.5)$$

При последовательном соединении нескольких усилительных каскадов общий коэффициент усиления системы определяется как произведение коэффициентов усиления отдельных каскадов:

$$K_{общ} = K_1 K_2 \dots K_n. \quad (2.6)$$

На практике коэффициенты усиления часто выражают логарифмическими единицами – *децибелами*. Коэффициент усиления мощности можно представить следующим образом

$$K_{P, дБ} = 10 \lg K_P. \quad (2.7)$$

Если мощности P_H и P_{ex} выделяются на одинаковых сопротивлениях ($R_H = R_{ex} = R$), то их отношение в децибелах можно выразить через отношение напряжений

$$10 \lg \frac{U_{вых}^2 R}{U_{вх}^2 R} = 20 \lg \frac{U_{вых}}{U_{вх}} = 20 \lg K_U = K_U, дБ. \quad (2.8)$$

Аналогично можно записать и для коэффициента усиления тока

$$10 \lg \frac{I_{вых}^2 R}{I_{вх}^2 R} = 20 \lg \frac{I_{вых}}{I_{вх}} = 20 \lg K_I = K_I, дБ. \quad (2.9)$$

Логарифмические единицы удобны тем, что позволяют перемножение коэффициентов усиления заменить сложением, то есть

$$K_{общ, дБ} = K_1, дБ + K_2, дБ + \dots + K_n, дБ. \quad (2.10)$$

При наличии в каскадах усилителя реактивных элементов (индуктивностей, разделительных и блокировочных конденсаторов, емкостей p - n -переходов транзисторов и пр.) коэффициент усиления следует рассматривать как комплексную величину, зависящую от частоты

$$\dot{K}(\omega) = K(\omega) e^{j\varphi(\omega)}, \quad (2.11)$$

где $K(\omega)$ – модуль комплексного коэффициента усиления;

$\varphi(\omega)$ – аргумент комплексного коэффициента усиления, представляющий собой разность фаз выходного и входного сигналов.

2.1.3.3 *Линейные искажения.* Предположим, что коэффициент усиления $K(\omega)$ не зависит от амплитуды входного сигнала. В этом случае при подаче на вход усилителя сигнала синусоидальной формы выходной сигнал также будет иметь синусоидальную форму, но отличаться от входного по амплитуде в K раз и по фазе на угол φ .

Периодический сигнал сложной формы согласно теореме Фурье можно представить суммой бесконечно большого числа гармонических составляющих, имеющих разные амплитуды, частоты и фазы. Так как K – комплексная величина, то амплитуды и фазы гармонических составляющих входного сигнала при прохождении через усилитель будут изменяться по-разному и выходной сигнал будет отличаться по форме от входного. *Искажения сигнала при прохождении через усилитель, обусловленные зависимостью параметров усилителя от частоты и не зависящие от амплитуды входного сигнала, называются линейными искажениями.*

В свою очередь, линейные искажения можно разделить на *частотные* (характеризующие изменение модуля коэффициента усиления K в полосе частот за счет влияния реактивных элементов в схеме) и *фазовые* (характеризующие зависимость сдвига по фазе между выходным и входным сигналами от частоты за счет влияния реактивных элементов).

Частотные искажения сигнала можно оценить с помощью *амплитудно-частотной характеристики*, а фазовые – с помощью *фазочастотной характеристики*.

2.1.3.4 *Нелинейные искажения.* Как известно из теоретических основ электротехники, если электрическая цепь содержит хоть один нелинейный элемент, то такая цепь называется нелинейной. В состав усилителей входят элементы (приборы), имеющие нелинейные ВАХ – транзисторы, диоды, магнитопроводы, полупроводниковые конденсаторы микросхем и др. Поэтому, если не обеспечить функционирование названных приборов в пределах линейных участков ВАХ, то коэффициент уси-

ления усилителя будет зависеть от амплитуды входного сигнала, что, в свою очередь, будет вызывать *нелинейные искажения* усиливаемого сигнала.

Таким образом, *под нелинейными искажениями* понимают изменения формы усиливаемого колебания, вызванные зависимостью коэффициента усиления усилителя от амплитуды входного сигнала.

При прохождении сигнала через нелинейное устройство (усилитель) происходит изменение его спектрального состава – появляются высшие гармоники в его спектре. Отличительным признаком нелинейных искажений является то, что им подвержено даже гармоническое (синусоидальное) колебание. Нелинейные искажения сигнала в усилителях принято оценивать с помощью *коэффициента гармоник*.

Коэффициентом гармоник называется отношение действующего значения суммы высших гармоник выходного напряжения к действующему значению его первой гармоники:

$$K_2 = \frac{\sqrt{U_2^2 + U_3^2 + \dots + U_n^2}}{U_1} = \frac{\sqrt{\sum_{i=2}^n U_i^2}}{U_1}. \quad (2.12)$$

Результат не изменится, если в эту формулу подставить не действующие, а амплитудные значения гармоник, причем вместо напряжений можно оперировать токами или мощностями

$$K_2 = \frac{\sqrt{I_2^2 + I_3^2 + \dots + I_n^2}}{I_1} = \sqrt{\frac{P_2 + P_3 + \dots + P_n}{P_1}}. \quad (2.13)$$

Линейные и нелинейные искажения характеризуют точность воспроизведения формы входного сигнала усилителем.

В различных по назначению усилителях предъявляют разные требования к величине коэффициента гармоник, который, как правило, выражают в процентах. Так, например, для вещательной аппаратуры с высоким качеством воспроизведения речи и музыки он не должен превышать 1 ... 2%, для устройств среднего качества – 5 ...

7%. В усилителях звуковых частот класса Hi-Fi обычно обеспечивают $K_2 = 0,3 \dots 0,5\%$. Как показывает практика, если коэффициент гармоник не превышает $0,2 \dots 0,5\%$, то нелинейные искажения на слух практически незаметны.

2.1.3.5 *Коэффициент полезного действия.* Коэффициент полезного действия (КПД) η усилителя характеризует *экономичность расходования энергии источника питания*. Обычно он измеряется при усилении гармонического колебания частоты 1 кГц. Общий КПД всего усилителя называется *промышленным*. Он представляет собой *отношение номинальной выходной мощности, отдаваемой в нагрузку, к суммарной мощности, потребляемой усилителем от всех источников питания*:

$$\eta_{\Sigma} = \frac{P_H}{P_{\Sigma}}. \quad (2.14)$$

Разность $P_{\Sigma} - P_H = P_{\text{пот}}$ является *мощностью потерь* в усилителе.

Чем выше КПД усилителя, тем меньше мощность потерь в нем, которая превращается в тепло. Например, для предотвращения перегрева окончных транзисторов их приходится снабжать радиаторами, размеры которых могут быть тем меньше, чем выше КПД. Таким образом, КПД усилителя косвенно характеризует также его удельные размеры и массу (на единицу выходной мощности).

2.1.3.6 *Собственные помехи.* Усилитель передает на выход не только усиленный полезный сигнал, подведенный к его входу, но и нежелательные колебания, возникающие внутри него и поэтому называемые *собственными помехами*. Основными из них являются *фон, наводки и шумы*, а в усилителях постоянного тока – еще и *дрейф нуля*.

Фон – это колебание с частотой питающей сети или кратной ей. Обычно оно попадает в усилитель по цепям питания из-за недостаточного сглаживания пульсаций выпрямителя источника напряжения (при питании от сети переменного тока). В ламповых усилителях дополнительным источником фона являются цепи накала катодов, если они питаются переменным током.

Наводками называются *помехи, наводимые на цепи усилителя электрическими и магнитными полями*. Источниками этих помех могут быть *сетевой трансформатор* блока питания, его *соединительные провода, провода электросети* или какие-либо *электроустановки*.

Для количественной оценки фона и наводок используют отношение их напряжения на выходе усилителя к выходному гармоническому напряжению, соответствующему номинальной выходной мощности. Для качественных усилителей напряжение фона не должно превышать – 60 ... – 70 дБ.

Собственные шумы усилителя представляют собой *флуктуационные колебания, обусловленные хаотическим движением свободных носителей заряда (электронов и дырок) во всех электропроводящих материалах, из которых выполнены детали усилителя*.

Шумы возникают на микроскопическом уровне строения материалов и поэтому очень слабые. Но, будучи усиленными многокаскадным усилителем, они могут оказаться соизмеримыми с уровнем полезного сигнала. В отличие от фона и наводок, полностью устранить собственные шумы усилителя принципиально невозможно.

Дрейфом нуля называют медленные изменения выходного напряжения усилителя из-за нестабильности напряжения питания и характеристик транзисторов. Дрейф в основном проявляется в *усилителях постоянного тока*. Количественно его оценивают *напряжением* или *током дрейфа*, пересчитанным ко входу. Так же оценивают иногда и уровень фона.

2.1.3.7 *Амплитудно- и фазочастотная характеристики*. Как показано ранее, в общем случае коэффициент усиления усилителя является комплексной величиной. Поэтому для коэффициента усиления напряжения можно записать:

$$\dot{K}_U = \frac{\dot{U}_2}{\dot{U}_1} = \frac{U_2}{U_1} e^{j[\varphi_2(\omega) - \varphi_1(\omega)]} = K(\omega) e^{j\varphi(\omega)}. \quad (2.15)$$

Как видно из приведенной формулы, модуль и аргумент комплексного коэффициента усиления напряжения усилителя являются функциями частоты.

Зависимость модуля комплексного коэффициента усиления напряжения усилителя от частоты ($K(\omega)$) называется **амплитудно-частотной характеристикой** (АЧХ) усилителя. Типовая АЧХ усилителя звуковых частот изображена на рисунке 2.5.

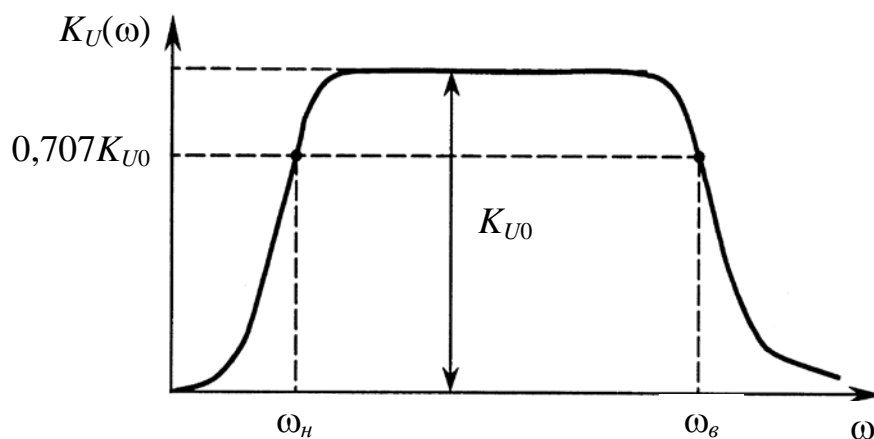


Рисунок 2.5 – Типовая амплитудно-частотная характеристика усилителя

Для АЧХ усилителя типичным является наличие так называемой области средних частот, в пределах которой K_U почти не зависит от частоты и принимает свое максимальное значение K_{U0} . Его иногда называют *номинальным коэффициентом усиления*.

В области нижних и верхних частот АЧХ обычно спадает (коэффициент усиления напряжения уменьшается). Частоты, на которых модуль комплексного коэффициента усиления напряжения уменьшается относительно своего максимального значения в $\sqrt{2}$ раз (на рисунке 2.5 этот уровень показан как $0,707K_{U0}$), называются *граничными частотами* усилителя (или частотами среза АЧХ): f_n (ω_n) и f_c (ω_c) – соответственно нижняя и верхняя граничные частоты. Диапазон частот от ω_n до ω_c называется *полосой пропускания усилителя*: $\Delta\omega = \omega_c - \omega_n$.

По АЧХ усилителя можно определить *частотные искажения* в любом диапазоне рабочих частот. Характеристикой частотных искажений является **коэффициент частотных искажений**, определяемый из отношения

$$M = \frac{K_{U0}}{K_{Uf}}, \quad (2.16)$$

где K_{Uf} – коэффициент усиления по напряжению на заданной частоте.

Поскольку наибольшие частотные искажения имеют место на границах полосы пропускания, то при расчете усилителя, как правило, задают коэффициенты частотных искажений на низшей и высшей граничных частотах. Обычно принимают $M_n = M_g = \sqrt{2}$, то есть на граничных частотах коэффициент усиления по напряжению уменьшается до уровня 0,707 значения коэффициента усиления на средней частоте. При таких условиях полоса пропускания усилителей звуковой частоты, предназначенных для воспроизведения речи и музыки, лежит в пределах 30 ... 20 000 Гц. Для усилителей, применяемых в телефонии, допустима более узкая полоса пропускания 300 ... 3400 Гц. Для усиления импульсных сигналов необходимо использовать широкополосные усилители, полоса пропускания которых занимает диапазон частот от единиц герц до десятков или даже сотен мегагерц.

Зависимость аргумента комплексного коэффициента усиления напряжения усилителя от частоты $\varphi(\omega)$ называется его фазочастотной характеристикой (ФЧХ). Типовая ФЧХ усилительного каскада показана на рисунке 2.6 сплошной линией.

Фазочастотная характеристика показывает, как меняется угол сдвига фаз между выходным и входным сигналами при изменении частоты и определяет *фазовые искажения*. Фазовые искажения отсутствуют при линейном характере фазочастотной характеристики (штрихпунктирная линия на рисунке 2.6), так как в этом случае каждая гармоническая составляющая входного сигнала при прохождении через усилитель сдвигается по времени на один и тот же интервал Δt . Угол сдвига фаз между входным и выходным сигналами при этом пропорционален частоте

$$\Delta\varphi = -\Delta t\omega = -2\pi f\Delta t. \quad (2.17)$$

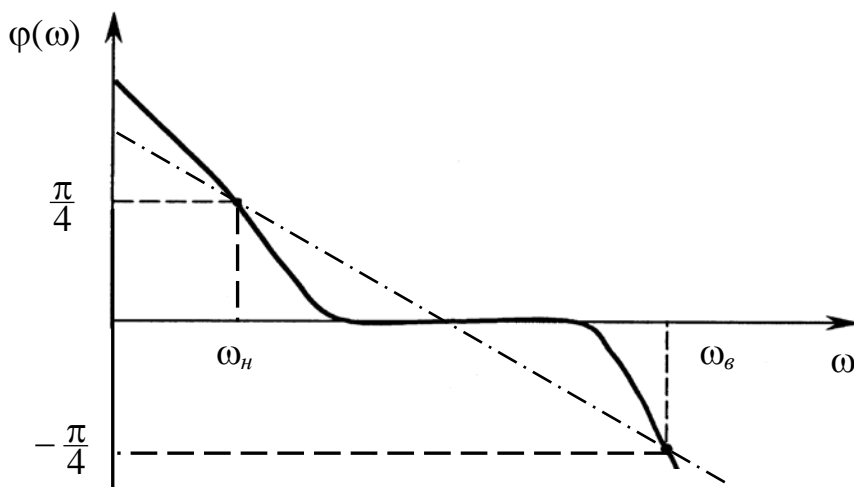


Рисунок 2.6 – Фазочастотная характеристика усилителя

Из рисунка 2.6 видно, что в пределах полосы пропускания усилителя фазовые искажения минимальны, однако резко возрастают в области граничных частот. В частности, в усилителе звуковых частот на граничных частотах угол сдвига фаз между входным и выходным сигналами по сравнению с этим параметром в середине полосы пропускания составляет $\pm \frac{\pi}{4}$.

В многокаскадном усилителе коэффициент частотных искажений определяется как произведение соответствующих коэффициентов всех каскадов

$$M = M_1 M_2 \dots M_n, \quad (2.18)$$

а фазовый сдвиг между выходным и входным напряжениями – как алгебраическая сумма фазовых сдвигов, создаваемых отдельными каскадами

$$\Delta\varphi = \Delta\varphi_1 + \Delta\varphi_2 + \dots + \Delta\varphi_n. \quad (2.19)$$

2.1.3.8 *Переходная характеристика. **Переходной характеристикой** (ПХ) называется зависимость мгновенного значения выходного напряжения $u_{\text{вых}}(t)$ усилителя от времени при подаче на его вход скачкообразного перепада напряжения $u_{\text{вх}}(t)$. Переходная характеристика определяет процесс перехода усилителя из одного стационарного состояния в другое, когда входное воздействие скачком изменилось на некоторую величину, условно принимаемую за единицу.*

Переходную характеристику $h(t)$ подобно АЧХ обычно строят в относительном масштабе (рисунок 2.7), откладывая по вертикали отношение выходного напряжения в каждый момент времени t к его значению в установившемся режиме: $h(t) = u_{\text{вых}}(t)/U_{\text{вых}0}$. На практике ПХ, в основном, используют для оценки искажений импульсных сигналов при прохождении ими через усилитель.

Искажения скачкообразного (импульсного) напряжения делят на два вида: искажения связанные с нарастанием напряжения, и искажения его вершины. Первые оценивают *временем нарастания* (установления) $t_{\text{нар}}$ и *выбросом* δ , вторые – *спадом вершины* Δ или ее непостоянством. *Временем нарастания* называется время, в течение которого фронт нормированной ПХ нарастает от уровня 0,1 до уровня 0,9.

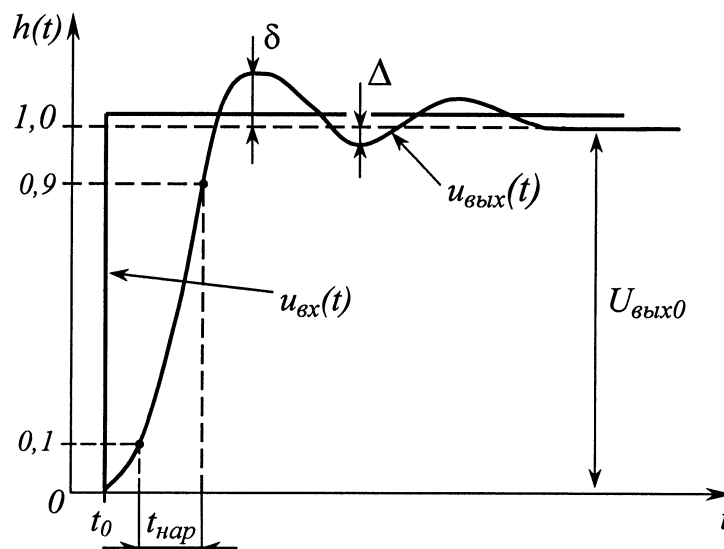


Рисунок 2.7 – Переходная характеристика усилителя

Выбросом называется максимальное превышение мгновенного значения напряжения над установившимся значением. Выброс выражают в процентах от установившегося значения напряжения. При колебательном характере процесса может иметь место несколько заметных выбросов в переходной характеристике. Оценке подлежит обычно наибольший из них.

Спад верхней части нормированной ПХ также измеряется в процентах от установившегося значения выходного напряжения. Он может быть положительным и отрицательным (подъем).

В усилителях для высококачественного воспроизведения импульсных сигналов выброс δ и спад Δ обычно не должны превосходить 10%.

Переходная характеристика усилителя однозначно определяет его АЧХ и ФЧХ. Она представляет собой лишь иной метод оценки качества усилителя, называемый *временным методом*.

2.1.3.9 *Амплитудная характеристика усилителя. Амплитудной характеристикой (АХ) усилителя называется зависимость установившегося значения выходного напряжения от напряжения, подаваемого на вход усилителя.* Типовая АХ усилителя показана на рисунке 2.8. Снимают амплитудные характеристики усилителей при синусоидальном входном сигнале для одной из частот, лежащих в полосе пропускания усилителя.

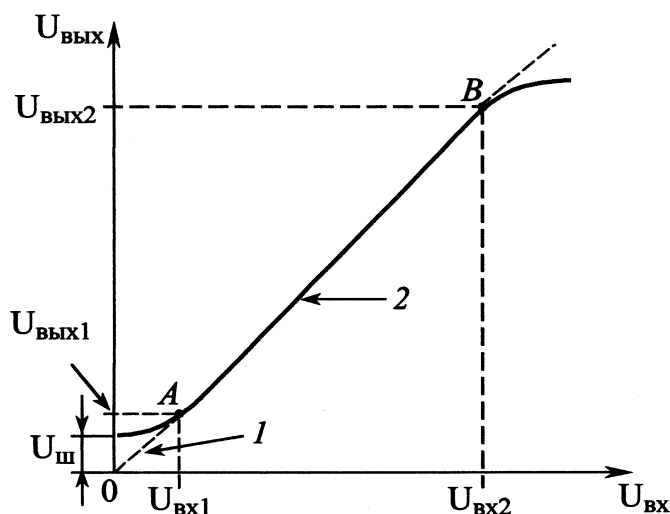


Рисунок 2.8 – Амплитудная характеристика усилителя

Отношение выходного и входного напряжений равно коэффициенту усиления K_U . Поэтому в идеальном случае амплитудная характеристика представляет собой прямую линию, исходящую из начала координат, тангенс угла наклона которой определяет коэффициент усиления K_{U0} . Однако в действительности АХ совпадает с прямой только в средней части 2, на участке AB . Начальный участок 1 АХ отклоняется от прямой из-за наличия на выходе усилителя напряжения собственных помех $U_{ш}$. Верхний загиб АХ обусловлен наступлением перегрузки одного из каскадов усилителя (переход усилительного элемента каскада в режим насыщения), чаще всего окончательного, в результате чего начинается ограничение выходного колебания.

Как видно из рисунка 2.8, при изменении входного напряжения в пределах от $U_{вх1}$ до $U_{вх2}$ усилитель можно считать линейным устройством, для которого существует линейная зависимость между приростами входного и выходного напряжений. Таким образом, АХ дает возможность определить пределы изменения $U_{вх}$, для которых усилитель с необходимой точностью можно рассматривать как линейное устройство.

В общем случае уровень сигнала, подаваемого на вход усилителя, не является величиной постоянной. Он может изменяться от некоторой минимальной величины $U_{г.мин}$ до максимальной $U_{г.макс}$. Отношение

$$D_g = \frac{U_{г.макс}}{U_{г.мин}} \quad (2.20)$$

называется *динамическим диапазоном сигнала*.

Часто динамический диапазон сигнала выражают в логарифмических единицах:

$$D_g, \text{дБ} = 20 \lg \left[\frac{U_{г.макс}}{U_{г.мин}} \right] = 20 \lg D_g. \quad (2.21)$$

Динамический диапазон сигналов может изменяться в широких пределах. Так, например, динамический диапазон звучания симфонического оркестра составляет

70 ... 80 дБ, речи диктора – 25 ... 35 дБ и т. д. Чтобы в усилителе не происходило нелинейных искажений входного сигнала (то есть сохранялся его динамический диапазон), необходимо соблюдение условия $D_y \geq D_2$, где

$$D_y = \frac{U_{ex2}}{U_{ex1}} \quad (2.22)$$

представляет собой *динамический диапазон усилителя*. В (2.22) в качестве U_{ex1} и U_{ex2} выступают соответствующие минимальное и максимальное входные напряжения, полученные из амплитудной характеристики усилителя (рисунок 2.8).

Сигнал, подаваемый на вход усилителя, может быть выделен среди собственных помех усилителя, если его уровень превышает уровень помех. Наиболее существенной шумовой составляющей, которая не может быть полностью скомпенсирована, является тепловой шум сопротивления, вызываемый флуктуационным движением электронов в объеме проводника. Наиболее существенное влияние оказывает шум входного сопротивления усилителя, шумовое напряжение которого $U_{ш}$ в *микровольтах* может быть вычислено по формуле

$$U_{ш} = 0,13\sqrt{R_{ex}\Delta f}, \quad (2.23)$$

где R_{ex} – входное сопротивление первого каскада, кОм;

$\Delta f = f_v - f_n$ – полоса пропускания усилителя, кГц.

Если принять $U_{ex1} = (10 \dots 20)U_{ш}$, то с достаточной для практики точностью можно полагать, что при этом в нижней части АХ начинается линейный участок.

2.2 Обратная связь в усилителях

2.2.1 Общие сведения и классификация

Обратной связью (ОС) называется явление передачи части энергии усиленных колебаний из выходной цепи усилителя в его входную цепь.

Причинами, способствующими передаче энергии с выхода на вход усилителя, могут быть:

а) *физические свойства и конструктивные особенности* применяемых транзисторов (наличие емкостей и индуктивностей выводов, емкостей *p-n*-переходов и пр.). Возникающая при этом ОС называется *внутренней обратной связью*;

б) *неудачное расположение и монтаж* усилительных каскадов, когда паразитные емкостные и индуктивные связи создают путь для передачи колебаний с выхода на вход. Обратные связи, возникающие в этом случае, называют *паразитными*;

в) специальные цепи, введенные конструктором для передачи колебаний с выхода усилителя на его вход с целью придать устройству нужные свойства. Такую обратную связь называют *внешней обратной связью*.

Из перечисленных видов ОС первые два являются нежелательными, поэтому конструктор вынужден принимать дополнительные меры к их устранению.

*Цепь, по которой осуществляется передача энергии с выхода усилителя на его вход, называется **цепью обратной связи**.*

Обычно цепь ОС представляет собой некоторый линейный пассивный **четырёхполюсник** с коэффициентом передачи γ , вход которого присоединен к выходу усилителя, а выход – ко входу усилителя (рисунок 2.9). В общем случае четырехполюсник ОС может быть линейным или нелинейным, с частотозависимым или частотонезависимым коэффициентом передачи.



Рисунок 2.9 – Усилитель с цепью обратной связи

Цепь обратной связи может быть *общей*, охватывающей все или несколько каскадов усилителя (рисунок 2.10, *а, б*), или *местной*, охватывающей отдельные каскады (рисунок 2.10, *б*, цепь ОС с коэффициентом передачи γ_1).

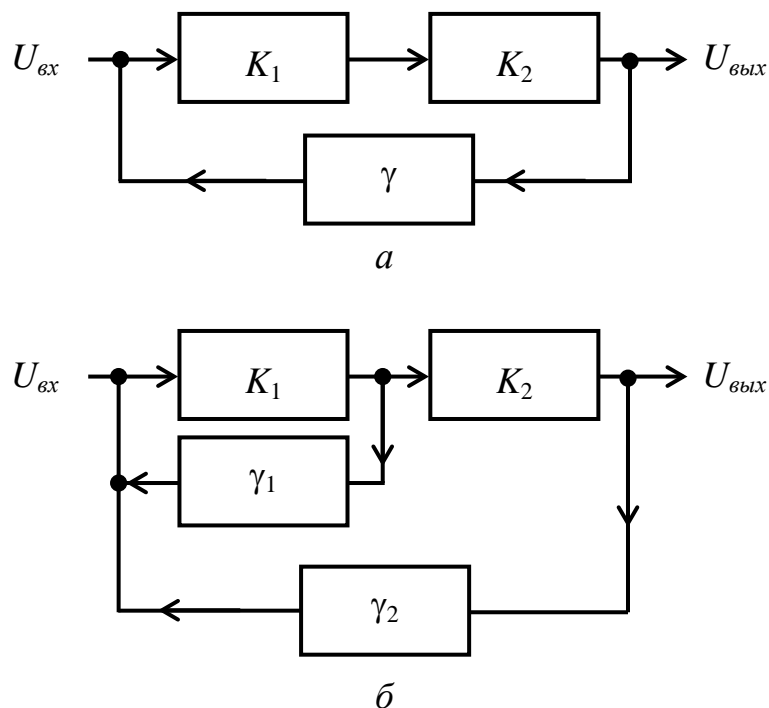


Рисунок 2.10 – Виды обратных связей

При сложении колебаний источника сигнала с колебаниями, поступающими с выхода усилителя через цепь ОС, на входе усилителя образуется результирующее колебание. Результирующее колебание равняется *сумме* двух колебаний, если оба эти колебания складываются *в фазе*, или *разности* двух колебаний, если они складываются *в противофазе*. В первом случае имеет место **положительная обратная связь** (ПОС), во втором – **отрицательная обратная связь** (ООС).

Практическое совпадение или противоположность фаз возможно только в ограниченном диапазоне усиливаемых частот, так как присущие усилителям фазовые сдвиги изменяются с частотой. Это может привести к тому, что обратная связь, отрицательная для одних частот, превратится в положительную для других. Поэтому принято относить обратную связь к отрицательной или положительной по тому, **какой знак она имеет в основной части диапазона усиливаемых частот** (то есть в пределах полосы пропускания усилителя).

Положительная ОС находит применение в устройствах формирования сигналов различной формы, называемых *автогенераторами*. В усилителях используется **только отрицательная обратная связь** для улучшения их некоторых показателей. Положительная ОС в усилителях может возникать только как **паразитная ОС**, приводящая к самовозбуждению усилительных каскадов. С целью предотвращения этого явления приходится принимать дополнительные меры. В дальнейшем будем рассматривать только отрицательную обратную связь.

Внешнюю обратную связь, создаваемую с помощью специальной цепи обратной связи, всегда можно отнести к тому или иному виду, зная способ соединения этой цепи с усилителем.

Различают следующие четыре основных вида обратных связей в усилителе (первая часть названия определяет способ подключения выхода цепи ОС ко входу усилителя, а вторая – способ подключения входа цепи ОС к выходу усилителя):

- *последовательная ОС по напряжению*;
- *параллельная ОС по напряжению*;
- *последовательная ОС по току*;
- *параллельная ОС по току*.

Если источник входного сигнала соединен последовательно с входом усилителя и выходом цепи ОС, то обратная связь называется *последовательной* (рисунок 2.11, *а*). В этом случае сигнал обратной связи $u_{св}$ подается на вход усилителя последовательно с входным сигналом $u_{вх}$. **Параллельная** обратная связь имеет место тогда, когда **цепь обратной связи включается параллельно источнику входного сигнала** (рисунок 2.11, *б*). При параллельной обратной связи на входе усилителя происходит **алгебраическое сложение** (с учетом полярности или начальной фазы) **токов**, а не напряжений, как в случае последовательной обратной связи.

Таким образом, при **последовательной** отрицательной обратной связи **в качестве сигнала обратной связи** используется **напряжение**, которое вычитается из напряжения источника сигнала, а при **параллельной** отрицательной обратной связи **в качестве сигнала обратной связи** используется **ток**, который **вычитается из тока** внешнего источника сигнала.

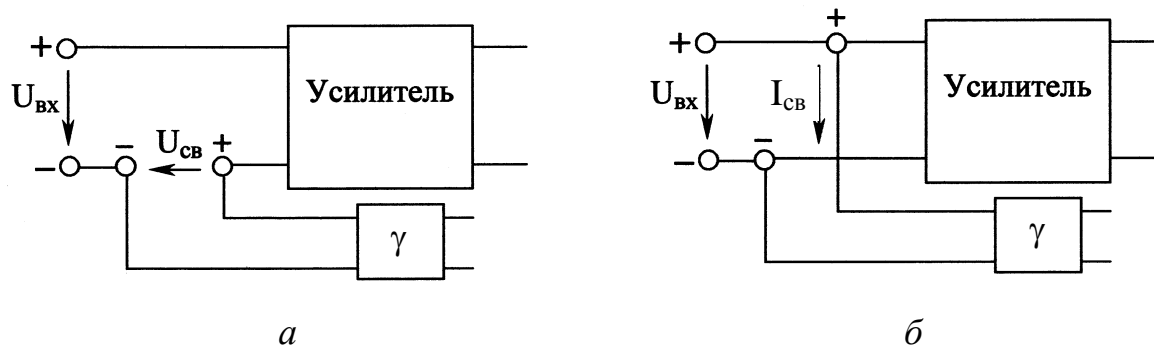


Рисунок 2.11 – Последовательная (а) и параллельная (б) ОС

По способу включения обратной связи на выходе усилителя различают обратную связь по напряжению и току. При обратной связи по напряжению выход усилителя, нагрузка и цепь обратной связи соединены параллельно друг другу (рисунок 2.12, а). В этом случае сигнал обратной связи пропорционален выходному напряжению усилителя. Если выход усилителя, нагрузка и цепь обратной связи соединены последовательно (рисунок 2.12, б), то имеет место обратная связь по току, при которой сигнал обратной связи пропорционален току через нагрузку.

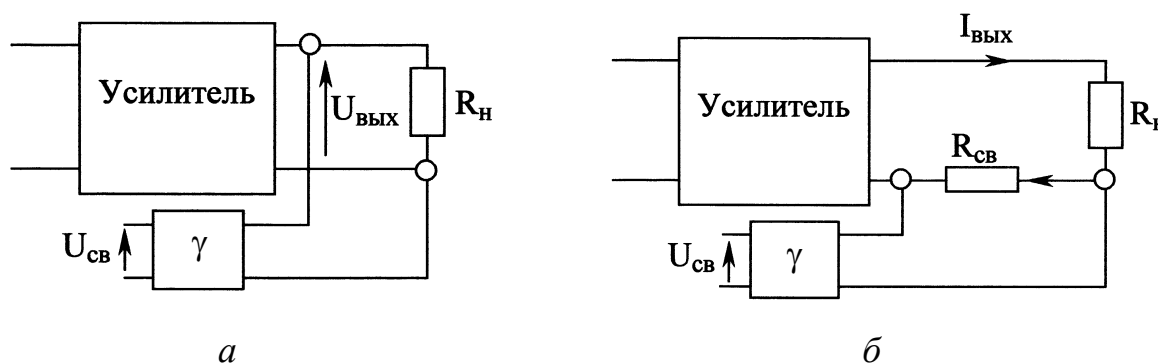


Рисунок 2.12 – ОС по напряжению (а) и по току (б)

Для определения, какая ООС имеет место, по току или по напряжению, необходимо учитывать следующее. В режиме короткого замыкания нагрузки (при $R_H = 0$) обратная связь по напряжению исчезает, а по току – сохраняется. В режиме холостого хода (то есть при $R_H \rightarrow \infty$) обратная связь по напряжению сохраняется, а по току – исчезает.

2.2.2 Влияние отрицательной обратной связи на основные параметры и характеристики усилителей

2.2.2.1 Влияние ООС на коэффициенты усиления усилителя. Усилитель, охваченный обратной связью (рисунок 2.13), можно представить в виде собственно усилителя (без обратной связи) с коэффициентом усиления K_U , на входе которого действует напряжение U , и четырехполюсника обратной связи, обладающего коэффициентом передачи γ .

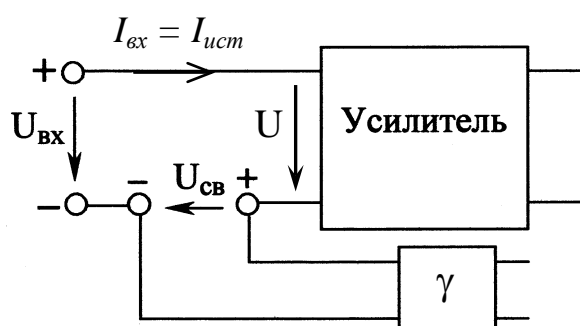


Рисунок 2.13 – Усилитель с цепью последовательной ООС

Рассмотрим случай, когда имеет место последовательная ООС по входу. Тогда напряжение $U_{вх}$, поступающее с выхода источника сигнала на вход усилителя противоположно по фазе напряжению обратной связи $U_{св}$. В этом случае можно записать

$$U = U_{вх} - U_{св}. \quad (2.24)$$

Разделим левую и правую части уравнения (2.24) на $U_{вых}$:

$$\frac{U}{U_{вых}} = \frac{U_{вх}}{U_{вых}} - \frac{U_{св}}{U_{вых}}. \quad (2.25)$$

В равенстве (2.25) $\frac{U_{\text{вых}}}{U} = K_U$ – коэффициент усиления напряжения усилителя без ОС. Отношение $\frac{U_{\text{вых}}}{U_{\text{вх}}} = K_{\text{ООС}}$ представляет собой коэффициент усиления напряжения усилителя, охваченного цепью ООС, а $\frac{U_{\text{св}}}{U_{\text{вых}}} = \gamma$ – коэффициент передачи четырехполосника цепи ООС. Тогда равенство (2.25) можно переписать в виде

$$\frac{1}{K_U} = \frac{1}{K_{\text{ООС}}} - \gamma,$$

откуда

$$K_{\text{ООС}} = \frac{K_U}{1 + \gamma K_U}. \quad (2.26)$$

Таким образом, из полученного выражения видно, что при последовательной ООС по входу коэффициент усиления напряжения усилителя, охваченного обратной связью $K_{\text{ООС}}$, меньше, чем его собственный коэффициент усиления K_U (то есть коэффициент усиления напряжения этого же усилителя, но без цепи ООС). Причем выражение справедливо, независимо от того, какой вид ООС по выходу – последовательная *по току* или последовательная *по напряжению*. Произведение γK_U называется **петлевым усилением**, а величина $F = 1 + \gamma K_U$ – **глубиной** ООС. Для положительной ОС глубина обратной связи определяется выражением: $F = 1 - \gamma K_U$.

Глубина обратной связи показывает, во сколько раз изменится коэффициент усиления усилителя при введении цепи ОС. Если при наличии ООС выполняется условие $\gamma K_U \gg 1$, то говорят, что усилитель охвачен глубокой (сто процентной) обратной связью. В этом случае **коэффициент усиления усилителя с обратной связью не зависит от его собственного коэффициента усиления** и определяется только **коэффициентом передачи цепи обратной связи γ** . Действительно при условии $\gamma K_U \gg 1$

$$K_{UOOC} \approx \frac{K_U}{\gamma K_U} = \frac{1}{\gamma}. \quad (2.27)$$

При **последовательной** обратной связи коэффициент усиления тока не изменяется, так как в этом случае коэффициент усиления тока равен

$$K_{IOOC} = \frac{I_{вых}}{I_{вх}} = \frac{I_{вых}}{I_{вх}} = K_I, \quad (2.28)$$

то есть не отличается от коэффициента усиления тока усилителя без обратной связи K_I . Это объясняется следующим. При неизменных параметрах источника сигнала и нагрузки усилителя отрицательная обратная связь уменьшает напряжение сигнала на выходе усилителя в F раз и во столько же раз уменьшается выходной ток. Но так как при последовательной обратной связи увеличивается входное сопротивление усилителя также в F раз (будет показано позже), то уменьшается входной ток и коэффициент усиления тока не изменяется.

При **параллельной** отрицательной обратной связи (и по току, и по напряжению, рисунок 2.14) коэффициент усиления напряжения не изменяется, то есть в этом случае можно записать

$$K_{UOOC} = \frac{U_{вых}}{U_{вх}} = \frac{U_{вых}}{U_{св}} = \frac{U_{вых}}{U} = K_U. \quad (2.29)$$

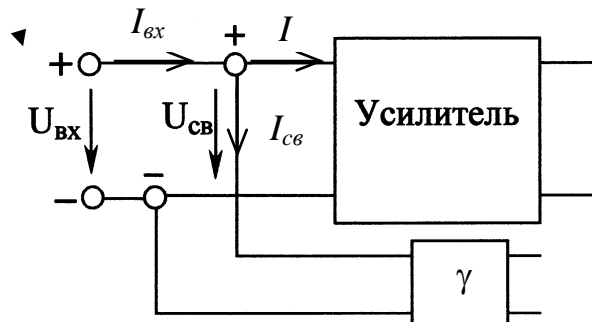


Рисунок 2.14 – Усилитель с цепью параллельной ООС

Выведем соотношение для определения коэффициента усиления тока в усилителе при наличии параллельной обратной связи по входу.

Собственный коэффициент усиления тока усилителя K_I равен

$$K_I = \frac{I_{\text{вых}}}{I} = \frac{I_{\text{вых}}}{I_{\text{вх}} - I_{\text{св}}} = \frac{I_{\text{вых}}}{I_{\text{вх}} - \gamma I_{\text{вых}}}. \quad (2.30)$$

Учитывая, что $\frac{I_{\text{вых}}}{I_{\text{вх}}} = K_{\text{ООС}}$, получим

$$K_{\text{ООС}} = \frac{K_I}{1 + \gamma K_I}. \quad (2.31)$$

Можно показать, что полученное выражение справедливо, независимо от того, какой вид отрицательной обратной связи по выходу – параллельная *по току* или параллельная *по напряжению*.

2.2.2.2 Влияние ООС на входное и выходное сопротивления усилителя. Обратная связь оказывает существенное влияние на входное и выходное сопротивления усилителя.

Входное сопротивление усилителя с ООС зависит от способа подключения цепи ООС ко входу усилителя и не зависит от способа ее подключения к выходу.

Выходное сопротивление усилителя с ООС наоборот зависит от способа подключения цепи ООС к выходу усилителя и не зависит от способа ее подключения ко входу этого усилителя.

Рассмотрим, как проявляется влияние различных видов ООС на **входное сопротивление усилителя**.

Для определения влияния **последовательной** обратной связи на входное сопротивление усилителя воспользуемся схемой, приведенной на рисунке 2.13. Анализ схемы показывает, что выражение для определения **входного сопротивления** усилителя с последовательной ООС будет иметь вид

$$\begin{aligned}
R_{\text{ex}ООС\text{ посл}} &= \frac{U_{\text{ex}}}{I_{\text{ex}}} = \frac{U + U_{\text{св}}}{I_{\text{ex}}} = \frac{U}{I_{\text{ex}}} \left(1 + \frac{U_{\text{св}}}{U} \right) = \\
&= R_{\text{ex}} \left(1 + \frac{\gamma U_{\text{вых}}}{U} \right) = R_{\text{ex}} \left(1 + \frac{\gamma K_U U}{U} \right) = R_{\text{ex}} (1 + \gamma K_U),
\end{aligned}
\tag{2.32}$$

где R_{ex} – входное сопротивление усилителя без ООС;

K_U – коэффициент усиления напряжения усилителя без ООС в пределах полосы пропускания (в области средних частот).

Из последнего выражения следует, что **при последовательной ООС входное сопротивление усилителя увеличивается** в $(1 + \gamma K_U)$ раз.

Однако входное сопротивление усилителя обычно носит комплексный характер, поэтому для полной оценки влияния ООС на входное сопротивление последнее необходимо записать в комплексном виде

$$\dot{Z}_{\text{ex}ООС\text{ посл}} = \dot{Z}_{\text{ex}} (1 + \dot{\gamma} \dot{K}_U).
\tag{2.33}$$

Для определения влияния **параллельной** ООС на входное сопротивление усилителя воспользуемся схемой, приведенной на рисунке 2.14. Анализ схемы показывает, что **параллельная ООС уменьшает** входное сопротивление усилителя, так как при таком виде ООС к входному сопротивлению усилителя R_{ex} как бы присоединяется параллельно сопротивление $R_{\text{св}}$.

Для количественной оценки влияния **параллельной** ООС на входное сопротивление усилителя используют выражение

$$R_{\text{ex}ООС\text{ пар}} = \frac{R_{\text{ex}} R_{\text{св}}}{R_{\text{ex}} (1 + \gamma K_U) + R_{\text{св}}},
\tag{2.34}$$

или, в общем случае, выражение

$$\dot{Z}_{exOOC\ пар} = \frac{\dot{Z}_{ex}\dot{Z}_{св}}{\dot{Z}_{ex}(1 + \dot{\gamma}K_U) + \dot{Z}_{св}}. \quad (2.35)$$

Таким образом, ООС позволяет управлять значением входного сопротивления усилителя и обеспечивать как достаточно высокие (сотни кОм – десятки МОм) – при последовательной ООС, так и достаточно низкие (десятые – тысячные доли Ом) – при параллельной ООС входные сопротивления.

Выходное сопротивление усилителя сильно зависит от того, каким образом снимается сигнал ООС. Если он снимается по напряжению, то выходное сопротивление уменьшается, а если по току – то увеличивается.

Для количественной оценки влияния ООС **по напряжению** на выходное сопротивление усилителя используют выражение

$$R_{выхU\ OOC} = \frac{R_{вых}}{1 + \gamma K_U}, \quad (2.36)$$

где $R_{вых}$ – выходное сопротивление усилителя без ООС.

Для расчета выходного сопротивления усилителя в диапазоне частот за пределами полосы пропускания используют выражение

$$\dot{Z}_{выхU\ OOC} = \frac{\dot{Z}_{вых}}{1 + \dot{\gamma}K_U}. \quad (2.37)$$

Из последнего выражения следует, что введение в усилитель ООС по напряжению **уменьшает** его выходное сопротивление в F раз.

Физический смысл действия ООС по напряжению заключается в следующем. Любая ООС стремится поддержать неизменным значение того параметра, который используется для получения обратной связи. Поэтому ООС по напряжению при действии внешних возмущений, в частности, при изменении выходного тока, стремится

поддерживать неизменным значение выходного напряжения усилителя. Это эквивалентно уменьшению его выходного сопротивления.

Оценка влияния ООС **по току** на выходное сопротивление электронного усилителя осуществляется на основе выражения

$$R_{\text{вых}I \text{ ООС}} \approx R_{\text{вых}} + R_{\text{св}} (1 + \gamma K_U), \quad (2.38)$$

или, соответственно,

$$\dot{Z}_{\text{вых}I \text{ ООС}} \approx \dot{Z}_{\text{вых}} + \dot{Z}_{\text{св}} (1 + \gamma \dot{K}_U). \quad (2.39)$$

Из (2.39) следует, что при ООС по току выходное сопротивление усилителя **увеличивается**.

Таким образом, введение ООС может быть использовано для целенаправленного изменения выходного сопротивления усилителя и позволяет реализовать усилитель с очень малым (сотые доли Ом) или очень большим (сотни кОм – десятки МОм) выходным сопротивлением. При использовании ООС по напряжению усилитель приближается к идеальному источнику напряжения, выходной сигнал которого мало изменяется при различных сопротивлениях нагрузки. ООС по току стабилизирует ток нагрузки, приближая усилитель к идеальному источнику тока.

2.2.2.3 Влияние ООС на нелинейные искажения и амплитудную характеристику усилителя. Ранее было установлено, что последовательная ООС уменьшает коэффициент усиления напряжения, а, следовательно, уменьшает угол наклона амплитудной характеристики (рисунок 2.15). Из рисунка видно, что введение в усилитель последовательной ООС приводит к **расширению** его динамического диапазона (поскольку $D_{y\text{ООС}} = \frac{U_{\text{сх}2\text{ООС}}}{U_{\text{сх}1}} > D_y = \frac{U_{\text{сх}2}}{U_{\text{сх}1}}$) и к **снижению** величины нелинейных искажений.

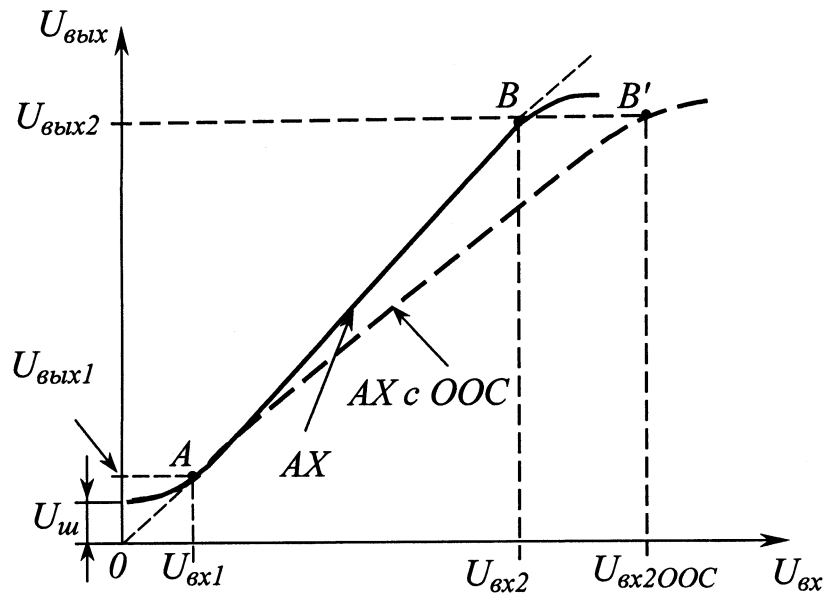


Рисунок 2.15 – Изменение амплитудной характеристики усилителя при наличии цепи ООС

Если напряжение $U_{\text{вых}2}$ (рисунок 2.15) – максимальное напряжение на выходе усилителя, при котором его еще можно считать линейным устройством – принять одинаковым для усилителя без ООС и усилителя с ООС (это допустимо, поскольку величина $U_{\text{вых}2}$ в основном зависит от параметров используемого активного элемента и напряжения источника питания), то можно записать

$$U_{\text{вых}2} = U_{\text{вх}2} K_U = U_{\text{вх}2\text{ООС}} K_{U\text{ООС}},$$

$$U_{\text{вх}2\text{ООС}} = \frac{U_{\text{вх}2} K_U}{K_{U\text{ООС}}} = U_{\text{вх}2} (1 + \gamma K_U),$$

$$D_{y\text{ООС}} = \frac{U_{\text{вх}2\text{ООС}}}{U_{\text{вх}1}} = \frac{U_{\text{вх}2} (1 + \gamma K_U)}{U_{\text{вх}1}} = D_y (1 + \gamma K_U). \quad (2.40)$$

Согласно (2.12) нелинейные искажения в усилителе без обратной связи можно оценить с помощью формулы

$$K_2 = \frac{\sqrt{U_2^2 + U_3^2 + \dots + U_n^2}}{U_1} = \frac{U_{\Sigma 2}}{U_1},$$

где $U_{\Sigma 2} = \sqrt{U_2^2 + U_3^2 + \dots + U_n^2}$ – эквивалентное суммарное напряжение высших гармоник.

Введение в усилитель цепи последовательной ООС приводит к уменьшению выходного напряжения усилителя, равного $U_{\text{вых}} = K_U U_{\text{вх}}$, а, следовательно, и каждой гармоники этого напряжения, в F раз, то есть можно записать

$$U_{\text{выхООС}} = K_{\text{ООС}} U_{\text{вх}} = \frac{K_U U_{\text{вх}}}{F}. \quad (2.41)$$

Из (2.41) следует, что для поддержания выходного напряжения в усилителе с ООС на том же уровне, что и в усилителе без ООС, необходимо входное напряжение увеличить в F раз. Но при этом амплитуда первой гармоники в выходном напряжении, при неизменном напряжении $U_{\Sigma 2}$, также увеличится в F раз. Тогда можно записать

$$K_{\text{ООС}} = \frac{U_{\Sigma 2}}{F U_1} = \frac{K_2}{F} = \frac{K_2}{1 + \gamma K_U}. \quad (2.42)$$

Таким образом, введение в усилитель **последовательной** ООС позволяет *расширить* его динамический диапазон и *уменьшить* коэффициент гармоник (снизить нелинейные искажения) примерно в $1 + \gamma K_U$ раз.

2.2.2.4 Влияние ООС на частотную и фазовую характеристики усилителя.

Ранее при анализе влияния ООС на различные параметры усилителя мы исходили из того, что коэффициент усиления усилителя K_U и коэффициент передачи цепи ООС γ являются вещественными (то есть оценивалось влияние ООС на частотах в пределах полосы пропускания). Однако как показано в п. 2.1.3.2, за пределами полосы пропускания коэффициент усиления носит комплексный характер. Коэффициент пере-

дачи цепи ООС в общем случае также может быть комплексным. А это значит, что реальный усилитель всегда вносит дополнительные фазовые сдвиги в усиливаемый сигнал, значения которых зависят от параметров компонентов, схемы усилителя и диапазона усиливаемых частот. Эти фазовые сдвиги обусловлены наличием реактивных элементов в цепях усилителя и инерционными свойствами активных приборов (например, транзисторов).

С учетом названных причин выражение (2.26) должно быть записано в виде

$$\dot{K}_{UOOC} = \frac{\dot{K}_U}{1 + \dot{\gamma}\dot{K}_U}, \quad (2.43)$$

где $\dot{K}_U = K_U e^{j\varphi_\kappa}$ (φ_κ – угол сдвига фаз между выходным и входным напряжениями усилителя);

$\dot{\gamma} = \gamma e^{j\varphi_\gamma}$ (φ_γ – угол сдвига фаз между напряжениями на выходе и входе цепи обратной связи).

Обычно комплексный характер \dot{K}_{UOOC} учитывают на частотах $\omega < \omega_n$ и $\omega > \omega_g$. В этом случае **модуль** и **фаза** коэффициента усиления \dot{K}_{UOOC} сложно зависят от изменения с частотой $\dot{\gamma}$ и \dot{K}_U .

Все что сказано выше в отношении коэффициента усиления напряжения может быть перенесено и на коэффициент усиления тока.

Для того чтобы обратная связь была отрицательной, необходимо, чтобы сигнал от источника и сигнал обратной связи складывались на входе усилителя в противофазе. Если \dot{K}_{UOOC} носит комплексный характер, то это значит, что

$$\varphi_\kappa + \varphi_\gamma = \pm\pi. \quad (2.44)$$

В **многокаскадных усилителях** условие (2.44) обычно выполняется только лишь в середине полосы пропускания (при $\omega_n < \omega < \omega_g$). При этом

$K_{UООС}(\omega) < K_U(\omega)$ и изменения $K_{UООС}(\omega)$ меньше, чем изменения $K_U(\omega)$, то есть имеет место улучшение частотных и фазовых характеристик.

На рисунке 2.16 показан вид АЧХ (в общем случае) усилителя с ООС и без нее. Из рисунка видно, что на частотах ω_1 и ω_2 модули $K_{UООС}(\omega)$ и $K_U(\omega)$ становятся одинаковыми, то есть обратная связь перестает быть отрицательной и становится «нейтральной». На частотах $\omega_2 < \omega < \omega_1$ обратная связь превращается в **положительную**, в результате чего усиление становится больше, чем в усилителе без обратной связи. При этом в усилителе могут возникать самовозбуждения, то есть самопроизвольная генерация колебаний.

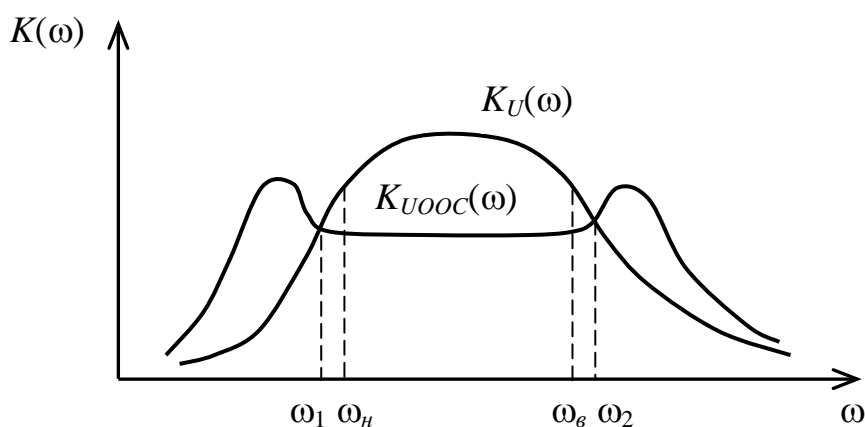


Рисунок 2.16 – Вид АЧХ усилителя при наличии и отсутствии цепи ООС

Усилитель самовозбуждается, если:

- для какой-либо частоты петлевое усиление представляет собой действительную отрицательную величину (баланс фаз);
- величина петлевого усиления на этой частоте больше или равна единице (баланс амплитуд).

В **однокаскадных усилителях** чаще всего можно применять достаточно глубокую ООС, не опасаясь за то, что на краях частотного диапазона она может вызвать самовозбуждения в усилителе. В то же время в многокаскадных усилителях (которые в большинстве случаев применяются на практике) приходится применять

дополнительные меры для предотвращения самовозбуждения. Особенно важно это в широкополосных усилителях.

На рисунке 2.17 приведен пример АЧХ однокаскадного усилителя без ООС ($K_U(\omega)$) и этого же усилителя, охваченного цепью ООС ($K_{UООС}(\omega)$). Из рисунка видно, что при охвате каскада цепью ООС одновременно с уменьшением коэффициента усиления напряжения происходит расширение полосы пропускания усилителя. Граничные частоты полосы пропускания однокаскадного усилителя с ООС определяют из выражений

$$\omega_{нООС} = \frac{\omega_n}{1 + \gamma K_U}, \quad (2.45)$$

$$\omega_{вООС} = \omega_v (1 + \gamma K_U). \quad (2.46)$$

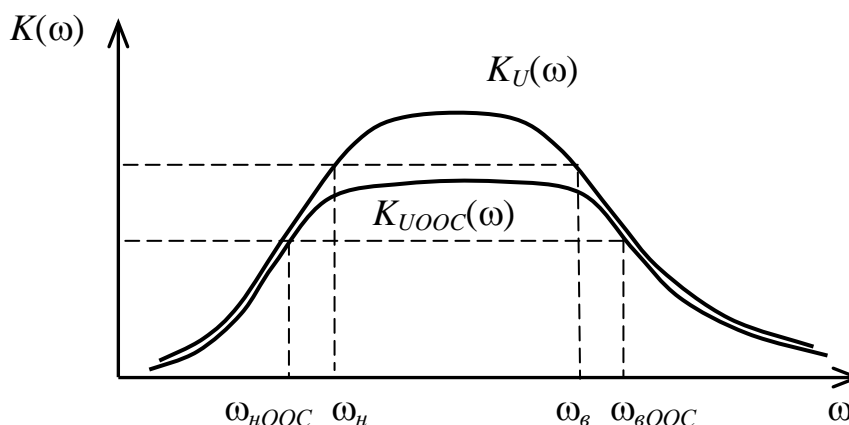


Рисунок 2.17 – Иллюстрация влияния ООС на ширину полосы пропускания усилителя

Подводя итог изложенному выше, отметим, что введение частотно-независимой ООС улучшает частотные характеристики усилителя, способствует расширению полосы пропускания и снижению частотных искажений в пределах заданного диапазона частот. Кроме этого ООС по напряжению обеспечивает стабили-

зацию выходного напряжения и коэффициента усиления напряжения усилителя, а ООС по току – стабилизацию выходного тока.

2.3 Работа транзистора в усилительном каскаде

Рассмотрим работу активного элемента в усилительном каскаде на примере биполярного транзистора. При этом под *усилительным каскадом* будем понимать *минимальную часть усилителя, содержащую один (реже – два) активный элемент и сохраняющую функции, присущи усилителю.*

Чтобы обеспечить усиление сигнала, транзистор усилительного каскада должен работать в активном режиме. Ранее было показано, что активный режим работы транзистора обеспечивается прямым смещением эмиттерного и обратным смещением коллекторного переходов. На рисунке 2.18 показана упрощенная схема включения биполярного транзистора в усилительном каскаде. Источники ЭДС $E_{БЭ}$ и $E_{КЭ}$ подключены относительно выводов транзистора таким образом, чтобы обеспечить ему активный режим работы.

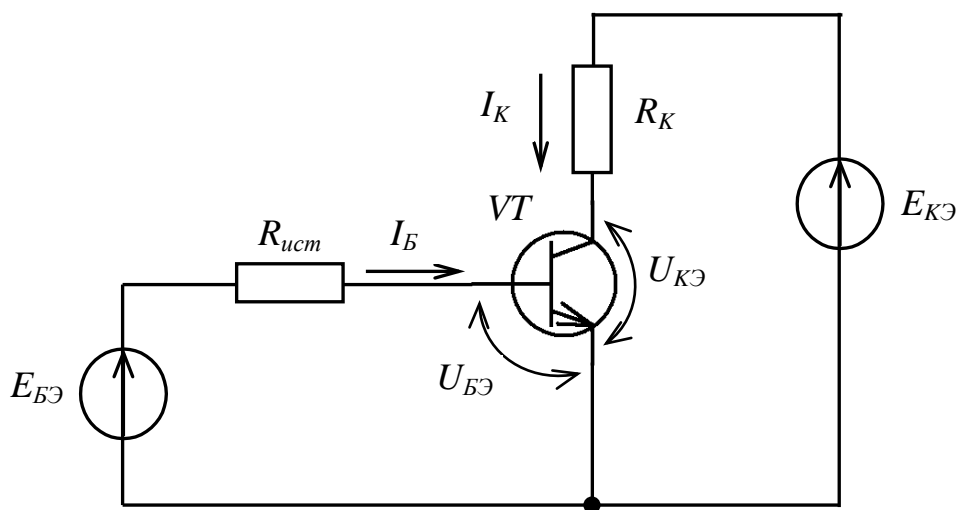


Рисунок 2.18 – Активный режим работы транзистора в схеме с общим эмиттером

Проанализируем работу транзистора в *статическом* и *динамическом* режимах.

Статическим режимом работы транзистора называется режим, при котором в транзисторе протекают постоянные токи, а между его выводами действуют постоянные напряжения.

В статическом режиме работы транзистора на его входе отсутствует переменная составляющая сигнала, подлежащего усилению. Статический режим обеспечивается подачей на эмиттерный и коллекторный переходы соответствующих напряжений $U_{БЭ}$ и $U_{КБ}$ ($U_{КЭ}$).

Режим работы транзистора, при котором токи в его цепях изменяются в соответствии с изменениями сигнала переменного тока, поданного на его управляющие электроды, называется динамическим.

Низкочастотные свойства биполярного транзистора определяются семейством его входных и выходных статических характеристик (п. 1.4.3). Как показано ранее, постоянные составляющие токов всех электродов биполярного транзистора связаны следующими соотношениями

$$\left. \begin{aligned} I_K &= \alpha_{cm} I_{Э} + I_{КБО}, \\ I_{Э} &= I_K + I_B, \\ I_K &= \beta_{cm} I_B + (1 + \beta_{cm}) I_{КБО} \approx \beta_{cm} I_B, \end{aligned} \right\}$$

а это значит, что управлять, например, током коллектора можно посредством изменения тока базы. В свою очередь токи являются функциями напряжений, приложенных к эмиттерному и коллекторному переходам. На рисунке 2.19 приведены входные и выходные ВАХ биполярного транзистора. Из рисунка видно, что ток базы транзистора зависит как от напряжения, приложенного к эмиттерному переходу $U_{БЭ}$, так и от напряжения, приложенного к коллекторному переходу $U_{КЭ}$. Так, при неизменном напряжении $U_{БЭ1}$ повышение напряжения на коллекторном переходе от $U_{КЭ1}$ до $U_{КЭ2}$ повлечет уменьшение тока базы от значения $I_{Б1}$ до значения $I_{Б2}$. Точкам O_1 и O_3 на входных ВАХ соответствуют одноименные точки на семействе выходных ВАХ. Из рисунка видно, что уменьшение тока базы влечет существенное уменьшение тока коллектора (от значения $I_{К1}$ до значения $I_{К3}$). Изменяя напряжение $U_{БЭ}$,

можно поддерживать ток базы неизменным в случае изменения напряжения $U_{КЭ}$ (точки O_1 и O_2), но при этом ток коллектора, хоть и не существенно, будет изменяться (соответствующие точки O_1 и O_2 на семействе выходных ВАХ).

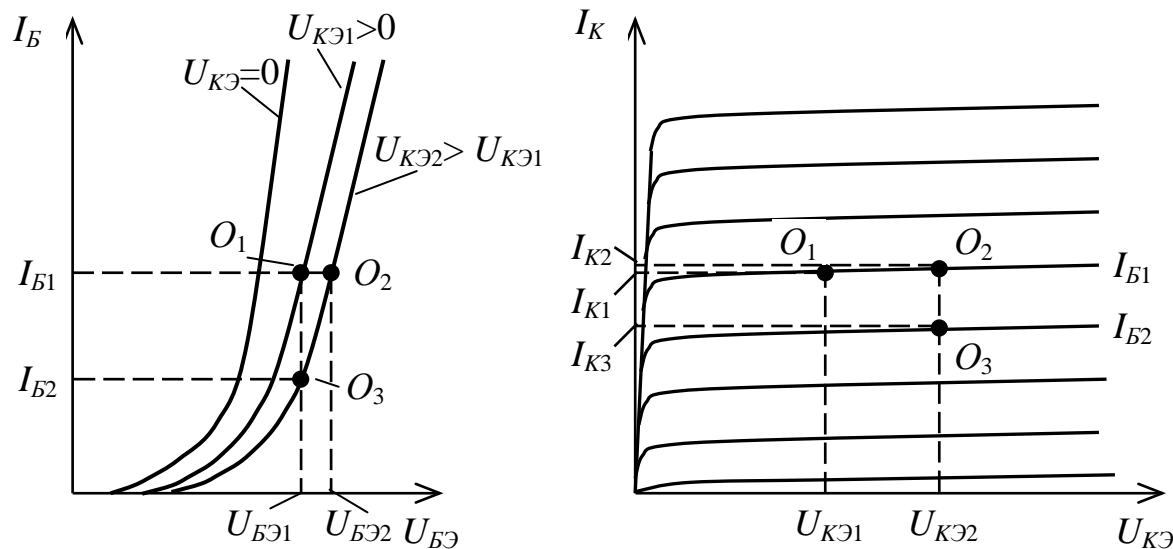


Рисунок 2.19 – Входные и выходные ВАХ транзистора, включенного в схеме с ОЭ

Таким образом, можно сделать вывод, что выходной ток транзистора I_K более чувствителен к изменениям тока базы I_B , чем к изменениям напряжения на коллекторном переходе $U_{КЭ}$.

Динамической характеристикой усилительного каскада называют зависимость между мгновенными значениями токов и напряжений в его цепях при наличии нагрузки в выходной цепи. Таким образом, понятие «динамическая характеристика» используют при анализе реакции усилительного каскада на входное воздействие в виде переменного сигнала.

Для построения выходных динамических характеристик используют выходные ВАХ активного элемента, применяемого в каскаде. На рисунке 2.20 приведено семейство выходных ВАХ биполярного транзистора, соответствующих его включению по схеме с ОЭ, когда в качестве $I_{вых}$ используется ток коллектора I_K , а в качестве $U_{вых}$ – разность потенциалов $U_{КЭ}$ между коллектором и эмиттером транзистора. Ток ба-

зы I_B на приведенных ВАХ выступает в роли *параметра*, управляющего выходным током. Линиями 1 и 2 показаны границы *активной* (управляемой) *области характеристик*.

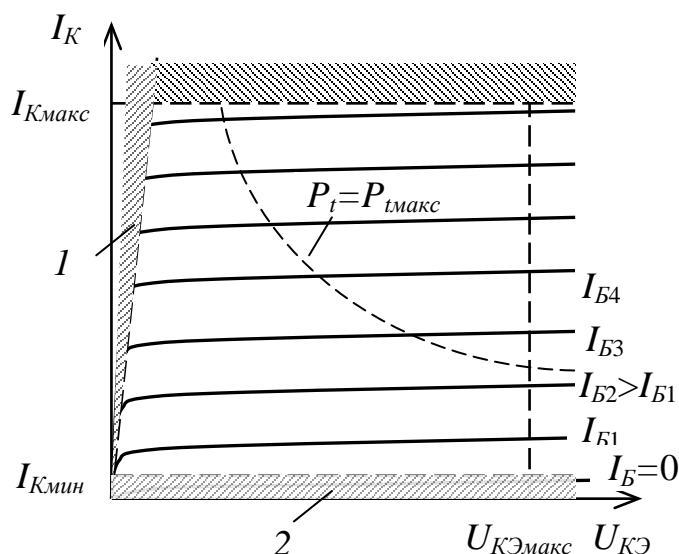


Рисунок 2.20 – Основные области на семействе выходных ВАХ транзистора

При работе биполярного транзистора в усилительном каскаде, в нем под действием изменяющегося тока базы I_B изменяется величина выходного тока I_K , а это, в свою очередь, может приводить к изменению выходного напряжения $U_{КЭ}$.

Введем понятия *рабочей точки* (РТ) и *исходной рабочей точки* (ИРТ). *Точка плоскости выходных* (или входных) *ВАХ* активного элемента, связывающая текущие значения токов и напряжений в каскаде, называется **рабочей точкой**. Рабочая точка, соответствующая токам и напряжениям при отсутствии входного (усиливаемого) сигнала, называется **исходной рабочей точкой**.

В дальнейшем токи и напряжения, соответствующие ИРТ, на ВАХ биполярного транзистора будем обозначать I_{K0} , $U_{КЭ0}$, I_{B0} , $U_{BЭ0}$.

При расчете усилительного каскада необходимо обеспечить такие условия функционирования транзистора, чтобы *при любых значениях управляющего параметра* (тока базы) *рабочая точка находилась в пределах активной* (усилительной) *области его выходных ВАХ*. Только в этом случае может быть обеспечено неискаженное воспроизведение усиливаемого сигнала на выходе усилительного каскада. На рисунке

2.20 активная область ограничена снизу **областью отсечки** (ниже линии 2), слева – **областью насыщения** (левее линии 1), сверху – **линией максимально допустимой мощности**, рассеиваемой на транзисторе (точнее – линией тока коллектора $I_K = P_{\text{макс}} : U_{KЭ}$).

Напряжения, токи, а также цепи, обеспечивающие положение ИРТ в пределах активной области, называются соответственно *напряжениями, токами и цепями смещения*. Напряжения и токи смещения часто также называют *начальными*.

Начальные напряжения и токи усилительного каскада должны выбираться таким образом, чтобы при изменении входного (управляющего) сигнала в пределах всего диапазона возможных его значений выходные токи и напряжения транзистора не выходили за пределы активной области ВАХ. Этому добиваются правильным подбором **цепей смещения**.

В процессе воздействия управляющих сигналов на вход транзистора усилительного каскада значения токов и напряжений в каскаде изменяются, а рабочая точка (РТ) занимает различные положения на выходных ВАХ. При этом, если входной сигнал изменяется плавно (не скачком), то РТ перемещается вдоль некоторой непрерывной линии. *Линия на плоскости выходных ВАХ, по которой движется РТ в процессе изменения входного сигнала*, называется **нагрузочной линией** или **нагрузочной характеристикой**.

Нагрузочные линии, как правило, различны для **постоянной** и **переменной** составляющих тока, протекающих в выходной цепи активного элемента.

Нагрузочную линию каскада для постоянного тока и напряжения, определяющую сопротивлением выходной цепи постоянному току, называют *нагрузочной линией постоянного тока*. Нагрузочную линию постоянного тока используют при расчете каскадов предварительного усиления для определения положения **исходной рабочей точки**.

Рассмотрим пример построения нагрузочной характеристики на выходных ВАХ биполярного транзистора, включенного в схему усилительного каскада (рисунок 2.21).

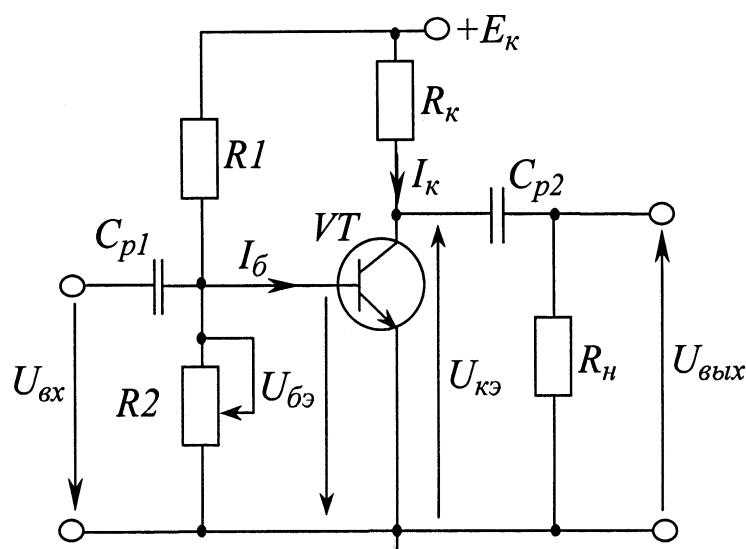


Рисунок 2.21

Исходными данными для построения нагрузочной линии постоянного тока служат напряжение питания выходной цепи E_K и сопротивление выходной цепи постоянному току (сопротивление резистора R_K в схеме, приведенной на рисунке 2.21). При этом ток в выходной цепи I_K и напряжение между выходными электродами транзистора $U_{КЭ}$ связаны соотношением

$$U_{КЭ} = E_K - I_K R_K. \quad (2.47)$$

Записанное выражение является *уравнением нагрузочной линии постоянного тока*. По сути, если нагрузка усилителя является линейной, оно представляет собой уравнение прямой. Поэтому для построения нагрузочной линии достаточно получить координаты двух крайних точек. Первая точка с координатами $(E_K, 0)$ в системе координат $(U_{КЭ}, I_K)$, может быть получена, если в (2.46) приравнять нулю ток коллектора I_K (точка *A* на рисунке 2.22). Второй будет точка *B* (с координатами $(0, I_{K_{\max}})$) на вертикальной оси, для получения которой приравнивают нулю напряжение $U_{КЭ}$. При этом ток в цепи коллектора будет максимальным, равным

$$I_{K_{\max}} = \frac{E_K}{R_K}. \quad (2.48)$$

Соединив точки A и B , получим *нагрузочную линию постоянного тока* (а так как она прямолинейна, ее нередко называют *нагрузочной прямой постоянного тока*).

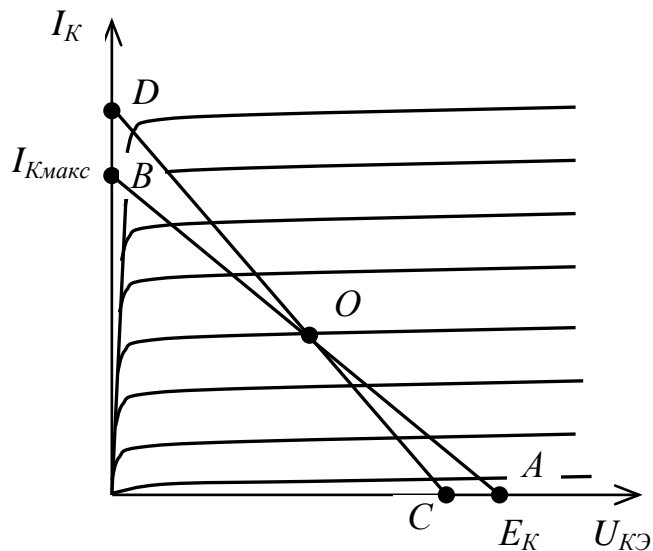


Рисунок 2.22 – Нагрузочные линии постоянного и переменного тока

Изменение сопротивления нагрузки каскада приводит к изменению угла наклона нагрузочной прямой. В частности, на переменном токе параллельно резистору R_K включается резистор R_n , что приводит к уменьшению общей нагрузки каскада и, соответственно, к увеличению максимального тока коллектора транзистора (прямая CD на рисунке 2.22). При изменении напряжения питания каскада E_K и поддержании неизменным сопротивления нагрузки нагрузочная прямая перемещается вправо или влево вдоль горизонтальной оси без изменения угла наклона.

Согласно записанному ранее определению, РТ при различных значениях входного (базового) тока транзистора может занимать разное положение на нагрузочной прямой. В рассматриваемом примере ИРТ (точка O на нагрузочной прямой постоянного тока, рисунок 2.22) выбрана на середине нагрузочной характеристики. Ее положение характеризуется током I_{K0} и напряжением $U_{KЭ0}$ покоя выходной цепи, которые соответствуют некоторым току I_{B0} и напряжению $U_{BЭ0}$ покоя входной цепи транзистора (рисунок 2.23).

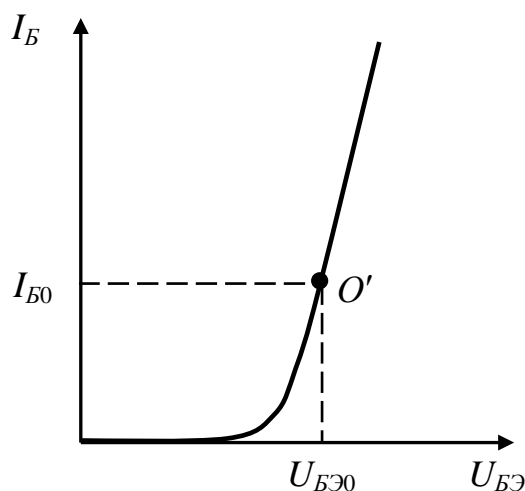


Рисунок 2.23 – Положение ИРТ на входной ВАХ транзистора

2.4 Режимы работы усилительных каскадов

В зависимости от величины постоянной составляющей входного сигнала (от положения ИРТ на нагрузочной прямой), транзистор в схеме усилительного каскада может работать без отсечки или с отсечкой тока. В связи с этим различают несколько режимов работы транзистора в усилительном каскаде. Эти режимы работы принято обозначать **заглавными буквами латинского алфавита**. В частности, в усилителях звуковых частот находят применение следующие режимы работы транзистора:

- в каскадах предварительного усиления и маломощных оконечных каскадах (при выходной мощности менее 100 мВт) – режим класса *A*;
- в двухтактных оконечных каскадах – режимы классов *B* или *AB*.

Рассмотрим особенности отдельных режимов работы усилительных каскадов на примере каскада, собранного на биполярном транзисторе, включенном по схеме с ОЭ, где для изменения положения ИРТ использован переменный резистор R_2 (рисунок 2.21).

Режимом класса *A* называют такой режим работы усилительного каскада, при котором ток в выходной цепи усилительного элемента существует в течение всего периода входного сигнала. Для пояснения физических процессов в транзисторе

воспользуемся проходной ВАХ биполярного транзистора, представляющей собой зависимость тока коллектора от напряжения на эмиттерном переходе $U_{БЭ}$ (рисунок 2.24).

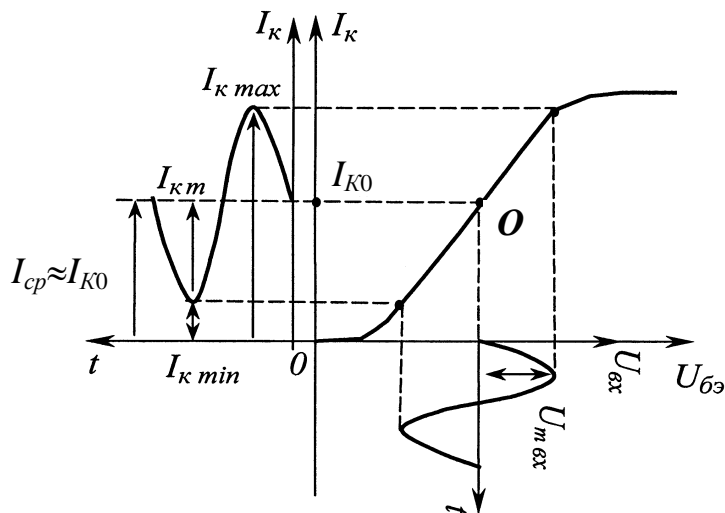


Рисунок 2.24 – Проходная ВАХ биполярного транзистора и временная диаграмма коллекторного тока

В режиме класса A исходная рабочая точка (точка O на рисунке 2.24) находится примерно на середине прямолинейного участка проходной ВАХ транзистора (или, что то же самое – на середине нагрузочной прямой (рисунок 2.22)), что достигается подачей соответствующего тока смещения во входную цепь подбором сопротивления резистора $R2$ (рисунок 2.21).

Из рисунка 2.24 видно, что в режиме класса A амплитуда переменной составляющей выходного тока I_{Km} не может быть больше тока покоя I_{K0} , при этом среднее значение выходного тока I_{cp} почти не зависит от амплитуды входного сигнала и мало отличается от тока покоя I_{K0} .

Основным **достоинством** режима класса A является **малый коэффициент гармоник** вследствие работы усилительного элемента на линейном участке его проходной ВАХ, в результате чего форма выходного тока не отличается от формы входного сигнала. Основным **недостатком** режима класса A является **низкий КПД**.

Коэффициент полезного действия усилителя в режиме класса *A* оказывается относительно низким из-за большого тока покоя. Для определения КПД используют выражение

$$\eta = \frac{P_{\sim}}{P_{=} + P_{\sim}} = \frac{0,5U_{т\text{вых}} \cdot I_{т\text{вых}}}{(U_{КЭ0} \cdot I_{К0}) + 0,5(U_{т\text{вых}} \cdot I_{т\text{вых}})}, \quad (2.49)$$

а поскольку ток $I_{К0}$ и напряжение $U_{КЭ0}$ покоя достаточно велики, то согласно выражению (2.49) КПД каскада в режиме класса *A* не может превышать 50%. На практике, если обеспечивается работа транзистора только с использованием линейной части его ВАХ, КПД каскада еще меньше – обычно не более 25 ... 35%.

Режимом класса *B* называют такой режим работы усилительного каскада, при котором ток в выходной цепи усилительного элемента существует только в течение половины периода входного сигнала (рисунок 2.25).

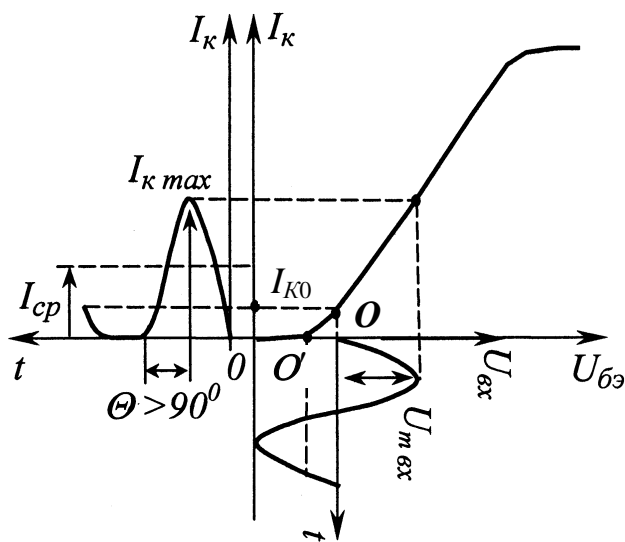


Рисунок 2.25 – Положение ИРТ на проходной ВАХ транзистора в режимах класса *B* и *AB*

В режиме класса *B* ИРТ (точка O' на рисунке 2.25) усилительного элемента расположена в начале линейного участка проходной ВАХ (то есть на границе области отсечки на нагрузочной прямой), для чего во входной цепи уменьшают напря-

жение смещения путем уменьшения сопротивления резистора $R2$ (рисунок 2.21). Для характеристики режимов работы, отличных от режима класса A , используют понятие угла отсечки: *углом отсечки Θ выходного тока называют половину временного интервала, выраженного в угловых единицах, в течение которого в выходной цепи усилительного элемента протекает ток.*

В идеальном режиме B угол отсечки $\Theta = 90^\circ$, а выходной ток протекает в течение полупериода действия входного сигнала.

Вследствие малых значений тока покоя и меньшего среднего значения тока ($I_{cp} \approx 0,318 \cdot I_{Kmax}$), потребляемого от источника питания, КПД каскада, работающего в режиме класса B , может достигать 78%. Практически достижимые значения КПД в этом режиме – 60 ... 65%.

Основным достоинством режима класса B является **малое потребление энергии** от источника питания. Это обусловлено не только более высоким КПД по сравнению с режимом класса A , но также и тем, что потребляемый от источника питания ток сильно уменьшается при слабых сигналах. В результате усилитель мощности, работающий в режиме класса B , потребляет в несколько раз меньше энергии от источника питания, чем каскад с такой же выходной мощностью, работающий в режиме класса A .

Недостатком режима класса B является то, что усилительный элемент в нем полупериода находится в закрытом состоянии, а, следовательно, **усиливает только один полупериод** подводимого сигнала. Кроме этого, в режиме класса B используется почти весь участок проходной характеристики усилительного элемента, включая нелинейную ее часть, что приводит к **значительным нелинейным искажениям** (коэффициент гармоник может достигать 40%).

В усилителях гармонических сигналов, например, в двухтактных оконечных каскадах, чаще используют режим класса AB . **Режимом класса AB называют такой режим работы усилительного каскада, при котором угол отсечки выходного тока немного больше, чем 90° .** Этот режим в отношении расположения ИРТ и величины выходного тока покоя I_{K0} является промежуточным между режимами A и B . Режим класса AB достигается подачей на управляющий электрод транзистора

напряжения смещения (с помощью резистора R_2 , рисунок 2.21) такой величины, при котором ИРТ (точка O на рисунке 2.25) будет находиться в том месте, где начинается нижний край линейной части проходной характеристики транзистора. При этом ток покоя I_{K0} транзистора составляет 10 ... 15% максимального значения выходного тока $I_{K\text{макс}}$. КПД каскада в режиме класса AB немного меньше, чем в режиме B (теоретически – менее 70%), а коэффициент гармоник – существенно меньше 10% (может составлять десятые доли – единицы процентов).

2.5 Принцип электронного усиления

Рассмотрим физические процессы, имеющие место в усилителе, на примере усилительного каскада, приведенного на рисунке 2.26.

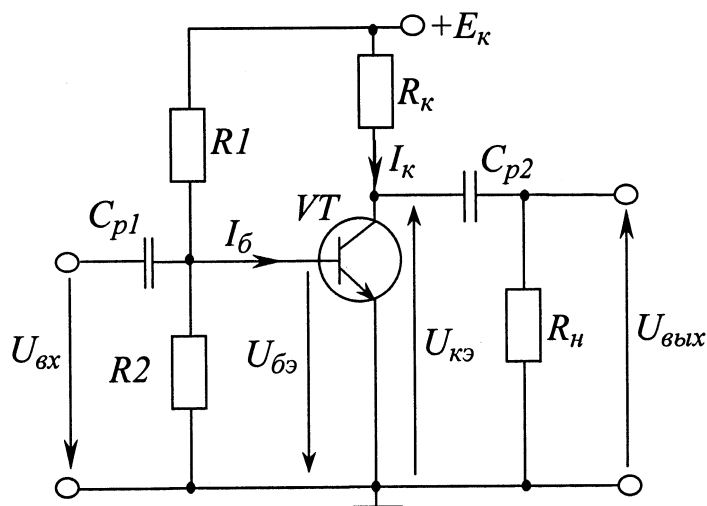


Рисунок 2.26 – Усилительный каскад с общим эмиттером

Каскад содержит: усилительный элемент (биполярный транзистор VT); источник постоянного напряжения для питания выходной (коллекторной) цепи E_k ; резистор R_k в цепи коллектора, выполняющий функции коллекторной нагрузки, на которой выделяется выходное напряжение; делитель напряжения (базовый делитель), состоящий из резисторов R_1 и R_2 , предназначенный для задания положения ИРТ на нагрузочной прямой; конденсаторы C_{p1} и C_{p2} , обеспечивающие разделение постоянной и переменной составляющих усиленного сигнала (гальваническую развязку

усилительного каскада по постоянному току с источником сигнала и нагрузкой). В качестве нагрузки усилительного каскада на переменном токе используется резистор R_n .

Рассмотрим работу каскада, используя графики для токов и напряжений, приведенные на рисунке 2.27. В исходном состоянии (при отсутствии входного сигнала, то есть при $U_{вх} = 0$), с базового делителя на вход транзистора VT подается положительное напряжение смещения $U_{БЭ0}$ (рисунок 2.27, а). При этом ток коллектора равен $I_K \approx \beta_{cm} I_{Б0} = I_{K0}$, а напряжение на коллекторе транзистора – $U_{КЭ} = U_{КЭ0} = E_K - R_K I_{K0} \approx \frac{E_K}{2}$ (рисунок 2.27, б).

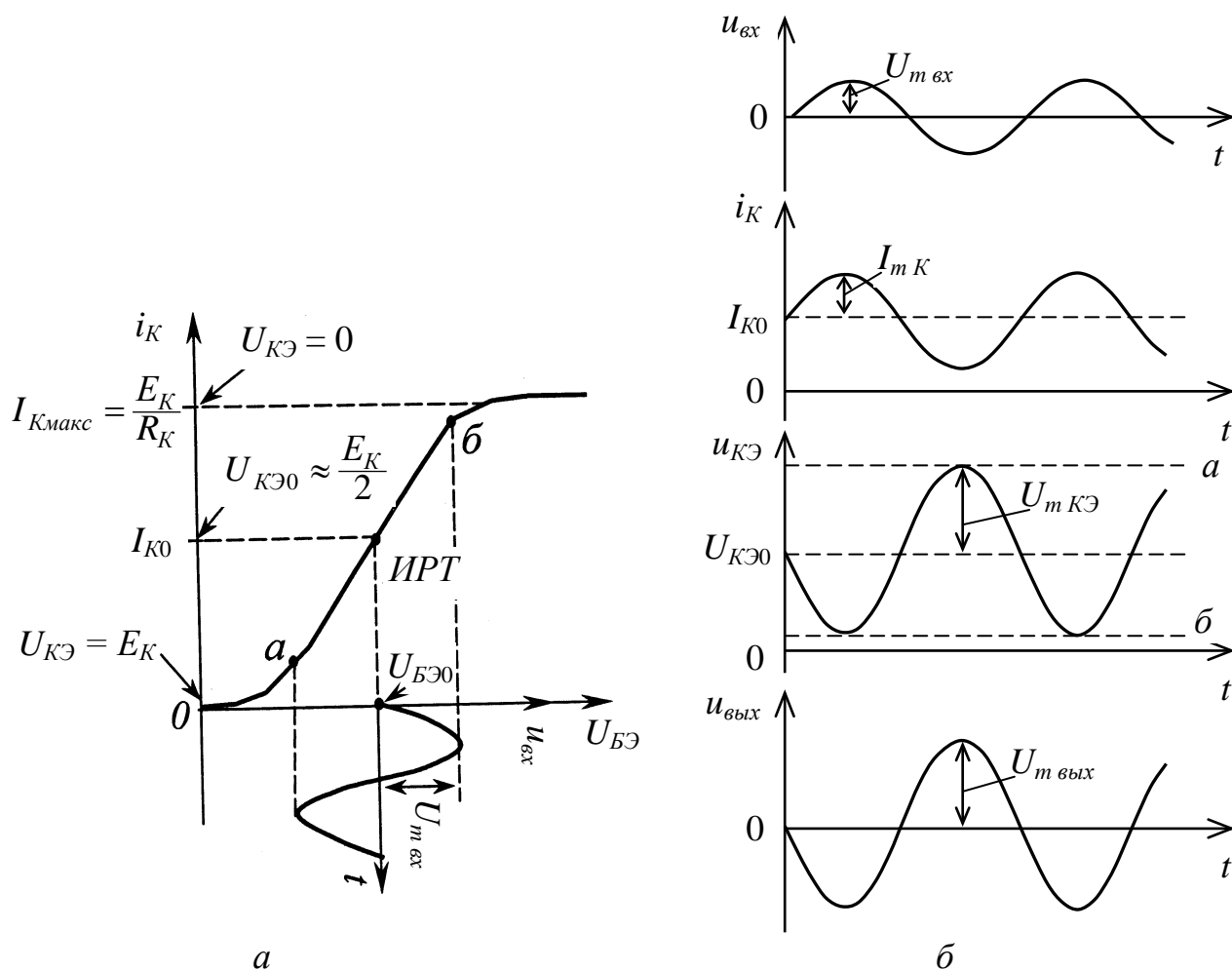


Рисунок 2.27 – Иллюстрация работы усилительного каскада в режиме усиления

При подаче на вход каскада переменного синусоидального напряжения $U_{вх}$ с амплитудой $U_{m\ вх}$ (рисунок 2.27, а, б) это напряжение суммируется алгебраически с

постоянной составляющей $U_{БЭ0}$, что приводит к дополнительному открыванию транзистора при положительной полуволне входного напряжения $U_{вх}$ и частичному закрыванию транзистора при отрицательной полуволне этого напряжения. Изменение тока базы под воздействием изменяющегося напряжения $U_{БЭ} = U_{БЭ0} + U_{вх}$ приводит, в свою очередь, к аналогичному изменению тока коллектора (на отрезке $[ab]$, рисунок 2.27, а) по закону входного сигнала. Таким образом, в рассматриваемом усилительном каскаде фаза тока в выходной цепи (тока коллектора) совпадает с фазой входного сигнала (рисунок 2.27, б).

Мгновенное напряжение на коллекторе транзистора с учетом второго закона Кирхгофа можно представить выражением

$$u_{КЭ} = E_K - i_K R_{К экв}, \quad (2.50)$$

где $R_{К экв}$ – эквивалентное сопротивление коллекторной нагрузки транзистора на переменном токе:

$$R_{К экв} = \frac{R_K R_H}{R_K + R_H}. \quad (2.51)$$

Мгновенный ток коллектора изменяется по закону изменения входного сигнала и при синусоидальном сигнале на входе усилительного каскада может быть описан выражением

$$i_K = I_{K0} + I_{mK} \sin \omega t. \quad (2.52)$$

Тогда напряжение на коллекторе равно

$$u_{КЭ} = E_K - (I_{K0} R_K + I_{mK} R_{К экв} \sin \omega t) = U_{КЭ0} - U_{mКЭ} \sin \omega t, \quad (2.53)$$

где $U_{KЭ0}$ – постоянная составляющая коллекторного напряжения (напряжение покоя);

$U_{mKЭ}$ – амплитуда коллекторного напряжения при наличии переменного сигнала на входе усилителя.

Как видно из рисунка 2.27, б, при изменении входного напряжения в первом полупериоде $u_{KЭ}$ уменьшается из-за увеличения тока i_K и падения напряжения на R_K , а во втором полупериоде – увеличивается. Фаза напряжения на коллекторе транзистора противоположна фазе входного напряжения.

Выходное переменное напряжение снимается с коллектора транзистора и через разделительный конденсатор C_{p2} подается на сопротивление нагрузки R_n , являющейся потребителем усиленного колебания (рисунок 2.26). Конденсатор C_{p2} пропускает только переменную составляющую, то есть разделяет коллекторное напряжение на переменную и постоянную составляющие, поэтому обычно его называют *разделительным*.

Входным током в рассматриваемом усилительном каскаде является ток базы, а выходным – ток коллектора. Следовательно, коэффициент усиления тока

$$K_I = \frac{I_{вых}}{I_{вх}} = \frac{I_{mK}}{I_{mБ}} \approx \frac{\beta_{cm} I_{mБ}}{I_{mБ}} = \beta_{cm} \gg 1, \quad (2.54)$$

то есть каскад обеспечивает усиление тока.

Коэффициент усиления напряжения определяется из выражения

$$K_U = \frac{U_{вых}}{U_{вх}} = \frac{I_{mK} R_{K экв}}{I_{mБ} R_{вх}} \approx \frac{\beta_{cm} I_{mБ} R_{K экв}}{I_{mБ} R_{вх}} = \frac{\beta_{cm} R_{K экв}}{R_{вх}}, \quad (2.55)$$

где $R_{вх}$ – входное сопротивление каскада.

При $\beta_{cm} R_{K экв} > R_{вх}$ коэффициент усиления напряжения усилительного каскада больше единицы, то есть каскад усиливает сигнал по напряжению. Благодаря большому сопротивлению коллекторной области транзистора, включение сопротивления

R_k почти не влияет на значение амплитуды переменного тока коллектора. Это значит, что сопротивление резистора R_k можно выбирать достаточно большим, обеспечивая тем самым значительное усиление напряжения.

2.6 Стабилизация параметров усилительного каскада

В процессе эксплуатации усилительные каскады подвергаются воздействию различных дестабилизирующих факторов, основными среди которых являются:

- изменение температуры и других климатических условий эксплуатации;
- колебания напряжения питания;
- старение элементов;
- разброс параметров однотипных элементов в случае их замены.

Все эти факторы приводят к изменению параметров и характеристик усилителей, отклонению их значений от заданных величин. Поэтому при проектировании усилительных каскадов необходимо решить вопрос стабилизации их параметров, который в основном достигается за счет схемотехнических решений.

Основное влияние на стабильность параметров любого электронного устройства оказывают усилительные элементы. Это обусловлено тем, что за счет их усилительных свойств незначительное изменение их параметров ведет к существенному изменению токов и напряжений в схеме.

В подавляющем большинстве случаев влияние дестабилизирующих факторов проявляется в отклонении начальных токов и напряжений от расчетной величины, то есть в смещении положения ИРТ на ВАХ усилительного элемента. Следовательно, решив задачу стабилизации РТ в статическом режиме (режиме покоя), можно существенно повысить стабильность параметров и характеристик усилителя.

Нестабильность положения рабочей точки усилительного элемента может приводить к его тепловой неустойчивости, то есть к саморазогреву вплоть до разрушения кристалла вследствие возникновения тепловой положительной обратной связи. Все это заставляет принимать специальные меры по стабилизации положения рабочей точки. Кроме этого смещение ИРТ относительно своего положения, задан-

ного при проектировании, может вызывать существенные нелинейные искажения сигнала на выходе усилителя при больших уровнях входного сигнала.

В биполярном транзисторе наибольшее дестабилизирующее действие на ток коллектора оказывают изменения:

- обратного тока $I_{КБО}$ коллекторного перехода;
- коэффициента передачи тока базы β_{cm} ;
- напряжения $U_{БЭ}$.

Обратный ток коллектора $I_{КБО}$ сильно зависит от температуры и с ее повышением удваивается на каждые 10°C для *германиевых* и на каждые 5°C для *кремниевых* транзисторов. Для маломощных германиевых транзисторов при комнатной температуре ток $I_{КБО}$ составляет единицы – десятки микроампер, а для кремниевых – сотые доли микроампера.

Коэффициент передачи тока базы транзистора β_{cm} , как и обратный ток коллектора, при увеличении температуры также увеличивается. Такое увеличение составляет около 0,5% на градус. Но более существенны изменения β_{cm} , связанные с производственным разбросом этого параметра. Как правило, производственный разброс β_{cm} составляет 10 ... 50%.

Замена транзистора в каскаде или его старение может вызывать изменение требуемого значения напряжения $U_{БЭ}$, с помощью которого задают ток коллектора в исходной РТ. При повышении температуры требуемое значение $U_{БЭ}$ *уменьшается* со скоростью около 2,5 мВ/град. Производственный разброс характеристик по $U_{БЭ}$ обычно составляет не более 50 мВ.

Повышение стабильности положения ИРТ на ВАХ транзистора усилительного каскада возможно за счет подбора транзистора, обеспечения его охлаждения, а также за счет выбора схемы стабилизации.

Наиболее известны три схемы стабилизации рабочей точки:

- с фиксированным током базы;
- с коллекторной стабилизацией;
- с эмиттерной стабилизацией.

Схема усилительного каскада с фиксированным током базы показана на рисунке 2.28.

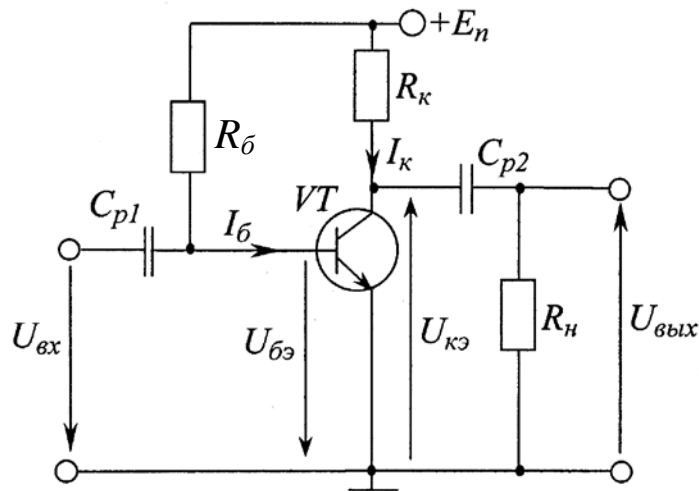


Рисунок 2.28 – Схема каскада с базовой стабилизацией

В рассматриваемой схеме для тока базы в соответствии со вторым законом Кирхгофа можно записать

$$i_B R_{\delta} + u_{БЭ} - E_n = 0, \quad (2.56)$$

откуда ток базы равен

$$i_B = -\frac{u_{БЭ}}{R_{\delta}} + \frac{E_n}{R_{\delta}} \approx \frac{E_n}{R_{\delta}}, \quad (2.57)$$

поскольку обычно $u_{БЭ} \ll E_n$.

Сопротивление резистора R_{δ} , как правило, мало изменяется при изменении температуры. Поэтому при стабильном напряжении питания изменения коллекторного тока относительно его значения в расчетной ИРТ будут вызваны, в основном, изменениями β_{cm} и $I_{КБО}$, поскольку известна связь между током базы и током коллектора, определяемая выражением

$$I_K = \beta_{cm} I_B + (1 + \beta_{cm}) I_{КБО}.$$

Схема с фиксированным током базы на практике применяется редко по следующим причинам:

- при воздействии дестабилизирующих факторов изменяются величины β_{cm} и $I_{КБО}$, что приводит к изменению тока коллектора и, соответственно, положения ИРТ;

- для каждого значения β_{cm} (например, при замене транзистора) необходимо подбирать соответствующее значение резистора R_{δ} , что с практической стороны очень неудобно.

Схема с коллекторной стабилизацией (рисунок 2.29) отличается от предыдущей схемы (рисунок 2.28) наличием резистора R_{κ} в цепи базового смещения.

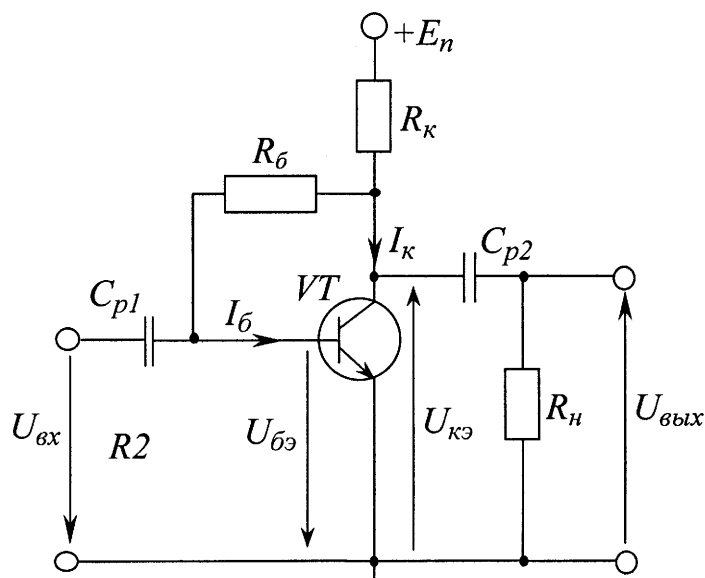


Рисунок 2.29 – Схема каскада с коллекторной стабилизацией

Приведенная выше схема обеспечивает более хорошую стабилизацию исходного положения РТ. В этой схеме имеет место параллельная ООС по напряжению (выход схемы – коллектор транзистора соединен со входом схемы – базой транзистора через цепь ООС, образованную резистором R_{δ}), благодаря которой в случае увеличения тока коллектора возрастает падение напряжения на резисторе R_{κ} и, соответственно, уменьшается постоянное напряжение на базе, равное $u_{БЭ} = u_{КЭ}$. Это, в

свою очередь, уменьшает ток базы, равный $i_B \approx \frac{u_{КЭ}}{R_6}$, а, следовательно, и ток коллектора, стремясь вернуть его к исходному значению.

Таким образом, в схеме с коллекторной стабилизацией, за счет ввода параллельной ООС по напряжению обеспечивается повышение стабильности исходной рабочей точки. Основным недостатком рассмотренной схемы является то, что введение параллельной ООС приводит к уменьшению коэффициента усиления тока усилительного каскада.

Наиболее удачной и наиболее распространенной на практике является схема с эмиттерной стабилизацией (приведена на рисунке 2.30).

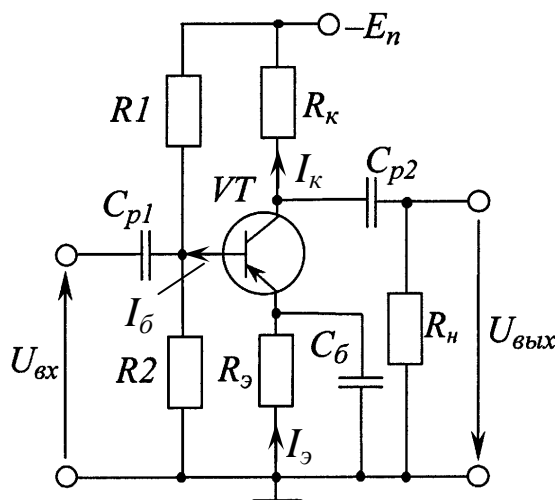


Рисунок 2.30 – Схема каскада с эмиттерной стабилизацией

Эффект стабилизации в рассматриваемой схеме обеспечивается введением *последовательной ООС по току*, которая создается резистором $R_э$, включенным в цепь эмиттера. Из анализа схемы следует, что на базе транзистора с помощью резисторного делителя R_1, R_2 задается некоторое постоянное напряжение u_{R_2} , равное

$$u_{R_2} = E_n \frac{R_2}{R_1 + R_2},$$

которое обеспечивает заданное положение рабочей точки. При этом согласно второму закону Кирхгофа

$$u_{БЭ} = u_{R2} - u_{RЭ} = u_{R2} - i_{Э}R_{Э}. \quad (2.58)$$

Если ток коллектора по какой-либо причине увеличится, то возрастет падение напряжения на резисторе $R_{Э}$ (так как $i_{К} \approx i_{Э}$). Его приращение приведет к уменьшению напряжения $u_{БЭ}$ и, следовательно, к уменьшению тока базы транзистора $i_{Б}$. Сопротивления резисторов $R1$ и $R2$ выбирают таким образом, что изменение тока $i_{Б}$ практически не влияет на величину напряжения u_{R2} , то есть это напряжение остается неизменным. Поэтому уменьшение тока базы приводит к уменьшению тока $i_{Э}$, а, следовательно, и к уменьшению тока $i_{К}$, стремясь вернуть его к прежнему значению.

Наличие блокировочного конденсатора $C_{б}$ (при правильном подборе его емкости) исключает действие ООС на переменном токе в пределах полосы пропускания усилителя. Поэтому добавление резистора $R_{Э}$ практически не приводит к уменьшению коэффициента усиления напряжения.

2.7 Типовые усилительные каскады

2.7.1 Каскад с общим эмиттером

Усилительные каскады, в которых транзистор включен по схеме с ОЭ, наиболее часто применяются в качестве предварительных каскадов усилителей, а также в качестве выходных каскадов в усилителях малой мощности. Этому способствует то, что каскад с ОЭ характеризуется наибольшими значениями коэффициентов усиления напряжения, тока и мощности по сравнению со схемами включения транзистора с ОК и ОБ.

Типовая схема усилительного каскада на биполярном транзисторе с ОЭ (с нагрузкой, включенной в коллекторную цепь транзистора) приведена на рисунке

2.30. Назначение большинства элементов схемы изложено в подразделе 2.5, а блокировочного конденсатора C_{δ} – в подразделе 2.6.

Входное переменное напряжение подается на базу транзистора через разделительный конденсатор C_{p1} . С выхода усилителя в нагрузку с сопротивлением R_n усиленное переменное напряжение подается через разделительный конденсатор C_{p2} .

Все конденсаторы в схеме выбирают таким образом, чтобы для переменного тока их сопротивление на частотах в пределах полосы пропускания усилителя было незначительным.

Для определения основных параметров усилительного каскада, собранного по схеме с ОЭ, воспользуемся его эквивалентной схемой в области средних частот, когда параметры всех элементов схемы имеют только действительные значения (рисунок 2.31).

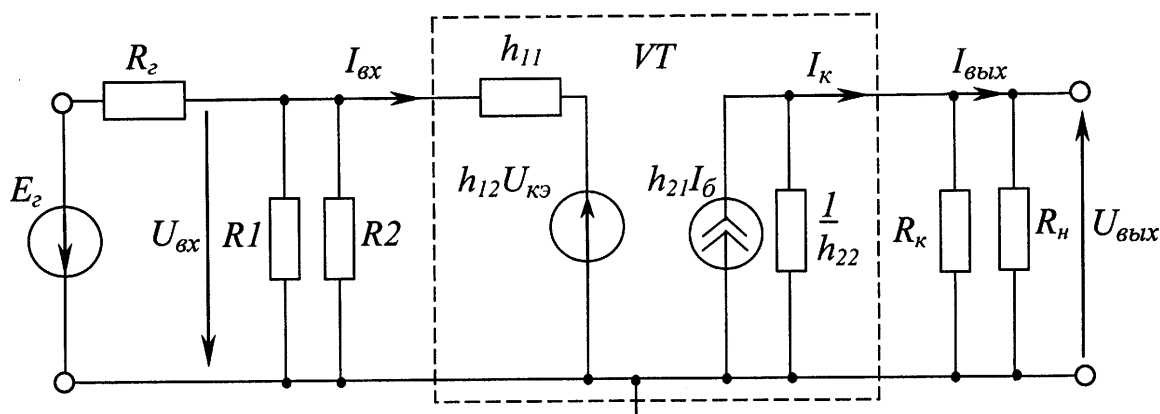


Рисунок 2.31 – Эквивалентная схема каскада с ОЭ для области средних частот

Используя эквивалентную схему, запишем аналитические выражения для определения основных параметров усилительного каскада на **средних частотах** (в пределах полосы пропускания): K_U , K_I , $R_{вх}$ и $R_{вых}$.

Если не учитывать внутреннее сопротивление источника сигнала R_2 , то *входное сопротивление* каскада с ОЭ на переменном токе будет определяться параллельным соединением резисторов базового делителя $R1$, $R2$ и входного сопротивления транзистора $h_{11э}$. Таким образом, можно записать

$$R_{\text{вх}} = R1 \parallel R2 \parallel h_{11Э}. \quad (2.59)$$

Для нахождения входного сопротивления транзистора $h_{11Э}$ можно воспользоваться формулой

$$h_{11Э} = \frac{U_{БЭ}}{I_B} = r_B + r_Э (1 + h_{21Э}), \quad (2.60)$$

где $r_Э = \frac{25 \text{ мВ}}{I_Э}$ – дифференциальное сопротивление эмиттерного перехода, зависящее от тока эмиттера;

$r_B \approx \frac{r_Э}{1 - \alpha_{cm}}$ – омическое сопротивление базовой области транзистора;

$h_{21Э} = \beta_{cm}$ – статический коэффициент передачи тока базы транзистора, численное значение которого для транзисторов разных типов приводится в справочной литературе.

Обычно входное сопротивление транзистора $h_{11Э}$ и сопротивление резистора $R2$ составляют сотни ом – единицы килоом. Следовательно, входное сопротивление каскада с ОЭ является относительно низким.

Выходное сопротивление каскада с ОЭ на переменном токе определяется параллельным соединением резисторов R_k , R_n и выходного сопротивления транзистора, то есть

$$R_{\text{вых}} = \frac{1}{h_{22Э}} \parallel R_k \parallel R_n \approx R_k. \quad (2.61)$$

Выходное сопротивление транзистора на практике составляет десятки – сотни килоом, сопротивление резистора R_k – сотни ом – единицы килоом. Поэтому для выполнения примерного равенства (2.61) должно выполняться неравенство $R_n \gg R_k$.

Коэффициент усиления напряжения каскада определяется выражением

$$K_U = -\frac{U_{\text{вых}}}{U_{\text{вх}}} = -\frac{I_{\text{вых}} R_{\text{вых}}}{I_{\text{вх}} R_{\text{вх}}} = -\frac{I_{\text{вх}} h_{21Э} R_{\text{вых}}}{I_{\text{вх}} R_{\text{вх}}} \approx -\frac{h_{21Э} R_{K \text{ экв}}}{R_{\text{вх}}}, \quad (2.62)$$

где $R_{K \text{ экв}}$ – эквивалентное сопротивление коллекторной нагрузки транзистора на переменном токе, которое может быть определено по формуле

$$R_{K \text{ экв}} = \frac{R_K R_H}{R_K + R_H}. \quad (2.63)$$

Коэффициент усиления тока каскада равен

$$K_I = \frac{I_{\text{вых}}}{I_{\text{вх}}} \approx \frac{I_K}{I_B} = \frac{h_{21Э} I_B}{I_B} = h_{21Э}. \quad (2.64)$$

Проанализируем работу каскада в области **низких** (НЧ) и **высоких** (ВЧ) частот (рисунок 2.32).

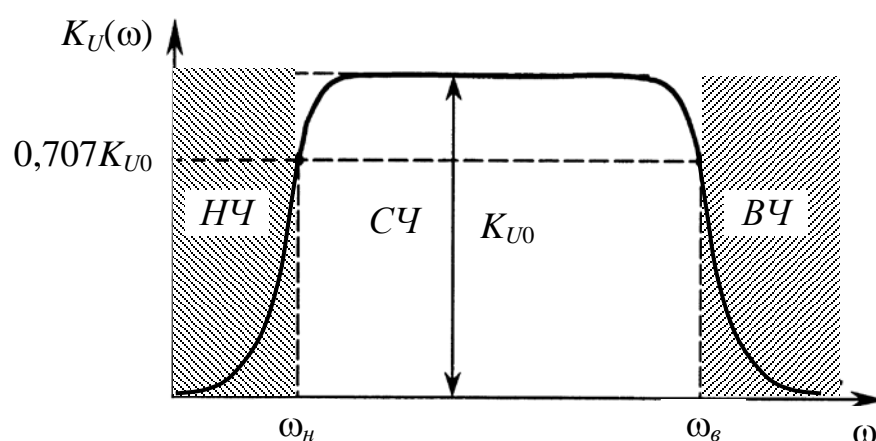


Рисунок 2.32 – АЧХ усилительного каскада

В области **низких частот** необходимо учитывать влияние на коэффициент усиления каскада сопротивления разделительных конденсаторов C_{p1} и C_{p2} , а также блокировочного конденсатора $C_{\bar{b}}$.

Для оценки частотных свойств каскада используем комплексный коэффициент усиления напряжения, который в области низких частот будет иметь вид

$$\dot{K}_{U_{нч}} = \frac{\dot{U}_{вых}}{\dot{U}_{вх}} \approx \frac{h_{21э}(R_k \parallel \dot{Z}_н)}{\dot{Z}_{вх}}. \quad (2.65)$$

В выражении (2.65) буквами $\dot{Z}_{вх}$ и $\dot{Z}_н$ обозначены входное комплексное сопротивление каскада и комплексное сопротивление нагрузки. Комплексный характер данных сопротивлений обусловлен наличием разделительных C_{p1} , C_{p2} и блокировочного C_b конденсаторов. С учетом наличия этих конденсаторов, полагая, что $C_b \gg C_p$, для коэффициента усиления напряжения можно получить выражение

$$\dot{K}_{U_{нч}} \approx \frac{K_{U0}}{1 + \frac{1}{j\omega\tau_n}}, \quad (2.66)$$

где K_{U0} – коэффициент усиления каскада на средних частотах (рисунок 2.32);

$\tau_n \approx C_p(R_k + R_n)$ – постоянная времени выходной цепи;

ω – значение текущей угловой частоты от 0 до ω_n .

Как видно из рисунка, в области низких частот имеет место спад АЧХ (уменьшение коэффициента усиления напряжения), обусловленный наличием разделительных и блокировочного конденсаторов. Для определения нижней граничной частоты полосы пропускания усилителя можно воспользоваться выражением

$$\omega_n \approx \frac{1}{\tau_n} = \frac{1}{C_p(R_k + R_n)}. \quad (2.67)$$

Емкость разделительных конденсаторов выбирают из условий: $C_{p1} = 2C_p$, $C_{p2} = C_p$, где

$$C_p = \frac{1}{\omega_n(R_k + R_n)}. \quad (2.68)$$

С учетом усилительных свойств транзистора емкость блокировочного конденсатора C_b должна быть приблизительно в $h_{21Э}$ раз больше, чем емкости разделительных конденсаторов C_{p1} и C_{p2} , то есть $C_b \approx C_p \cdot h_{21Э}$ (на практике C_b выбирают емкостью сотни микрофарад).

Рассмотрим работу резисторного каскада в области **высоких частот**. На частотах, превышающих ω_n , сопротивлением разделительных и блокировочных конденсаторов можно пренебречь. Однако на этих частотах существенную роль на усилительные свойства каскада оказывает емкость коллекторного перехода C_K . С учетом этого выражение для коэффициента усиления каскада в области ВЧ можно записать в виде

$$\dot{K}_{U_{вч}} \approx \frac{K_{U0}}{1 + j\omega\tau_\epsilon}, \quad (2.69)$$

где $\tau_\epsilon = \tau_{\epsilon n} + \tau_{\epsilon VT} \approx C_K(R_K // R_n)$, так как $\tau_{\epsilon n}$, как правило, намного больше $\tau_{\epsilon VT}$;

$\tau_{\epsilon n} = C_K(R_K // R_n)$ – постоянная времени, учитывающая влияние нагрузки, где $C_K = 1 \dots 80 \text{ нФ}$ и зависит от типа транзистора;

$\tau_{\epsilon VT} = 0,05 \dots 5$ микросекунд – постоянная времени, учитывающая частотные свойства транзистора;

ω – значение текущей угловой частоты от ω_ϵ до ∞ .

Верхнюю граничную частоту полосы пропускания усилителя ω_ϵ (рисунок 2.32) можно найти из выражения

$$\omega_\epsilon \approx \frac{1}{\tau_\epsilon}. \quad (2.70)$$

Из анализа каскада с ОЭ можно сделать ряд выводов:

- усилительный каскад с ОЭ позволяет получить высокий коэффициент усиления напряжения и тока (а, следовательно, и мощности);
- каскад имеет относительно небольшое входное и, наоборот, относительно большое выходное сопротивления (это можно отнести к недостаткам усилителя с ОЭ);
- в пределах полосы пропускания каскад обеспечивает изменение фазы сигнала на 180° ;
- ширина полосы пропускания усилителя существенно зависит от правильного выбора емкости разделительных и блокировочных конденсаторов (область НЧ), а также от частотных свойств транзистора (область ВЧ).

2.7.2 Каскад с общей базой

Усилительный каскад с общей базой носит название *повторителя тока*. **Повторителем тока** называют усилитель с коэффициентом усиления по току $K_I = 1$. Повторители тока, не обеспечивая усиления по току, имеют достаточно высокий коэффициент усиления по напряжению и, следовательно, по мощности. Типовая схема повторителя тока на биполярном транзисторе (каскад с ОБ) приведена на рисунке 2.33.

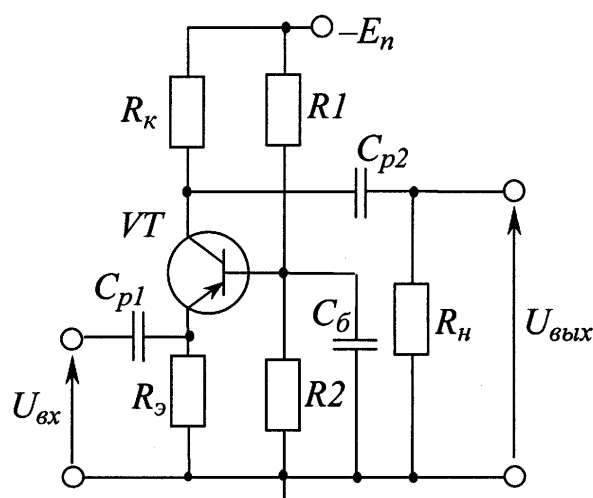


Рисунок 2.33 – Усилительный каскад с ОБ

Отсутствие усиления тока в усилительном каскаде с ОБ является главным **недостатком** данной схемы. Поэтому схема с ОБ в каскадах предварительного усиления применяется реже, чем схема с ОЭ. Однако схема с ОБ обладает и рядом **преимуществ**. Во-первых, каскад с ОБ не инвертирует входного сигнала (то есть в пределах полосы пропускания фазы сигналов на входе и выходе усилителя совпадают). Во-вторых, ширина полосы пропускания в каскаде с ОБ больше, чем в каскаде с ОЭ (за счет расширения в область ВЧ).

Эквивалентная схема каскада с ОБ представлена на рисунке 2.34. Воспользуемся этой схемой для составления математических соотношений, позволяющих определять основные параметры каскада с ОБ.

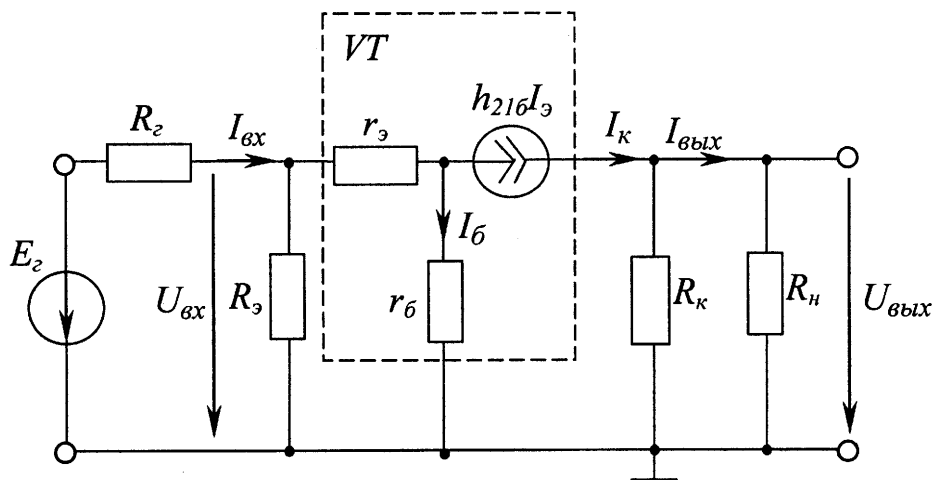


Рисунок 2.34 – Эквивалентная схема каскада с ОБ для области средних частот

Входное сопротивление каскада равно

$$R_{ex} = \frac{U_{вх}}{I_{ex}} = \frac{I_{ex} [r_{Э} + r_{Б} (1 - h_{21Б})]}{I_{ex}} = r_{Э} + r_{Б} (1 - h_{21Б}) \approx r_{Э}, \quad (2.71)$$

где $h_{21Б}$ – коэффициент передачи тока со входа на выход транзистора в схеме с ОБ ($h_{21Б} = \alpha_{cm} = 0,95 \dots 0,998$).

Значения дифференциального сопротивления эмиттерной области $r_{\text{Э}}$, как правило, не превышают несколько десятков ом, поэтому входное сопротивление каскада с ОБ, как минимум в $(1 + h_{21\text{Э}})$ раз, **меньше**, чем каскада с ОЭ.

Выходное сопротивление каскада такое же, как и в каскаде с ОЭ (то есть определяется выражением (2.61)): $R_{\text{вых}} \approx R_{\text{к}}$.

Коэффициент усиления напряжения каскада с ОБ в области средних частот равен

$$K_U = \frac{U_{\text{вых}}}{U_{\text{вх}}} = \frac{I_{\text{вых}} R_{\text{вых}}}{I_{\text{вх}} R_{\text{вх}}} = \frac{I_{\text{вх}} h_{21\text{Б}} R_{\text{вых}}}{I_{\text{вх}} R_{\text{вх}}} = \frac{h_{21\text{Б}} (R_{\text{к}} \parallel R_{\text{н}})}{r_{\text{Э}} + r_{\text{Б}} (1 - h_{21\text{Б}})} \approx \frac{\alpha_{\text{см}} R_{\text{к}}}{r_{\text{Э}}}. \quad (2.72)$$

Из выражения (2.72) следует, что поскольку $\alpha_{\text{см}} < 1$, то для обеспечения большого значения K_U необходимо, чтобы каскад работал на высокоомную нагрузку.

Коэффициент усиления тока в каскаде с ОБ равен

$$K_I = \frac{I_{\text{вых}}}{I_{\text{вх}}} \approx \frac{h_{21\text{Б}} R_{\text{к}}}{R_{\text{к}} + R_{\text{н}}} < 1. \quad (2.73)$$

При $R_{\text{к}} \gg R_{\text{н}}$ коэффициент усиления тока $K_I \approx \alpha_{\text{см}}$. Из выражения (2.73) следует, что в каскаде с ОБ коэффициент усиления тока всегда меньше единицы.

Как видно из схемы (рисунок 2.33), каскад охвачен глубокой отрицательной обратной связью по току, поскольку выходной коллекторный ток полностью протекает через входную эмиттерную цепь. Благодаря этому повторитель тока по схеме с общей базой имеет очень **низкое входное сопротивление**, практически равное $r_{\text{Э}}$.

Низкоомный вход повторителя тока по схеме с общей базой имеет ряд преимуществ:

- уменьшаются частотные искажения, связанные с наличием входной емкости каскада;
- более эффективно используется источник сигнала, который практически

работает в режиме короткого замыкания;

- глубокая отрицательная обратная связь приводит к увеличению выходного сопротивления и снижению выходной емкости;
- нейтрализуется паразитная обратная связь через проходную емкость $C_{КБ}$;
- входной сигнал передается на выход без изменения фазы.

2.7.3 Каскад с общим коллектором

Каскад, в котором транзистор включен по схеме с ОК, еще известен как *эмиттерный повторитель (повторитель напряжения)*. *Эмиттерным повторителем* называется усилительный каскад, охваченный 100% последовательной ООС по напряжению. Типовая схема эмиттерного повторителя приведена на рисунке 2.35.

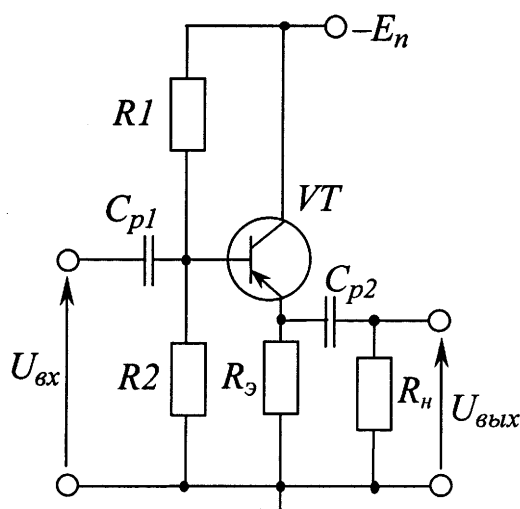


Рисунок 2.35 – Усилительный каскад с ОК

В схеме с ОК назначение элементов $R1$, $R2$, C_{p1} и C_{p2} то же, что и в схеме с ОЭ. Резистор R_e выполняет одновременно роль нагрузки в выходной цепи транзистора и элемента ООС по напряжению.

Наличие 100%-ной ООС по напряжению означает, что в эмиттерном повторителе выходной сигнал и сигнал обратной связи равны.

В отличие от усилителя по схеме с общим эмиттером, схема с общим коллектором не инвертирует входной сигнал. Действительно, если ко входу эмиттерного повторителя приложить увеличивающееся по уровню напряжение, то это приведет к

увеличению базового, а, соответственно, и эмиттерного тока транзистора. В результате этого будет увеличиваться падение напряжения на сопротивлении нагрузки каскада и, соответственно, его выходное напряжение. Таким образом, входной и выходной сигналы в схеме будут изменяться в фазе.

Эквивалентная схема каскада с ОК представлена на рисунке 2.36. Воспользуемся схемой и получим математические соотношения для расчета основных параметров каскада.

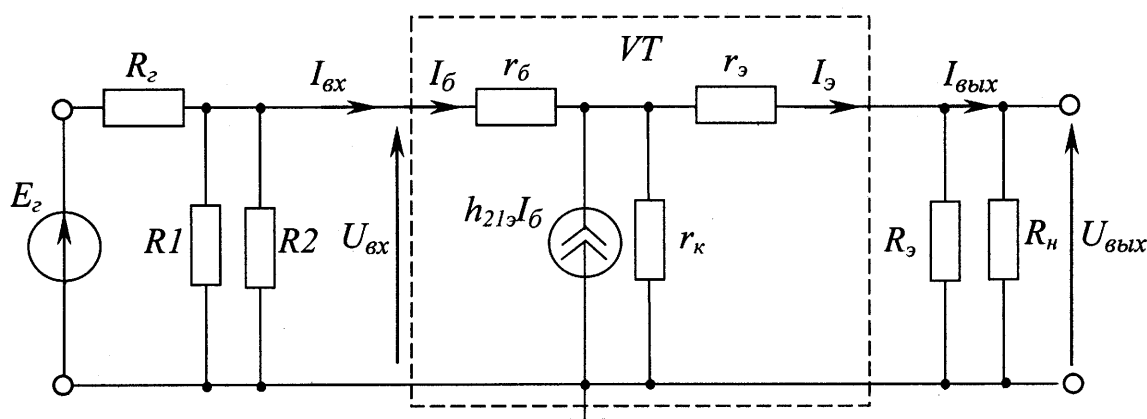


Рисунок 2.36 – Эквивалентная схема повторителя напряжения для области средних частот

Обозначим через $R_{экв}$ сопротивление в выходной цепи каскада:

$R_{экв} = r_k \parallel [r_c + (R_э \parallel R_н)]$. Тогда *входное сопротивление* каскада с ОК равно

$$R_{вх} = \frac{U_{вх}}{I_{вх}} = \frac{I_б [r_б + R_{экв} (1 + h_{21э})]}{I_б} \approx \frac{h_{21э} R_э R_н}{R_э + R_н}. \quad (2.74)$$

Если $R_э \ll R_н$, то можно принять

$$R_{вх} \approx h_{21э} R_э. \quad (2.75)$$

Как видно из выражения (2.74), входное сопротивление каскада с ОК изменяется с изменением сопротивления нагрузки.

При выводе уравнения для входного сопротивления каскада не учитывалось сопротивление базового делителя. Однако в реальных схемах значение входного сопротивления ограничено также и сопротивлением делителя в цепи базы. Для обеспечения хорошей температурной стабильности работы каскада необходимо, чтобы выполнялось условие $R1||R2 \leq R_э$. В то же время для обеспечения высокого входного сопротивления требуется, чтобы делитель не шунтировал входное сопротивление каскада, то есть, должно выполняться условие $R1||R2 \gg R_{вх}$. Поэтому на практике приходится либо использовать непосредственную связь с источником сигнала (без делителя), либо искусственно повышать сопротивление цепи смещения за счет введения отрицательной ОС.

Выходное сопротивление каскада можно найти, используя выражение

$$R_{вых} = R_э \parallel \left(r_э + \frac{r_B}{1 + h_{21э}} \right) \approx R_э \parallel r_э. \quad (2.76)$$

В частном случае при достаточно большом значении коэффициента передачи тока базы и низкоомном источнике входного сигнала можно полагать

$$R_{вых} \approx r_э. \quad (2.77)$$

Поскольку дифференциальное сопротивление эмиттерного перехода $r_э$ сильно зависит от тока эмиттера $i_э$, то с увеличением тока эмиттера сопротивление $r_э$ существенно уменьшается и, соответственно, существенно уменьшается $R_{вых}$. В используемых на практике каскадах повторителей напряжения, как правило, $R_{вых} = 100 \dots 200 \text{ Ом}$.

Коэффициент усиления напряжения каскада найдем с учетом того, что $r_э \ll r_K$, используя выражение

$$K_U = \frac{U_{вых}}{U_{вх}} = \frac{I_э (r_K \parallel R_э \parallel R_H)}{I_B R_{вх}} = \frac{(1 + h_{21э})(r_K \parallel R_э \parallel R_H)}{r_B + (1 + h_{21э})(r_K \parallel R_э \parallel R_H)} < 1. \quad (2.78)$$

Учитывая, что $r_K \gg R_n$, при выполнении условия $R_n > R_э$ выражение (2.78) можно записать в виде

$$K_U = \frac{h_{21э} R_э}{r_B + h_{21э} R_э}. \quad (2.79)$$

Анализ выражения (2.79) показывает, что коэффициент усиления напряжения каскада с ОЭ всегда меньше единицы. В реальных схемах эмиттерных повторителей наибольшее значение коэффициента усиления может достигать значений $K_U = 0,9 \dots 0,9995$.

Коэффициент усиления тока в каскаде с ОК может быть найден с учетом допущений: $r_э \ll R_э \parallel R_n$, $r_K \gg R_э \parallel R_n$. При этом выражение для коэффициента усиления тока примет вид

$$K_I = \frac{I_{вых}}{I_{вх}} = \frac{I_n}{I_э} \approx (1 + h_{21э}) \frac{R_э \parallel R_n}{R_n}. \quad (2.80)$$

Как видно из (2.80), коэффициент усиления тока каскада с ОК значительно больше единицы, но меньше, чем каскада с ОЭ при использовании того же транзистора. За счет большого усиления по току в каскаде с ОК обеспечивается усиление мощности.

Частотные свойства эмиттерного повторителя полностью определяются частотными свойствами применяемого транзистора и емкостью разделительных конденсаторов. Благодаря наличию 100 %-ой ООС каскад с ОК является более высокочастотным, по сравнению с каскадом с ОЭ.

Таким образом, усилительный каскад с ОК характеризуется следующими параметрами:

- *высоким входным и низким выходным* сопротивлением;
- коэффициент усиления напряжения меньше единицы;

- коэффициентом усиления тока почти таким же, как и в схеме с ОЭ;
- полосой пропускания большей, чем в каскаде с ОЭ (за счет расширения в область НЧ).

Одним из достоинств эмиттерного повторителя является то, что амплитуда входного сигнала для режима класса А может достигать половины напряжения источника питания, не приводя к искажению выходного сигнала. Данное свойство и низкое выходное сопротивление и определили их применение в качестве согласующих (буферных) каскадов.

2.8 Усилители постоянного тока

2.8.1 Особенности схемотехники УПТ

Как указывалось ранее, *усилителями постоянного тока* (УПТ) называют усилители, которые обеспечивают усиление входного сигнала в диапазоне частот от $f_n = 0$ до некоторой частоты f_b , то есть способны усиливать как переменную, так и постоянную составляющую входного сигнала. АЧХ УПТ имеет вид, представленный на рисунке 2.37.

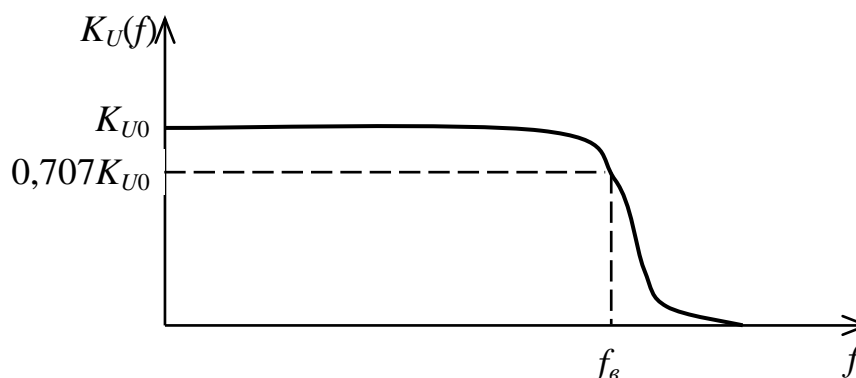


Рисунок 2.37 – Вид АЧХ усилителя постоянного тока

Ранее было показано, что спад АЧХ усилителя в области низких частот обусловлен наличием разделительных и блокировочных конденсаторов. Следовательно, чтобы обеспечить усиление постоянной составляющей (постоянного напряжения

или тока), необходимо исключить конденсаторы из схемы усилителя. Кроме этого, наличие конденсаторов существенно затрудняет реализацию усилителей в виде интегральных микросхем. В интегральных усилителях используются непосредственные связи между каскадами. В этом случае коллектор предыдущего каскада усилителя непосредственно (не через разделительный конденсатор) связан с базой последующего каскада (рисунок 2.38). В такой схеме возникает необходимость включать в эмиттерные цепи транзисторов дополнительные резисторы $R_э$. В первую очередь это связано с необходимостью обеспечить в маломощных каскадах режим класса А, а при больших напряжениях на переходе база-эмиттер транзистора (в схеме на рисунке 2.38 $U_{БЭ i} = U_{КЭ i-1}$) это практически невозможно. Кроме этого при заземленном эмиттере возникает необходимость ограничивать напряжение источника питания $E_к$, поскольку для большинства транзисторов напряжение $U_{БЭ}$ не должно превышать 5 В.

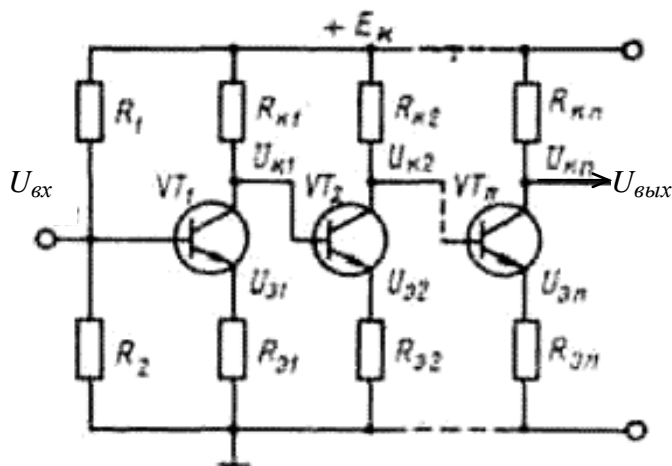


Рисунок 2.38 – Схема многокаскадного УПТ

Предположим, что транзисторы всех n каскадов усилителя на рисунке 2.38 работают в одинаковом режиме, то есть их коллекторные токи покоя $I_{К0i}$, определяющие режим класса А, равны между собой. Запишем выражения для напряжений на выводах транзисторов относительно общего провода («земли»):

$$\left. \begin{aligned} U_{K1} &= U_{KЭ01} + U_{Э1} = U_{B2} = U_{BЭ02} + U_{Э2}, \\ U_{K2} &= U_{KЭ02} + U_{Э2} = U_{B3} = U_{KЭ02} + U_{K1} - U_{BЭ02} > U_{K1}, \\ U_{K3} &= U_{KЭ03} + U_{Э3} = U_{B4} = U_{KЭ03} + U_{K2} - U_{BЭ03} > U_{K2}, \\ U_{Kn} &= U_{KЭ0n} + U_{Эn} = \dots > U_{K(n-1)}, \end{aligned} \right\} \quad (2.81)$$

$$U_{Ki} = E_K - I_{K0i} R_{ki}. \quad (2.82)$$

Поскольку по условию токи покоя I_{K0} всех транзисторов равны, то для выполнения неравенств (2.81) с учетом (2.82) сопротивление резистора R_k в каждом последующем каскаде должно быть меньше, чем в предыдущем. А это приведет к тому, что коэффициент усиления напряжения K_U каждого последующего каскада будет также меньше, чем предыдущего каскада (см. п. 2.7.1).

Кроме этого, поскольку у всех каскадов положение ИРТ одинаково (по условию), то и напряжения $U_{KЭ0}$ транзисторов всех каскадов также должны быть одинаковы. С учетом этого из (2.81) следует, что

$$U_{Э1} < U_{Э2} < U_{Э3} < \dots < U_{Эn},$$

а поскольку

$$U_{Эi} = I_{Э0i} R_{Эi} \approx I_{K0i} R_{Эi},$$

то $R_{Э}$ каждого последующего каскада должно быть больше, чем предыдущего, что, в свою очередь, также приводит к уменьшению коэффициента усиления напряжения с увеличением номера каскада за счет увеличения глубины ООС.

Таким образом, получить достаточно большой коэффициент усиления напряжения в схеме многокаскадного усилителя постоянного тока (рисунок 2.38) посредством введения дополнительных каскадов практически не возможно, так как коэффициент усиления каждого последующего каскада уменьшается по сравнению с ко-

эффициентом усиления предыдущего и на практике K_U уже четвертого-пятого каскадов стремится к единице.

Для уменьшения глубины отрицательной обратной связи и увеличения, таким образом, коэффициента усиления в эмиттерные цепи каскадов следует включить элемент, сопротивление которого по постоянному току велико, а по переменному – мало. Таким элементом, например, является стабилитрон, при включении которого необходимо обеспечить, чтобы эмиттерный ток транзистора изменялся в пределах рабочего диапазона токов стабилитрона (в пределах диапазона изменения тока стабилизации).

Схема двухкаскадного усилителя с использованием стабилитрона показана на рисунке 2.39. Хотя коэффициенты усиления отдельных каскадов по-прежнему не одинаковы ($R_{K1} \neq R_{K2}$), их различие меньше, чем в усилителе, изображенном на рисунке 2.38.

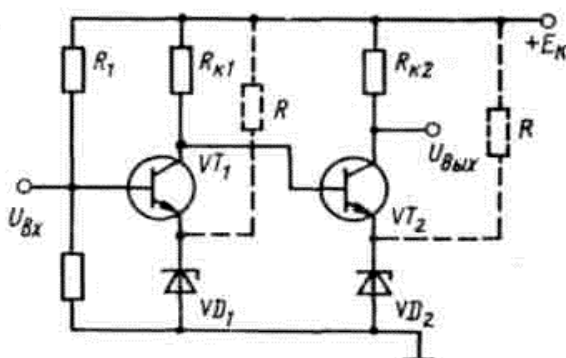


Рисунок 2.39 – Схема УПТ с уменьшенной глубиной ООС

Резисторы R (в схеме на рисунке 2.39 показаны пунктиром), включают в том случае, когда ток покоя эмиттера $I_{Э0}$ меньше требуемого значения начального тока стабилизации.

Еще один из возможных способов снижения напряжения $U_{БЭ0}$ с помощью стабилитрона показан на рисунке 2.40. Напряжение покоя эмиттерного перехода транзистора $VT2$ формируется с помощью элементов $VD1$, $R6$ и $R7$. При этом элементы $VD1$ и $R6$ образуют базовый делитель напряжения. Стабилитрон $VD1$ понижает напряжение покоя первого транзистора U_{K1} до приемлемого уровня его на базе транзистора $VT2$.

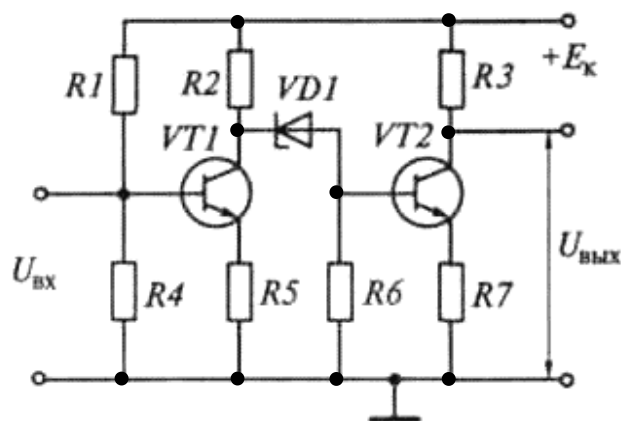


Рисунок 2.40 – Усовершенствованная схема УПТ

Одним из существенных недостатков рассмотренных схем УПТ является высокий дрейф выходного напряжения. Под **дрейфом** напряжения усилителя понимают изменения его выходного напряжения, обусловленные внутренними процессами в усилителе и не связанные со входным напряжением. Причиной дрейфа выходного напряжения является то, что из-за отсутствия разделительных конденсаторов медленные изменения токов и напряжений в каждом из каскадов, вызванные нестабильностью напряжения питания, изменениями параметров элементов схемы вследствие старения или колебаний температур и т. д., передаются от каскада к каскаду в виде сигнала помехи, усиливаясь наравне с полезным сигналом.

В настоящее время вместо УПТ с непосредственными связями между каскадами на практике (особенно в интегральной схемотехнике) в основном применяют дифференциальные усилительные каскады (ДК).

2.8.2 Дифференциальный усилительный каскад

Дифференциальный каскад – это усилитель постоянного тока с двумя входами, относительно которых коэффициенты усиления напряжения равны по величине и противоположны по знаку.

Дифференциальный каскад, как и любой УПТ, не содержит разделительных конденсаторов. Но по сравнению с ранее рассмотренными схемами УПТ, он обладает рядом достоинств: *высокой стабильностью параметров* при воздействии раз-

личных дестабилизирующих факторов (нестабильности напряжения питания, изменении температуры и др.), *большими коэффициентами усиления* тока и напряжения, высокой степенью подавления *синфазных помех*. Это обусловило широкое применение ДК при построении усилителей в интегральном исполнении. В частности, ДК составляют основу операционных усилителей (ОУ).

По принципу построения ДК – это *балансный (мостовой) усилительный каскад параллельного типа*. Его создают на основе **симметричного каскада с эмиттерной связью**. ДК содержит два идентичных плеча, работающих, как правило, на общую нагрузку. Типовая схема дифференциального усилительного каскада приведена на рисунке 2.41.

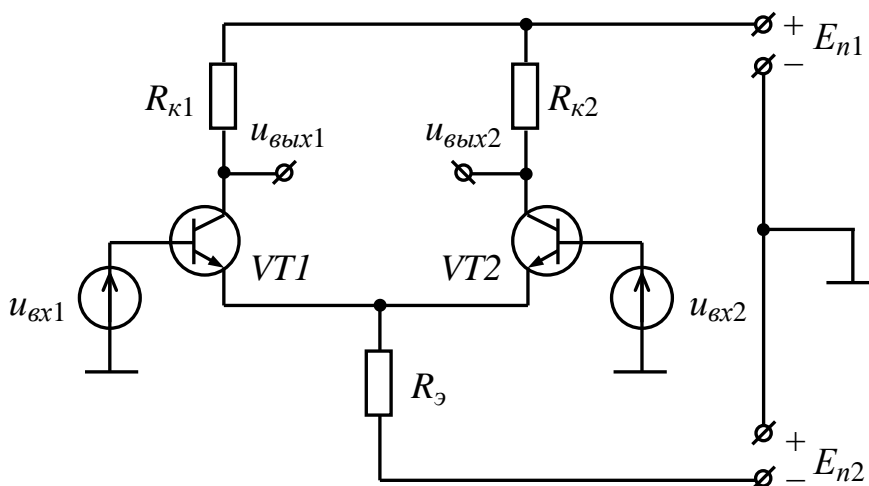


Рисунок 2.41 – Типовая схема дифференциального каскада

Как видно из рисунка 2.41, ДК содержит два транзистора, эмиттеры которых соединены в общую точку. В цепь эмиттеров включен общий резистор R_9 , через который протекают постоянные токи эмиттеров. Транзисторы обоих плеч усилителя работают в режиме класса *A*. Благодаря наличию в схеме двух разнополярных источников питания $+E_{n1}$ и $-E_{n2}$, потенциалы баз транзисторов $VT1$ и $VT2$ относительно общего провода равны нулю. Это дает возможность подавать входные сигналы от источников $u_{вх1}$ и $u_{вх2}$ без применения разделительных конденсаторов. Кроме этого

входной сигнал может содержать не только переменную, но и постоянную составляющую.

Сигнал, подлежащий усилению, может быть подан на любой из входов ДК относительно общего провода (при заземленном втором входе), либо одновременно между двумя входами (как показано на рисунке 2.41). Независимо от этого в ДК всегда усиливается *дифференциальный* (разностный) сигнал. Для действующих значений входных напряжений можно записать

$$U_{ex.диф} = U_{ex1} - U_{ex2} \quad (2.83)$$

Именно это свойство ДК обеспечивает подавление в нем *синфазной помехи*. Под *синфазной помехой* понимают напряжение, одинаково действующее на обоих входах усилителя (то есть имеющее одинаковую величину и фазу или полярность). Источником синфазной помехи может быть, например, внешнее электромагнитное поле, создающее напряжение наводки одновременно на двух входах ДК.

Нагрузка к выходу дифференциального усилительного каскада также может быть подключена несколькими способами:

- между коллектором левого или правого транзистора (или одновременно двух транзисторов) и общим проводом;
- между коллекторами транзисторов.

Рассмотрим особенности использования ДК при разных способах подключения источника сигнала и нагрузки.

2.8.2.1 Работа ДК при использовании одного из входов. В этом случае один из двух входов усилителя (например, правый) не используется, то есть, заземлен (рисунок 2.42).

Пусть $u_{ex1} = u_{ex} \neq 0$, а $u_{ex2} = 0$. Входное напряжение u_{ex} транзистора $VT1$ передается на его собственный коллектор и на коллектор соседнего транзистора $VT2$. При этом часть схемы, содержащая элементы $R_{к1}$, $VT1$ и $R_{э}$, может рассматриваться как

каскад с общим эмиттером, содержащий в эмиттерной цепи элемент цепи ООС, а часть схемы, включающая элементы $R_{к2}$, $VT2$ и $R_э$ – как каскад с общей базой.

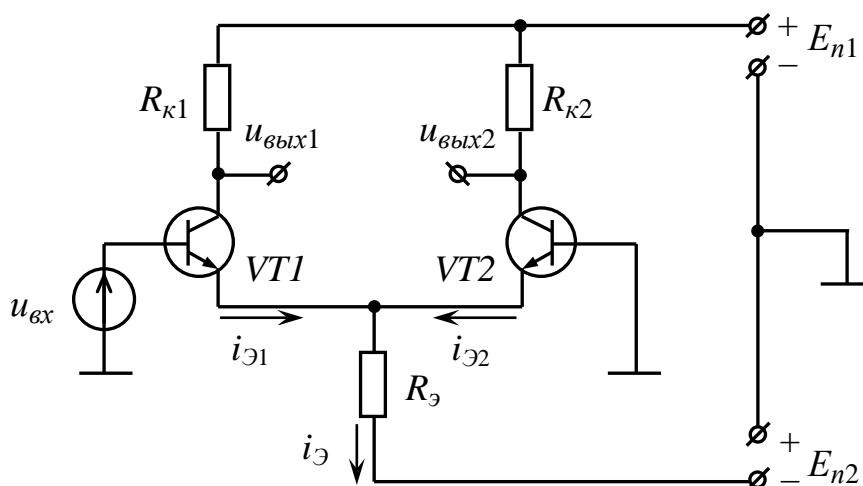


Рисунок 2.42 – Работа ДК с заземленным одним из входов

При положительной полуволне напряжения $u_{вх}$ транзистор $VT1$ приоткрывается, ток коллектора (а, следовательно, и ток эмиттера) этого транзистора увеличивается по сравнению с током покоя $I_{к0VT1}$, сохраняя закон изменения входного напряжения. Напряжение на коллекторе транзистора $u_{вых1}$ при этом уменьшается. При отрицательной полуволне входного напряжения наоборот, транзистор приоткрывается и напряжение на его коллекторе увеличивается. Таким образом, напряжение на коллекторе транзистора $VT1$ изменяется в противофазе с входным напряжением.

Положительному приращению коллекторного тока транзистора $VT1$ соответствует положительное приращение тока эмиттера $\Delta i_{э1}$ этого транзистора. При этом на резисторе $R_э$ будет иметь место приращение падения напряжения, полярность которого такова («плюс» – на эмиттере, «минус» – на базе транзистора $VT2$), что транзистор $VT2$ приоткрывается и напряжение на его коллекторе $u_{вых2}$ возрастает. При отрицательной полуволне напряжения $u_{вх}$ транзистор $VT2$ приоткрывается и напряжение на его коллекторе уменьшается. Следовательно, фаза напряжения $u_{вых2}$ повторяет фазу входного напряжения.

Обозначим коэффициенты усиления напряжения левого и правого плеч каскада через $K_{собств}$ и $K_{сосед}$ соответственно. Тогда действующие выходные напряжения будут определяться выражениями:

$$U_{вых1} = -K_{собств} U_{вх}, \quad (2.84)$$

$$U_{вых2} = K_{сосед} U_{вх}. \quad (2.85)$$

Знак минус в выражении (2.84) учитывает, что напряжение с базы на коллектор транзистора $VT1$ передается с изменением фазы на 180° (как и в каскаде с ОЭ).

Передачу входного напряжения $U_{вх}$ на коллектор транзистора $VT2$ можно условно разбить на два этапа. Во-первых, как в схеме с ОК, напряжение с входа транзистора $VT1$ передается в точку соединения эмиттеров (то есть на резистор R_9) с коэффициентом передачи

$$K_9 = \frac{U_9}{U_{вх}}. \quad (2.86)$$

Во-вторых, напряжение передается с эмиттера $VT2$ на его коллектор. При этом $VT2$ работает в схеме с ОБ. На обоих этапах передачи фаза напряжения не меняется (как показано выше). Из схемы (рисунок 2.42) видно, что U_9 – лишь часть входного напряжения $U_{вх}$, так как схема является повторителем напряжения, а, следовательно, $K_9 < 1$. Таким образом, составной коэффициент передачи входного напряжения на промежуток эмиттер–база $VT2$ равен K_9 , а передача напряжения с эмиттера в область коллектора транзистора $VT2$ будет осуществляться с усилением равным $SR_{к2}$, где $S = \frac{h_{21Э}}{h_{11Э}}$ – крутизна транзистора. Поэтому при идентичных параметрах плеч каскада коэффициент передачи входного сигнала на выход $VT2$ можно представить выражением

$$K_{cосед} = K_9 SR_{к2}, \quad (2.87)$$

а собственный коэффициент передачи левого плеча, с учетом влияния транзистора VT2, будет определяться выражением

$$K_{собств} = (1 - K_9) SR_{к1}. \quad (2.88)$$

Коэффициент K_9 находится с учетом того, что при передаче напряжения с базы на эмиттер транзистор VT1 работает как эмиттерный повторитель. Тогда

$$K_9 = \frac{R_{вых}}{R_{вх}} = \frac{R_9 \| h_{11B}}{(R_9 \| h_{11B}) + h_{11B}} = \frac{1}{2 + \varepsilon}, \quad (2.89)$$

где $\varepsilon = \frac{h_{11B}}{R_9}$;

$h_{11B} = r_9 + (1 - h_{21B})r_B \approx r_9$ – входное сопротивление каскада с ОБ.

Из полученного выражения следует, что если $R_9 \gg h_{11B}$ ($\varepsilon \rightarrow 0$), то $K_9 \approx 0,5$ и при равных сопротивлениях резисторов $R_{к1}$, $R_{к2}$, а также идентичных параметрах транзисторов VT1 и VT2 коэффициенты усиления напряжения каждого из плеч примерно равны ($K_{cосед} \approx K_{собств} = K_U$), то есть **напряжения на коллекторах транзисторов VT1 и VT2 одинаковы по амплитуде и противоположны по фазе**. Поэтому при использовании двух выходных напряжений получается идеальный *фазоинверсный каскад*. **Коэффициенты усиления напряжения** при этом равны

$$K_{собств} \approx -\frac{h_{219} R_{к}}{2h_{119}}, \quad (2.90)$$

$$K_{coc} \approx \frac{h_{219} R_{к}}{2h_{119}}. \quad (2.91)$$

Как видно из выражений (2.90) и (2.91), коэффициент усиления напряжения в ДК, при подаче усиливаемого сигнала на один его вход, **не может быть больше половины** коэффициента усиления напряжения каскада с ОЭ, если параметры элементов каскадов идентичны.

Входное сопротивление каскада равно

$$R_{\text{вх}} = \frac{R_3 h_{11Б}}{R_3 + h_{11Б}} + h_{11Э} \approx h_{11Б} + h_{11Э}. \quad (2.92)$$

Примерное равенство (2.92) выполняется, если $R_3 \gg h_{11Б}$. Как видно из последнего выражения, входное сопротивление каскада немного больше, чем аналогичного каскада с ОЭ.

Если же в схеме (рисунок 2.42) закорочен не правый, а левый вход ($u_{\text{вх}2} \neq 0$, $u_{\text{вх}1} = 0$), то ввиду симметрии схемы все процессы будут происходить аналогично.

Ток $i_Э$ в общем резисторе схемы R_3 при положительной полуволне входного сигнала равен

$$i_Э = i_{Э1} + i_{Э2} = I_{Э0VT1} + \Delta i_{Э1} + I_{Э0VT2} - \Delta i_{Э2}, \quad (2.93)$$

где $I_{Э0VT1}$, $I_{Э0VT2}$ – токи покоя эмиттерных переходов транзисторов в режиме класса А;

$\Delta i_{Э1}$, $\Delta i_{Э2}$ – изменения эмиттерных токов транзисторов, вызванные переменным сигналом, действующим на входе транзистора $VT1$.

При полностью идентичных параметрах обеих плечей схемы, выражение (2.93) можно привести к виду

$$i_Э = I_{Э0VT1} + I_{Э0VT2},$$

то есть в резисторе R_3 протекают только токи покоя транзисторов. Таким образом, ООС по току, цепь которой образована за счет резистора R_3 , на переменном токе не действует и на величину коэффициентов усиления напряжения не влияет.

2.8.2.2 Работа ДК при подаче сигнала на два входа. При использовании ДК как **дифференциального усилителя**, входное напряжение подают одновременно на два входа, а нагрузку включают между коллекторами транзисторов (рисунок 2.43).

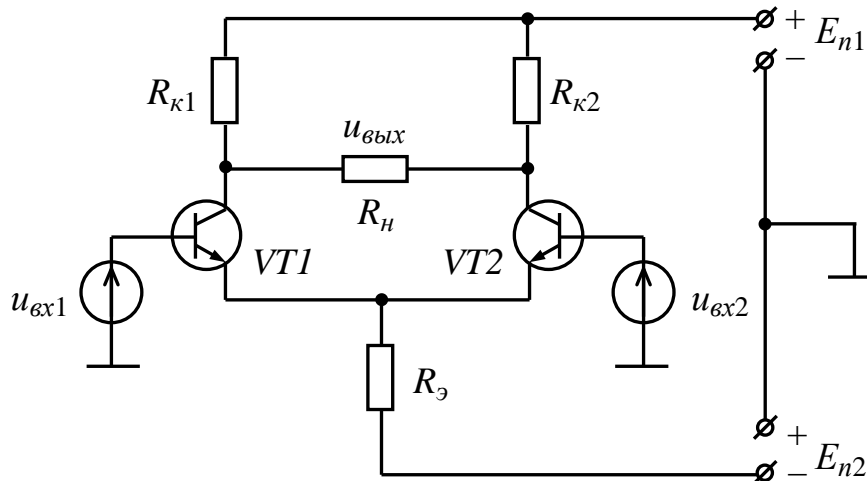


Рисунок 2.43 – Включение ДК по схеме дифференциального усилителя

Выходное напряжение при таком использовании дифференциального каскада определяется выражением

$$u_{\text{вых}} = u_{\text{вых1}} - u_{\text{вых2}} = (K_{\text{собств}} + K_{\text{сос}})(u_{\text{ex2}} - u_{\text{ex1}}). \quad (2.94)$$

Как видно из рисунка 2.43, при использовании ДК в таком включении входные сигналы подают одновременно на оба его входа, то есть $u_{\text{ex1}} \neq 0$ и $u_{\text{ex2}} \neq 0$. При использовании симметричного выхода каскад нечувствителен к так называемым **синфазным входным напряжениям**, то есть напряжениям, действующим одновременно на двух входах и одинаковым по амплитуде и по фазе. Это является ценным свойством ДК и позволяет, например, избавиться от помех на входных проводах, которые иногда имеют большую длину. Кроме этого каскад не чувствителен к изменениям питающего напряжения (пульсациям) и температуры окружающей среды, которые, как правило, вызывают дрейф выходного напряжения в обычных каскадах УПТ. Указанное свойство может быть реализовано, если схема полностью

симметрична, то есть $R_{\kappa 1} = R_{\kappa 2}$, а параметры транзисторов $VT1$ и $VT2$ идентичны. В этом случае $u_{вых} = u_{вых1} - u_{вых2} = 0$ и усиливается только полезный сигнал.

На практике обеспечить полную симметричность схемы достаточно сложно. Следовательно, всегда имеет место синфазная составляющая входного сигнала $\Delta u_{вх\ cф} = u_{вх1\ cф} - u_{вх2\ cф} \neq 0$.

Коэффициент передачи синфазного сигнала на один из выходов каскада, характеризующий изменение коллекторного напряжения $\Delta u_{К\ cф}$ при действии входного синфазного сигнала $\Delta u_{вх\ cф}$ можно определить из выражения

$$K_{U\ cф} = \frac{\Delta u_{К\ cф}}{\Delta u_{вх\ cф}} = -\frac{h_{21Э} R_{\kappa}}{2R_{вх\ cф}}, \quad (2.95)$$

где $R_{вх\ cф}$ – **входное сопротивление** каскада для синфазного сигнала, определяемое из выражения

$$R_{вх\ cф} = \frac{r_B}{2} + h_{21Э} \left(\frac{r_Э}{2} + R_э \right). \quad (2.96)$$

Если $R_э \gg r_Э$ и $h_{21Э} R_э \gg r_B$ (что всегда выполняется в практических схемах), то (2.96) примет вид

$$R_{вх\ cф} \approx h_{21Э} R_э$$

и, следовательно, можно записать

$$K_{U\ cф} \approx -\frac{R_{\kappa}}{2R_э}. \quad (2.97)$$

Коэффициент усиления дифференциального напряжения при симметричной нагрузке ДК определяется по формуле

$$K_{U \text{ диф}} = \frac{u_{\text{вых1}} - u_{\text{вых2}}}{u_{\text{вх2}} - u_{\text{вх1}}} = \frac{h_{21Э} \left[R_k \left\| \left(\frac{R_H}{2} \right) \right\| \right]}{h_{11Э}}. \quad (2.98)$$

Из выражения (2.98) следует, что при $R_H \gg R_k$, коэффициент усиления напряжения ДК равен коэффициенту усиления напряжения каскада с ОЭ, идентичного одному плечу дифференциального каскада, то есть

$$K_{U \text{ диф}} \approx \frac{h_{21Э} R_k}{h_{11Э}}. \quad (2.99)$$

Одним из основных применений ДК является усиление малых сигналов на фоне больших синфазных помех. Поэтому качество ДК оценивают с помощью *коэффициента подавления синфазного сигнала*, определяемого как отношение коэффициента усиления дифференциального сигнала к коэффициенту передачи синфазного сигнала, то есть

$$K_{\text{под}} = \frac{K_{U \text{ диф}}}{K_{U \text{ сф}}} \approx \frac{2h_{21Э} R_э}{h_{11Э}}. \quad (2.100)$$

Таким образом, из (2.100) следует, что для уменьшения синфазной составляющей в выходном сигнале ДК целесообразно использовать транзисторы с большим коэффициентом передачи тока базы, а также устанавливать резистор $R_э$ с как можно большим сопротивлением. Последнее возможно только до некоторого предельного значения, определяемого минимально необходимыми токами покоя транзисторов. В практических схемах ДК вместо резистора $R_э$ обычно используют транзистор (нелинейный элемент), включенный по схеме источника стабильного тока (рисунок 2.44). Такое включение транзистора $VT3$ обеспечивает большое сопротивление в эмиттерной цепи ДК на переменном токе (за счет создания на переменном токе глубокой

ООС) и малое сопротивление на постоянном токе, при котором обеспечивается номинальный режим работы транзисторов $VT1$ и $VT2$.

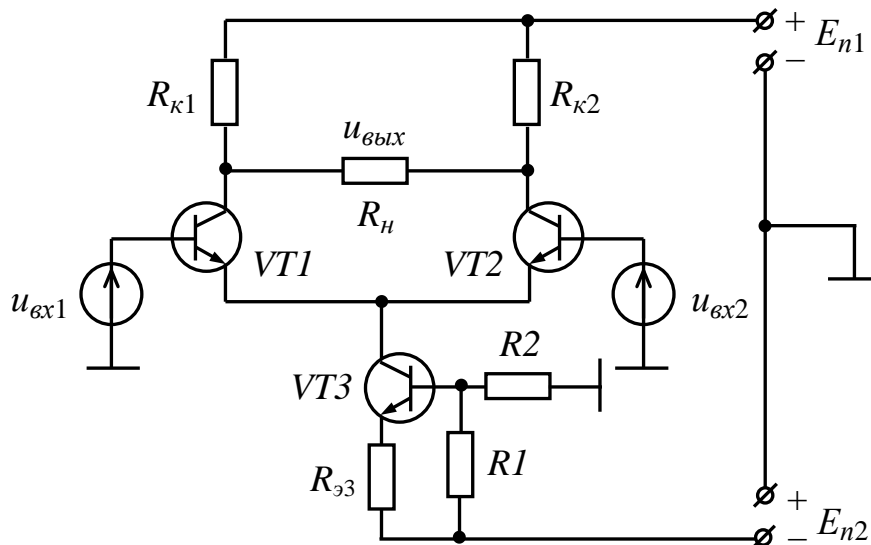


Рисунок 2.44 – ДК с источником стабильного тока

Входное сопротивление ДК для дифференциального сигнала определяются по формуле

$$R_{вх\ диф} = \frac{\Delta U_{вх}}{I_{вх}} \approx 2[r_B + (1 + h_{21Э})r_Э] = 2h_{11Э}, \quad (2.101)$$

то есть в два раза больше, чем в усилительном каскаде с ОЭ.

Выходное сопротивление ДК для дифференциального сигнала при большом сопротивлении коллекторной области r_k транзисторов равно

$$R_{вых\ диф} \approx 2R_k, \quad (2.102)$$

что также в два раза больше, чем в каскаде с ОЭ.

Дифференциальный каскад широко применяется в интегральных микросхемах (в первую очередь – в операционных усилителях) благодаря наличию у него следующих положительных свойств:

а) *нечувствительность к синфазным входным напряжениям*, что позволяет обеспечивать усиление входного дифференциального сигнала и подавление синфазной помехи (наводки, пульсации напряжения питания и т. д.);

б) симметрия схемы, обеспечивающая *малый дрейф нуля* и *слабую зависимость параметров усилителя от температуры и производственного разброса параметров элементов*;

в) обеспечение большого коэффициента усиления дифференциального сигнала несмотря на отсутствие блокировочного конденсатора в цепи эмиттеров.

2.9 Источники эталонного напряжения и тока

2.9.1 Генераторы стабильного тока

При разработке усилительных устройств, особенно в интегральном исполнении, часто возникает необходимость использования *источников стабильного тока* или *напряжения*, свойства которых близки к свойствам **идеальных источников постоянного тока и напряжения**. Следует отметить, что создание устройств, являющихся идеальными источниками тока и напряжения, невозможно. Однако для некоторого ограниченного диапазона изменения параметров создание устройств, имитирующих такие источники, вполне возможно. При этом могут использоваться как биполярные, так и полевые транзисторы.

Источники стабильного тока (их часто называют *генераторами стабильного тока* – ГСТ) на основе транзисторов реализуются достаточно просто. Этому способствуют некоторые особенности свойств транзисторов.

Обратимся к выходным ВАХ биполярного транзистора для схемы включения с общим эмиттером (рисунок 2.45, *а*). Из рисунка видно, что **если биполярный транзистор работает в активном режиме, то при фиксированном значении тока базы** (например, $I_B = I_{B0}$) его **выходной ток I_K мало зависит от напряжения между выводами эмиттера и коллектора $U_{КЭ}$** . Изменение сопротивления нагрузки R_n транзистора (рисунок 2.45, *б*) может вызывать существенное изменение напряжения $U_{КЭ}$ транзистора ($\Delta U_{КЭ}$ на рисунке 2.45, *а*) за счет изменения наклона нагрузочной

линии, но при фиксированном токе базы ток коллектора транзистора будет изменяться незначительно (ΔI_K на рисунке 2.45, а).

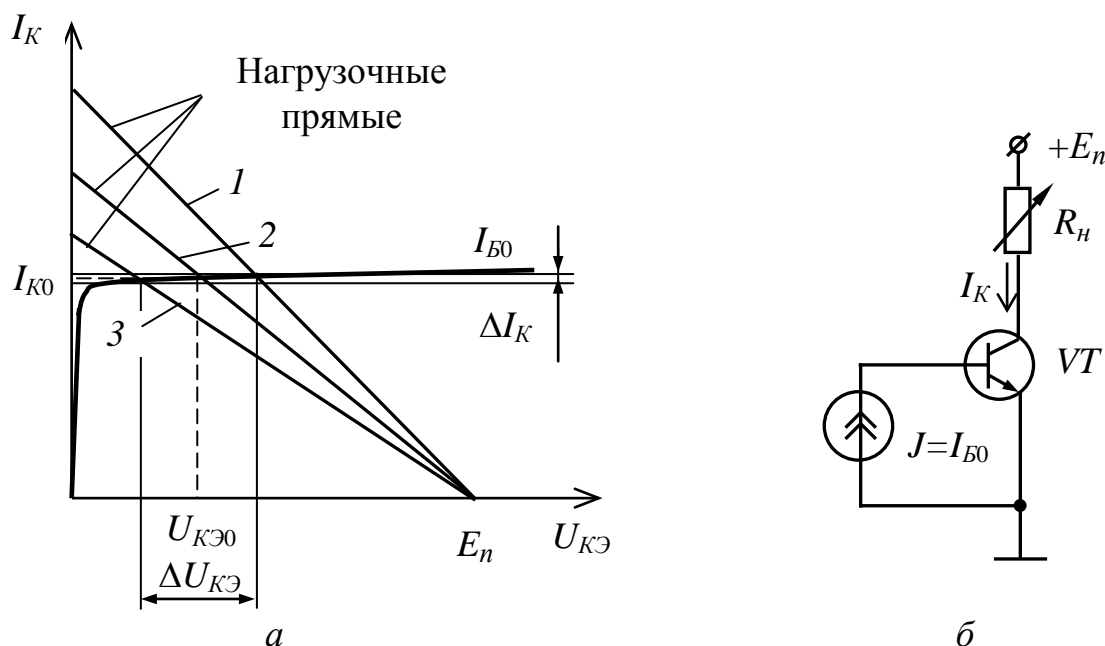


Рисунок 2.45 – Выходная ВАХ транзистора (а) и упрощенная схема ГСТ на биполярном транзисторе (б)

Следовательно, изменение сопротивления нагрузки R_n в цепи коллектора транзистора (рисунок 2.45, б) не приводит к существенным изменениям тока коллектора, то есть можно полагать, что ток коллектора в этих условиях будет стабильным.

Таким образом, чтобы получить источник тока на биполярном транзисторе, достаточно обеспечить постоянство (стабильность) тока в цепи его базы. Поскольку ток базы при неизменной температуре и напряжении на коллекторе транзистора непосредственно зависит от напряжения $U_{БЭ}$ (см. п. 1.4.3), то для поддержания неизменным значения тока базы, а, следовательно, и тока коллектора, достаточно обеспечить постоянство (стабильность) напряжения $U_{БЭ}$. С этой целью параллельно эмиттерному переходу транзистора достаточно включить элемент, **напряжение на котором не зависит от изменения внешних условий**. В простейшем случае в качестве такого элемента может быть использован *резистивный делитель*. Однако коэффициент передачи резистивного делителя практически не зависит от температуры

и от напряжения, поэтому при нестабильном напряжении питания делителя напряжения на эмиттерном переходе транзистора будет изменяться, что приведет к нестабильности коллекторного тока.

Гораздо более качественная стабилизация коллекторного тока транзистора может быть получена при использовании $p-n$ -переходов, включенных параллельно эмиттерному переходу транзистора и работающих на прямом или обратном участках ВАХ.

На рисунке 2.46, а приведена простейшая схема источника тока, в которой для стабилизации напряжения на эмиттерном переходе транзистора VT использован диод VD , смещенный в прямом направлении. Ток диода задается резистором $R_{см}$.

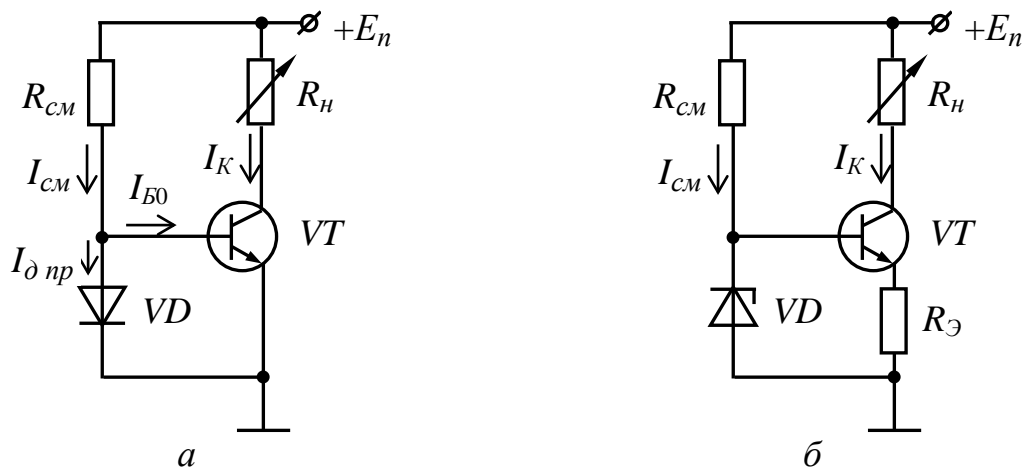


Рисунок 2.46 – Способы стабилизации тока базы биполярного транзистора

Рассмотренная схема, несмотря на ее простоту, обеспечивает достаточно хорошую стабилизацию коллекторного тока при изменении температуры в широких пределах. Это объясняется тем, что температурные изменения напряжения эмиттерного перехода компенсируются соответствующими изменениями напряжения диода. Прямая ветвь ВАХ диода и входная ВАХ биполярного транзистора, если они выполнены из одного материала (например, кремния), идентичны. Повышение температуры обычно приводит к тому, что при неизменном прямом напряжении диода U_d и напряжении $U_{БЭ}$ транзистора возрастает прямой ток диода $I_{д пр}$ или, соответственно, ток базы $I_{Б0}$ транзистора. А поскольку ток $I_{см}$ (в схеме на рисунке 2.46,

а) представляет собой сумму двух токов $I_{\partial np}$ и I_{B0} , то при повышении температуры возрастает падение напряжения на резисторе R_{cm} и, следовательно, уменьшается прямое напряжение на диоде (или, что то же самое, напряжение $U_{BЭ}$ транзистора), поддерживая тем самым неизменным ток базы, а, соответственно, и ток коллектора транзистора.

Для повышения коэффициента стабилизации выходного тока в рассмотренную схему можно ввести цепь ООС, как показано на рисунке 2.46, б. Однако введение эмиттерного резистора $R_э$ требует увеличения напряжения на эмиттерном переходе транзистора. Это может быть решено включением в схему вместо диода стабилитрона на требуемое напряжение стабилизации (рисунок 2.46, б).

В практических схемах ГСТ, особенно при реализации аналоговых электронных устройств в интегральном исполнении, вместо диода параллельно эмиттерному переходу включают транзистор в диодном включении (рисунок 2.47). Такая схема обладает некоторыми преимуществами перед схемой, приведенной на рисунке 2.46, а. Они достигаются, в первую очередь, тем, что транзисторы $VT1$ и $VT2$ выбирают одного типа с одинаковыми параметрами.

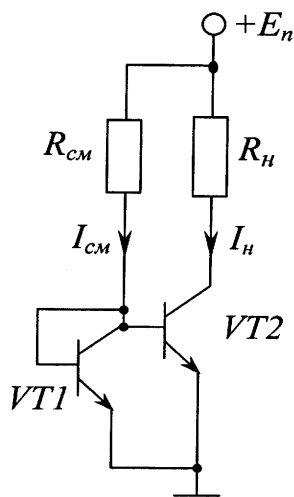


Рисунок 2.47 – Схема ГСТ с улучшенными параметрами

Проанализируем работу схемы ГСТ, приведенной на рисунке 2.47. Поскольку транзистор $VT1$ используется в диодном включении, то напряжение $U_{KB1} = 0$. Следо-

вательно этот транзистор работает на границе линейного режима и режима насыщения. При этом ток коллектора и ток базы транзистора $VT1$ связаны между собой соотношением: $I_{K1} = I_{B1}h_{21Э}$. Исходя из того, что параметры транзисторов идентичны, из очевидного условия $U_{БЭ1} = U_{БЭ2}$ следует, что $I_{B1} = I_{B2}$ и, следовательно, $I_{K1} = I_{K2} = I_n$.

Ток смещения $I_{см}$ может быть найден из выражения

$$I_{см} = I_{K1} + I_{B1} + I_{B2} = I_{K1} + \frac{2I_K}{h_{21Э}}. \quad (2.103)$$

В современных транзисторах $h_{21Э} \gg 1$, поэтому выражение (2.103) можно записать в следующем виде: $I_{см} \approx I_{K1} = I_n$.

Анализ полученных выражений показывает:

- ток нагрузки I_n повторяет ток смещения $I_{см}$ и практически равен ему. Поэтому такое соединение транзисторов в ГСТ получило название «*токовое зеркало*»;
- ток нагрузки практически не зависит от величины сопротивления нагрузки R_n (что видно из ВАХ, приведенной на рисунке 2.45, а). Изменять величину стабильного тока нагрузки I_n можно подбором сопротивления резистора $R_{см}$.

2.9.2 Источники стабильного напряжения

Источник стабильного напряжения может быть построен на основе ГСТ. Для этого достаточно выходной ток ГСТ пропустить через резистор со **стабильным** сопротивлением и снимать с него падение напряжения, которое также будет стабильным. На рисунке 2.48, а показана схема такого источника стабильного напряжения, в которой в качестве элемента со стабильным сопротивлением используется стабилитрон $VD2$ – элемент с малым дифференциальным сопротивлением. Стабилитрон $VD1$ включен в схему для выравнивания напряжений эмиттерных переходов транзисторов $VT1$ и $VT2$.

На рисунке 2.48, б приведена схема источника стабильного напряжения, обладающая более высокой стабильностью выходного напряжения благодаря тому, что в

ней нагрузка подключается к источнику через эмиттерный повторитель, входное сопротивление которого существенно выше, чем дифференциальное сопротивление стабилитрона, а выходное – очень незначительное.

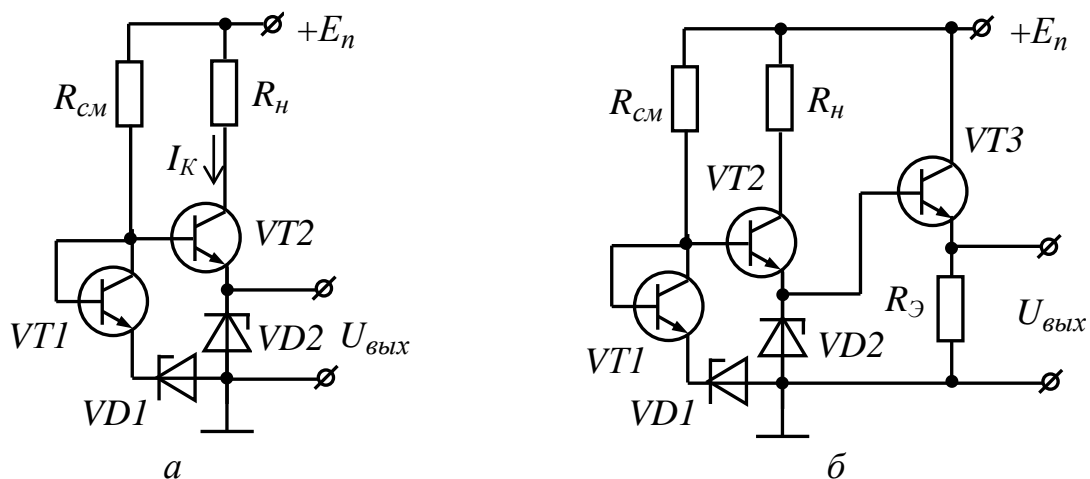


Рисунок 2.48 – Схемы генераторов стабильного напряжения

2.10 Усилители мощности

Усилителями мощности обычно называют оконечные каскады усилителей. Основное назначение оконечных каскадов – окончательное усиление сигнала, поступающего в нагрузку, до требуемой мощности. Все предыдущие каскады по сравнению с оконечным являются **маломощными**.

Оконечный каскад определяет КПД всего усилителя, поскольку он потребляет от источника питания львиную долю его мощности. В реальных схемах многокаскадных усилителей на выходные каскады приходится потребление до 80% и более мощности источника питания. Поэтому при проектировании оконечных каскадов, прежде всего, необходимо добиваться эффективного использования энергии источника питания, то есть обеспечивать высокий КПД каскада. С учетом этого требования в мощных усилителях транзисторы оконечных каскадов могут работать только в режиме класса *B* или, при высоких требованиях к уровню нелинейных искажений, класса *AB*.

В настоящее время в качестве усилителей мощности используют преимущественно *двухтактные* бестрансформаторные каскады с последовательным питанием транзисторов по постоянному току.

Двухтактным называется каскад, содержащий два транзистора (или две группы транзисторов), работающих на общую нагрузку и управляемых противофазными напряжениями.

Двухтактные бестрансформаторные каскады имеют небольшие габариты, что позволяет их реализовывать, в том числе, в интегральном исполнении. Кроме этого они характеризуются гораздо меньшими частотными и нелинейными искажениями по сравнению, например, с двухтактными трансформаторными каскадами, широко используемыми ранее.

Еще одним достоинством рассматриваемых каскадов является то, что в них при использовании двухполярного источника питания может быть осуществлена непосредственная связь с нагрузкой, то есть подключение нагрузки без громоздких разделительных конденсаторов.

Разработано несколько разновидностей двухтактных бестрансформаторных оконечных каскадов. На практике наиболее широкое применение нашли двухтактные каскады, в которых использованы транзисторы с разным типом проводимости. Такие каскады называют *каскадами с дополнительной симметрией*. На рисунке 2.49 приведен пример двухтактного каскада с дополнительной симметрией.

Транзисторы в каждом плече схемы на рисунке 2.49 включены по схеме с ОК и работают в режиме класса *AB*. Как известно, при таком включении транзистора каскад усиливает ток, но не усиливает напряжение, то есть усиление мощности достигается за счет усиления тока. Кроме этого каскад с ОК обладает низким выходным сопротивлением, что позволяет передавать усиленный сигнал в низкоомную нагрузку без значительных потерь мощности. Режим класса *AB* достигается подачей небольшого начального смещения в базовые цепи транзисторов с помощью делителя напряжения на резисторах R_1 , R_2 , R_3 . Применение режима *AB* позволяет снизить нелинейные искажения сигнала в каскаде.

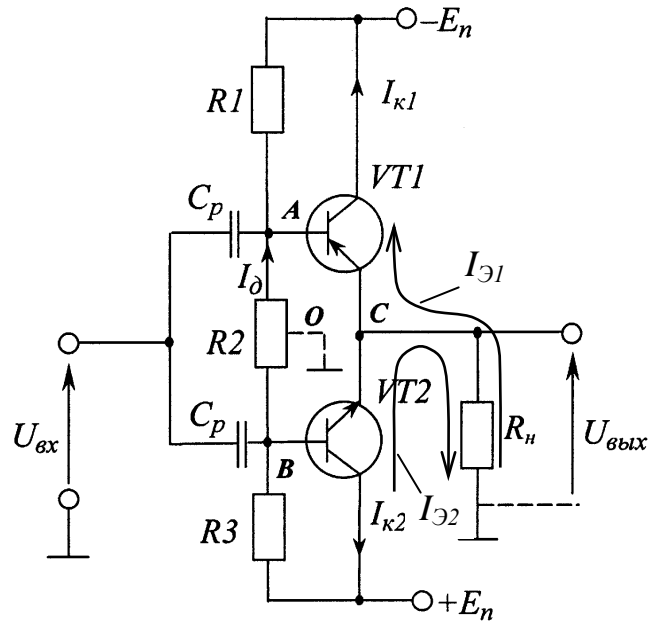


Рисунок 2.49 – Двухтактный оконечный каскад с дополнительной симметрией

На рисунке 2.50, а показано, за счет чего происходит уменьшение нелинейных искажений в двухтактном усилительном каскаде при работе в режиме АВ. При совмещении проходных характеристик транзисторов обеих плеч по напряжению $u_{БЭ}$ точками А и А' видно, что характеристика разностного тока имеет вид прямой (штриховая линия на рисунке) и ступенек, имеющих место при работе транзисторов в режиме В (рисунок 2.50, б), не возникает.

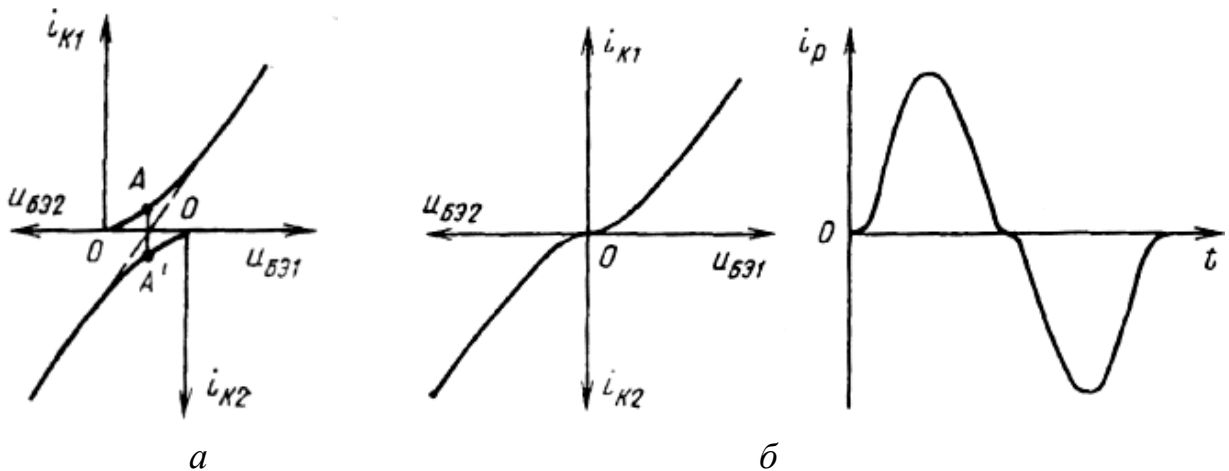


Рисунок 2.50 – Линеаризация проходной ВАХ в двухтактном каскаде

Проанализируем работу двухтактного усилительного каскада. При отсутствии входного сигнала (то есть в режиме покоя) в сопротивлении нагрузки R_n протекают небольшие токи $I_{Э1O} \approx I_{K1O}$ и $I_{Э2O} \approx I_{K2O}$. Поскольку значения этих токов равны, а направления противоположны, то они взаимно вычитаются. Следовательно, напряжение на резисторе R_n при отсутствии входного сигнала равно нулю. Токи покоя транзисторов $VT1$ и $VT2$ (соответственно I_{K1O} и I_{K2O}) задают с помощью напряжения смещения $U_{БЭO}$ этих транзисторов, созданного падением напряжения на сопротивлении $R2$. Если параметры транзисторов $VT1$ и $VT2$ идентичны, то потенциалы точек A и B (рисунок 2.49) относительно виртуального нуля (точки O) равны ($\pm U_{R2}/2$). В этом случае через транзисторы протекает одинаковый ток, а в сопротивлении нагрузки ток отсутствует.

Сопротивления резисторов $R1$, $R2$ и $R3$ находят по формулам:

$$R_1 = \frac{E_n - U_{БЭ1O}}{I_\partial}, \quad (2.104)$$

$$R_2 = \frac{U_{БЭ1O} + U_{БЭ2O}}{I_\partial}, \quad (2.105)$$

$$R_3 = \frac{E_n - U_{БЭ2O}}{I_\partial}, \quad (2.106)$$

где I_∂ – ток делителя, выбираемый из условия $I_\partial = (8...10)I_{BO}$.

На практике чаще всего вместо резистора $R2$ (рисунок 2.49) в схему включают полупроводниковые диоды (рисунок 2.51), которые обеспечивают требуемое падение напряжения при заданном токе делителя и, в то же время, имеют **малое дифференциальное сопротивление** (сопротивление переменному току). Замена $R2$ диодами **повышает температурную стабильность** каскада.

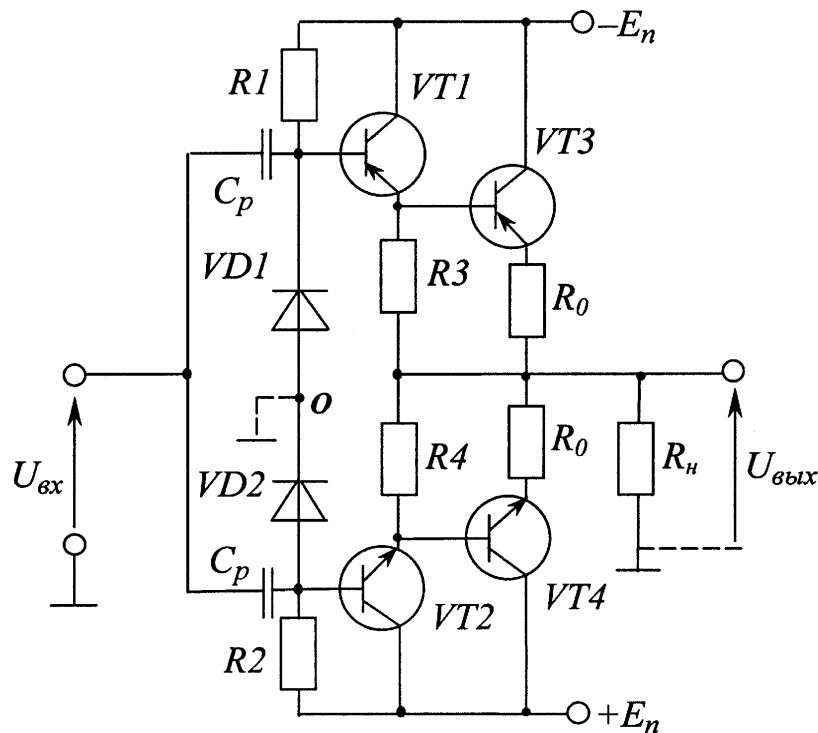


Рисунок 2.51 – Практическая схема двухтактного оконечного каскада

При подаче на вход каскада переменного сигнала транзисторы работают попеременно. В частности, при положительной полярности сигнала транзистор $VT2$ открыт, а транзистор $VT1$ закрыт. При этом открытый транзистор работает как усилительный каскад, собранный по схеме с ОК, то есть как обычный эмиттерный повторитель. При этом ток $i_{Э2}$ создает на резисторе R_n падение напряжения, совпадающее по фазе и примерно равное по величине входному напряжению. При отрицательной полярности входного сигнала функции транзисторов $VT1$ и $VT2$ меняются местами. Таким образом, процесс усиления переменного сигнала можно разбить, как бы, на два такта. Отсюда и название каскада – *двухтактный усилительный каскад*.

Анализ и расчет каждого плеча не отличается от расчета эмиттерного повторителя. Поэтому все выражения, полученные для каскада с ОК, будут справедливы для каждого плеча рассматриваемого усилителя, взятого в отдельности.

Для получения одинакового входного сопротивления каскада в разные полупериоды входного сигнала и одинакового усиления мощности в каждом плече транзисторы двухтактного каскада необходимо подбирать с идентичными параметрами. Промышленностью выпускаются так называемые комплементарные пары транзи-

стороров – то есть транзисторы со структурами $p-n-p$ и $n-p-n$ типа, имеющие одинаковые параметры (например, КТ315 и КТ361, КТ816 и КТ817 и др.).

Улучшение параметров и характеристик схем двухтактных бестрансформаторных каскадов возможно за счет различных схемотехнических решений. Например, двухтактный усилитель мощности на составных транзисторах ($VT1$, $VT3$ и $VT2$, $VT4$) со схемами термостабилизации и защиты от короткого замыкания представлен на рисунке 2.51.

В данной схеме термостабилизация осуществлена за счет введения в цепи базы транзисторов диодов $VD1$ и $VD2$, которые играют роль термозависимых сопротивлений. Для защиты выходных транзисторов от короткого замыкания в цепи нагрузки в эмиттерные цепи транзисторов включают небольшие ограничивающие сопротивления R_0 , которые в случае короткого замыкания (при $R_n = 0$) выполняют роль нагрузки, что исключает превышение допустимых значений коллекторных токов транзисторов.

2.11 Транзисторные ключи

Транзисторный ключ является основным элементом устройств цифровой электроники и многих устройств силовой электроники. Параметры и характеристики транзисторного ключа в значительной степени определяют свойства схемы (электронного устройства), в которой он используется. Знание особенностей работы транзистора в ключевом режиме является обязательным условием при разработке импульсных силовых устройств и устройств цифровой электроники.

В цифровой и силовой электронике используются транзисторные ключи, назначение которых состоит в том, чтобы создать на выходе схемы напряжение, близкое к нулю (когда ключ открыт), либо близкое к напряжению питания (когда ключ закрыт, а ток, потребляемый нагрузкой, подсоединенной к ключу, достаточно мал). Такие транзисторные ключи получили название *цифровых ключей*.

В системах передачи информации широко применяются ключи, предназначенные для того, чтобы подсоединять (отсоединять) источник входного аналогового

сигнала к приемнику (от приемника) этого сигнала. Такие ключи принято называть *аналоговыми ключами* или *аналоговыми коммутаторами*.

2.11.1 Цифровые ключи

Схема простейшего цифрового ключа на биполярном транзисторе, включенном по схеме с ОЭ, приведена на рисунке 2.52.

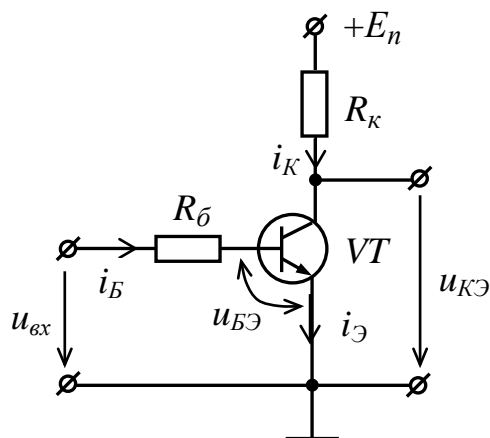


Рисунок 2.52 – Цифровой ключ на биполярном транзисторе

Проанализируем работу ключа. При отсутствии входного напряжения ($u_{вх} = 0$) транзистор находится в режиме покоя. Поскольку источник напряжения смещения эмиттерного перехода в схеме отсутствует, то этот переход заперт и транзистор находится в режиме отсечки. При этом $I_{Б0} = -I_{К0} = -I_{КБ0}$ и к эмиттерному переходу приложено напряжение $U_{БЭ0} = -U_{R_б} = -i_Б R_б = I_{КБ0} R_б$. Поскольку обратный ток коллектора очень незначительный ($I_{КБ0} \approx 0$), то даже при сопротивлении резистора $R_б$ единицы – десятки килоом напряжения $U_{БЭ0}$ не достаточно для того, чтобы надежно открыть транзистор.

Для управления цифровым ключом обычно используют напряжение импульсной формы. На рисунке 2.53 в упрощенном виде показаны временные диаграммы напряжений на входе и выходе ключа. В запертом состоянии ключа ($u_{вх} = 0$) напряжение на его выходе равно $u_{кэ} = E_n - I_{КБ0} R_к \approx E_n$. При напряжении $u_{вх} = U$ к эмит-

терному переходу транзистора приложено напряжение $u_{БЭ} = U - i_B R_{\delta}$, достаточное для отпирания транзистора и перевода его в режим насыщения. В открытом состоянии ключа на его выходе поддерживается напряжение $u_{КЭ} = U_{КЭнас}$. Напряжение насыщения у транзисторов разных типов различно и может принимать значение 0,08 ... 1 В.

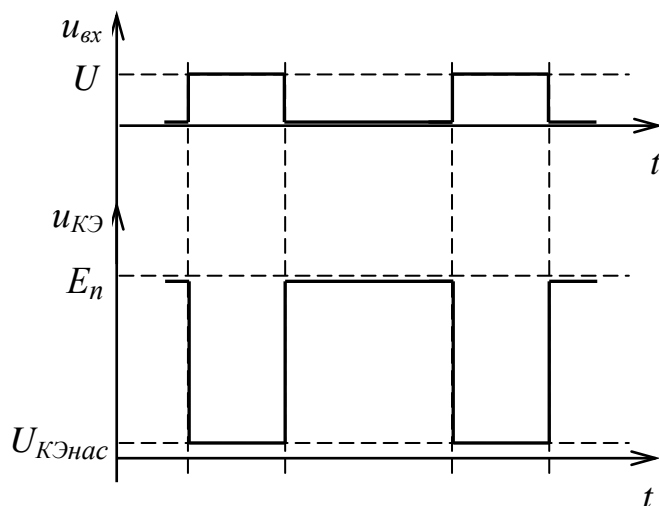


Рисунок 2.53 – Временные диаграммы напряжений на входе и выходе цифрового ключа

Как отмечалось ранее, цифровые ключи широко применяют в цифровой электронике. При этом высокому и низкому уровням напряжения $u_{КЭ}$ ставятся в соответствие логические состояния 1 или 0.

Ток коллектора в режиме насыщения ключа максимален и зависит, в основном, только от напряжения источника питания и сопротивления резистора коллекторной нагрузки, то есть

$$I_{Кнас} = \frac{E_n - U_{КЭнас}}{R_k} \approx \frac{E_n}{R_k}, \quad (2.107)$$

поскольку на практике $U_{КЭнас} \ll E_n$.

Чтобы в цепи коллектора транзистора цифрового ключа протекал ток насыщения $I_{Кнас}$, необходимо поддерживать в цепи его базы ток $I_{Бнас} = \frac{I_{Кнас}}{\beta_{cm}}$. Учитывая то, что даже в транзисторов одной серии имеет место существенный технологический разброс статического коэффициента передачи тока базы β_{cm} и, кроме этого, значение β_{cm} изменяется с изменением температуры транзистора, реальный базовый ток в открытом состоянии транзистора должен быть больше того минимального значения, которое необходимо для обеспечения режима насыщения транзистора, в несколько раз:

$$\frac{i_B}{I_{Бнас}} = S, \quad (2.108)$$

где $S = 1,5 \dots 3$ – коэффициент насыщения. С учетом этого сопротивление резистора R_6 можно определить по формуле

$$R_6 = \frac{U - u_{БЭпор}}{SI_{Бнас}}, \quad (2.109)$$

где $u_{БЭпор}$ – напряжение отпирания транзистора, приложенное к эмиттерному переходу.

Поскольку цифровой ключ работает в импульсном режиме, важными его параметрами являются *время включения* и *время выключения* ключа. При переходе ключа из одного установившегося состояния (например, «выключен») в другое («включен») требуется некоторое время, равное длительности переходного процесса. На рисунке 2.54 показаны временные диаграммы, характеризующие изменения напряжений и токов в цифровом ключе во время переходных процессов.

Как показано выше, при работе транзистора в схеме транзисторного ключа он может находиться только в одном из двух режимов – режиме отсечки и режиме насыщения. Режим усиления в такой схеме является промежуточным. Для надежного запираения транзистора в выключенном состоянии ключа на его вход подают некоторое отрицательное напряжение $u_{вх} = -U_2$. При этом на эмиттерном переходе

действует отрицательное напряжение $u_{БЭ} = -U_2 + I_{КБО}R_б$, транзистор заперт (находится в режиме отсечки) и на его коллекторе поддерживается максимально возможное напряжение $u_{КЭ} = E_n - I_{КБО}R_к$.

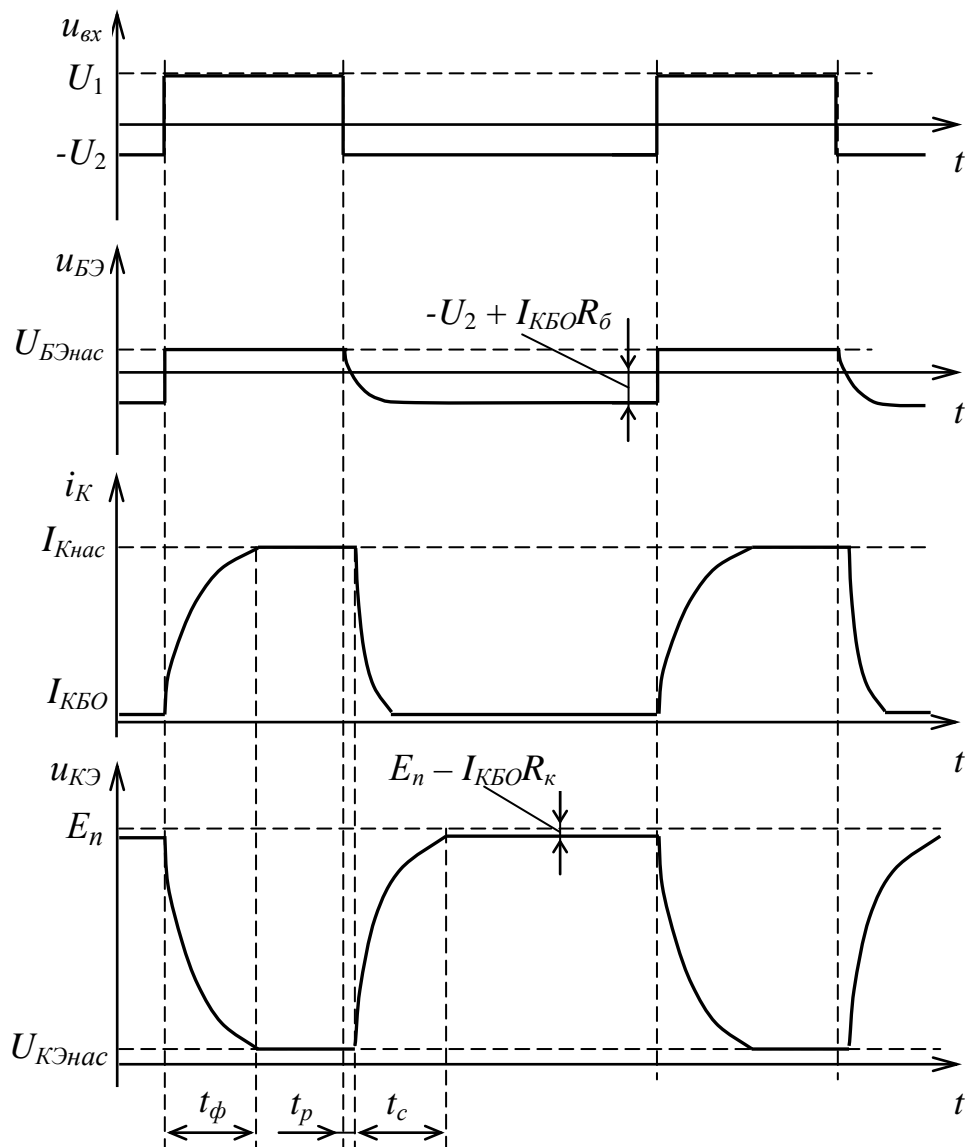


Рисунок 2.54 – Переходные процессы при переключениях цифрового ключа

При подаче на вход ключа положительного напряжения $u_{вх} = U_1$ транзистор открывается. При этом уровень входного напряжения выбирается таким, чтобы обеспечить в открытом транзисторе режим насыщения.

Биполярный транзистор является инерционным прибором, поэтому переход транзисторного ключа из выключенного состояния во включенное и наоборот про-

исходит не мгновенно. Положительное входное напряжение обеспечивает в цепи базы ток

$$I_{Бнас} = \frac{U_1 - U_{БЭнас}}{R_б}, \quad (2.110)$$

который отпирает транзистор и переводит его из режима отсечки в активный режим. Коллекторный ток транзистора начинает возрастать, стремясь к уровню $I_K = \beta_{см} I_{Бнас}$ с постоянной времени $\tau_э$. Постоянная времени транзистора в схеме с общим эмиттером равна

$$\tau_э = \tau_б + \beta_{см} C_K R_k, \quad (2.111)$$

где $\tau_б = (1 + \beta_{см}) \tau_а$ – постоянная времени коэффициента передачи тока базы;

$\tau_а = \frac{1}{2\pi f_а}$ – постоянная времени коэффициента передачи тока эмиттера;

$f_а$ – граничная частота транзистора в схеме с общей базой (частота, на которой $\alpha = 0,707\alpha_{см}$, где $\alpha_{см}$ – статический коэффициент передачи тока эмиттера на постоянном токе);

C_K – емкость коллекторного перехода;

R_k – сопротивление коллекторной нагрузки транзистора.

Инерционность транзистора вызвана конечным временем диффузии неосновных носителей через базу и наличием емкостей коллекторного C_K и эмиттерного $C_э$ переходов. Ток коллектора нарастает по экспоненциальному закону. При достижении значения $I_{Кнас} = \frac{E_n}{R_k}$ дальнейшее увеличение тока коллектора прекращается, транзистор из активного режима переходит в режим насыщения.

Одновременно с ростом коллекторного тока происходит уменьшение напряжения $u_{КЭ}$ от максимально возможного значения в режиме отсечки транзистора $u_{КЭмакс} = E_n - I_{КБО} R_k$ до минимально возможного – в режиме насыщения $u_{КЭмин} = U_{КЭнас}$.

Интервал времени, в течение которого напряжение на выходе ключа изменяется от максимального до минимального уровня, называется *временем включения* транзисторного ключа. Время включения ключа можно определить из примерного равенства

$$t_{\text{вкл}} = t_{\phi} \approx \frac{\tau_{\Sigma}}{S}, \quad (2.112)$$

из которого видно, что длительность переходного процесса при включении ключа на биполярном транзисторе зависит от быстродействия используемого транзистора и коэффициента насыщения S . В частности, чем больше ток базы, тем меньше время включения ключа.

После перехода транзистора в режим насыщения происходит отпирание коллекторного перехода транзистора, который в активном режиме был смещен в обратном направлении. В результате этого в базе насыщенного транзистора начинается процесс накопления заряда, который длится некоторое время. После перехода транзистора в режим насыщения несколько уменьшится напряжение на эмиттерном переходе $u_{БЭ}$ (на рисунке 2.54 не показано).

После изменения входного напряжения от U_1 до $-U_2$ транзистор запирается не мгновенно. В силу значительного накопления избыточного заряда неосновных носителей в базе транзистора, последний первое время после изменения входного напряжения остается насыщенным и, следовательно, проводящим ток в выходной цепи. Запирающий базовый ток, вызванный обратным входным напряжением, начинает рассасывание избыточного заряда в базе транзистора. Степень насыщения транзистора постепенно уменьшается, следствием чего является уменьшение тока коллектора и, соответственно, увеличение напряжения $u_{КЭ}$. Время рассасывания t_p тем меньше, чем больший запирающий ток базы создает отрицательное входное напряжение и чем меньше степень насыщения транзистора во включенном состоянии.

Таким образом, требования к выбору степени насыщения транзистора (коэффициента насыщения S) достаточно противоречивы: для уменьшения времени

включения S желателно увеличивать, а для уменьшения времени рассасывания t_p и, следовательно, *времени выключения* ключа

$$t_{\text{выкл}} = t_p + t_c, \quad (2.113)$$

где t_c – длительность среза выходного импульса напряжения, коэффициент насыщения S необходимо уменьшать.

После завершения процесса рассасывания заряда в базе, транзистор переходит из режима насыщения в активный режим. Начинается формирование среза выходного импульса напряжения. Этот процесс сопровождается уменьшением коллекторного тока до его уровня при отсечке, а также зарядкой емкости коллекторного перехода C_K от источника питания через резистор R_K . Процесс уменьшения коллекторного тока от $I_{Kнас}$ до $I_{KБО}$ происходит достаточно быстро, особенно при большом запирающем токе базы. Длительность этого процесса составляет лишь небольшую долю от длительности среза выходного импульса напряжения. Длительность же среза t_c определяется процессом зарядки емкости C_K , который продолжается даже после отсечки коллекторного тока. Постоянная времени цепи зарядки с учетом емкости нагрузки ключа равна $\tau_k = R_K(C_K + C_H)$, где C_H – емкость нагрузки. С учетом этого длительность среза выходного импульса напряжения может быть определена из выражения

$$t_c \approx 3\tau_k = 3R_K(C_K + C_H). \quad (2.114)$$

Из (2.114) следует, что уменьшение длительности среза выходного импульса напряжения может быть достигнуто, в первую очередь, применением более высокочастотного транзистора (с меньшей емкостью C_K), а также уменьшением сопротивления резистора R_K , минимальное значение которого, в свою очередь, ограничивается максимально допустимым током коллектора используемого транзистора.

Таким образом, в отличие от входного управляющего напряжения, выходное напряжение ключевого каскада имеет конечные длительности фронта и среза, соот-

ветствующие значениям $t_{вкл}$ и $t_{выкл}$. Моменты переключения выходного напряжения не совпадают с моментами переключения входного. Выходное напряжение противофазно входному (свойство каскада с ОЭ).

В современной электронике применяют различные методы ускорения переходных процессов при переключении транзисторного ключа. На рисунке 2.55 показаны в качестве примера две схемы, в которых обеспечивается уменьшение времени включения и выключения ключа.

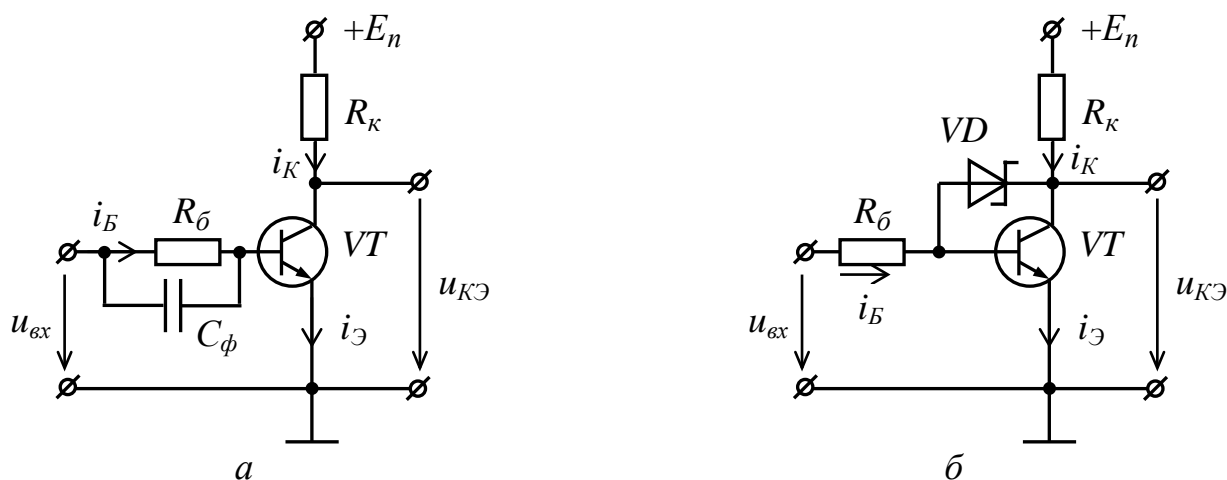


Рисунок 2.55 – Транзисторные ключи с уменьшенным временем переключения

На рисунке 2.55, *а* показана схема транзисторного ключа, в которой параллельно базовому резистору включен форсирующий конденсатор. Метод форсирующего конденсатора основан на свойстве конденсатора сохранять неизменным напряжение, до которого он заряжен, в течение некоторого времени после коммутации.

При подаче на вход ключа положительного перепада управляющего напряжения в первый момент времени реактивное сопротивление конденсатора равно нулю, конденсатор блокирует резистор $R_б$ и ток во входной цепи транзистора достигает максимального значения, определяемого выражением

$$i_{Бмакс} = \frac{U_1}{h_{1Э}}. \quad (2.115)$$

По мере зарядки конденсатора C_ϕ ток в цепи базы уменьшается и в конце входного импульса достигает значения

$$i_{B\min} = \frac{U_1}{R_\phi + h_{11Э}}. \quad (2.116)$$

Таким образом, добавление в схему форсирующего конденсатора C_ϕ обеспечивает увеличение коэффициента насыщения и, следовательно, уменьшение времени включения ключа.

Непосредственно перед выключением ключа ток в цепи базы мал и степень насыщения транзистора невелика. После изменения полярности управляющего сигнала напряжение на конденсаторе, равное $U_1 - U_{BЭнас}$, складывается с отрицательным управляющим напряжением, увеличивая тем самым запирающий ток базы. Следовательно, время выключения ключа также уменьшается.

Схема транзисторного ключа с форсирующим конденсатором легко реализуема на дискретных элементах. Но при производстве ключа в интегральном исполнении технологически проще реализовать схему с диодом Шотки (рисунок 2.55, б). Такую схему называют *ключевым каскадом с цепью нелинейной отрицательной обратной связи* (или *ненасыщенным ключом*). Особенностью диода Шотки является малый порог срабатывания (около 0,25 В) и высокое быстродействие (время восстановления не более 0,1 нс), благодаря чему ООС срабатывает раньше, чем транзистор ключа войдет в насыщение.

До тех пор, пока режим работы транзистора не приближается к режиму насыщения, диод VD остается закрытым и весь ток источника входного сигнала поступает в базу транзистора, вызывая его быстрое отпирание. На границе активного режима и режима насыщения напряжение $u_{КБ}$ оказывается близким к нулю и диод открывается. После этого часть тока источника входного сигнала ответвляется в цепь диода, ток базы уменьшается, и транзистор не входит в режим насыщения. Таким образом, за счет использования нелинейной ООС по напряжению в схеме, приведенной на рисунке 2.55, б, предотвращается накопление избыточного заряда в базе.

Наряду с достоинствами, состоящими в уменьшении времени включения и выключения, ненасыщенный ключ обладает следующими недостатками:

- повышенное напряжение на открытом ключе;
- пониженная помехоустойчивость;
- пониженная температурная стабильность.

2.11.2 Аналоговые ключи

Рассмотрим особенности схем *аналоговых ключей* на транзисторах. На рисунке 2.56, *а* приведена схема простейшего аналогового ключа на биполярном транзисторе, включенном по схеме с ОЭ, а на рисунке 2.56, *б* – выходные характеристики транзистора для прямого и инверсного включения в области, близкой к началу координат.

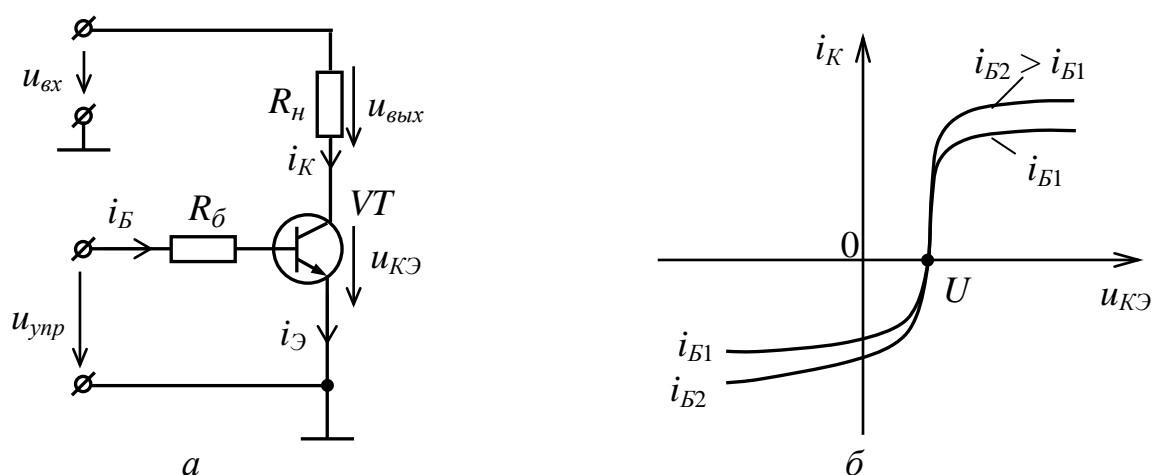


Рисунок 2.56 – Схема аналогового ключа (*а*) и выходные характеристики транзистора (*б*)

Через $u_{вх}$ на рисунке 2.56, *а* обозначено входное напряжение, которое при наличии разрешающего управляющего сигнала $u_{упр}$ (напряжение положительной полярности) подается на нагрузку R_n . При этом напряжение $u_{вх}$ может быть как положительным, так и отрицательным. Если $u_{вх} > 0$, то рассматриваемый аналоговый ключ работает так же, как описанная ранее схема цифрового ключа с постоянным напряжением питания. Если $u_{вх} < 0$, то транзистор работает в инверсном режиме.

Одним из недостатков биполярного транзистора с точки зрения применения его в аналоговых ключах является то, что выходные характеристики не проходят через начало координат. Вследствие этого ток коллектора транзистора i_K и напряжение на нагрузке $u_{вых}$ будут равны нулю не тогда, когда $u_{вх} = 0$, а при некотором положительном входном напряжении U , которое обычно составляет 10 ... 100 мВ. Это напряжение называют *остаточным* или *напряжением смещения*.

На практике для уменьшения величины U транзистор включают так, чтобы роль эмиттера играл коллектор, а роль коллектора – эмиттер. На рисунке 2.57 изображена схема ключа для такого включения транзистора, которую иногда называют *схемой с общим эмиттером при инверсном включении транзистора*, и соответствующие этому включению выходные характеристики транзистора.

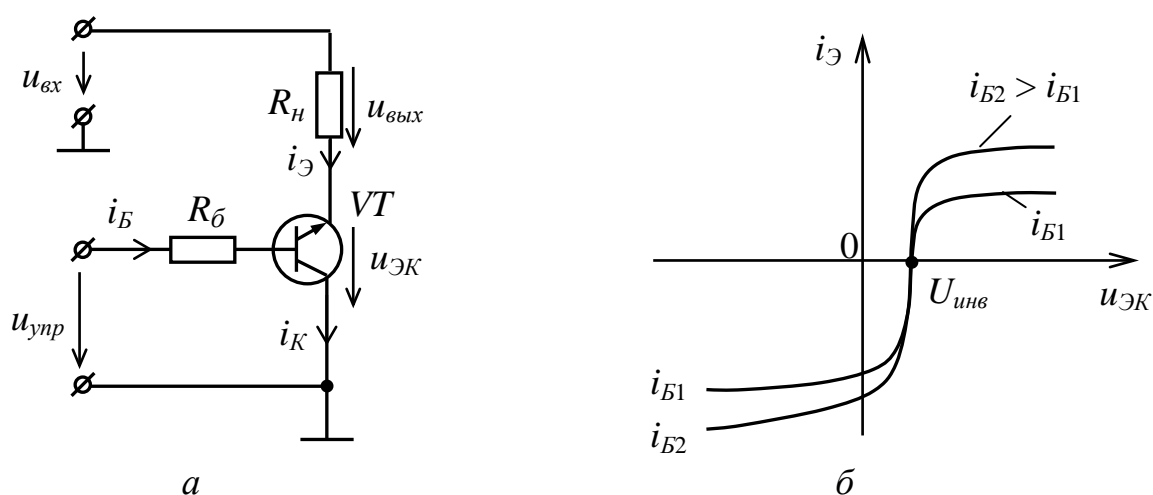


Рисунок 2.57 – Схема ключа с инверсным включением транзистора (а) и выходные характеристики транзистора (б)

Из-за несимметрии структуры транзистора, различия в концентрациях примесей в различных его областях остаточное напряжение для инверсного включения $U_{инв}$ обычно значительно меньше напряжения U . На практике $U_{инв}$ может составлять 1 ... 5 мВ. Но, используя инверсное включение, следует помнить, что максимально допустимое запирающее напряжение эмиттерного перехода обычно значительно меньше соответствующего напряжения для коллекторного перехода.

В практической электронике широко применяют цифровые и аналоговые ключи, выполненные на полевых транзисторах. Рассмотрим в качестве примера простейшую схему аналогового ключа на МДП-транзисторе с каналом p -типа (рисунок 2.58).

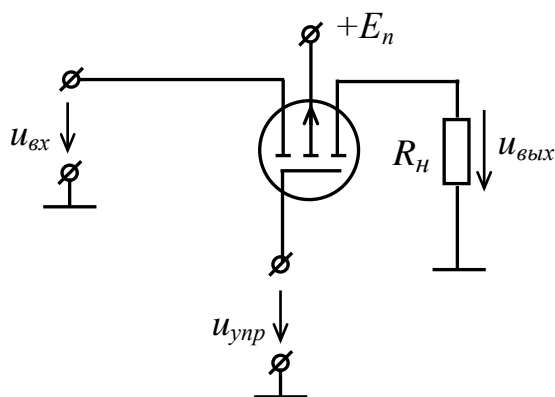


Рисунок 2.58 – Аналоговый ключ на полевом транзисторе

Подложка транзистора подключена к положительному полюсу источника питания, то есть к точке с наибольшим потенциалом, для того чтобы p - n -переходы между подложкой и истоком, подложкой и стоком не открывались. При подаче отрицательного напряжения $u_{упр}$ ключ открыт и в нагрузку передается напряжение $u_{вх}$. При этом входное напряжение может быть как положительным, так и отрицательным.

2.12 Вопросы для самоконтроля

2.12.1 Что называется электронным усилителем?

2.12.2 Перечислить основные параметры усилителя. Дать им определение.

2.12.3 Записать выражение для комплексного коэффициента усиления напряжения.

2.12.4 Что называется амплитудно-частотной характеристикой усилителя? Привести график типовой АЧХ усилителя переменного тока.

2.12.5 Что называется фазочастотной характеристикой усилителя? Привести график типовой ФЧХ усилителя.

2.12.6 Что называется амплитудной характеристикой усилителя?

2.12.7 Что называется обратной связью, цепью обратной связи?

2.12.8 Привести классификацию видов ОС?

2.12.9 Как влияют различные виды ООС на параметры и характеристики усилителя?

2.12.10 Какой режим работы транзистора называется статическим, динамическим?

2.12.11 Что называется рабочей точкой, исходной рабочей точкой на ВАХ активного элемента?

2.12.12 Что называется нагрузочной прямой? Как построить нагрузочную прямую постоянного тока, переменного тока?

2.12.13 Пояснить сущность режимов работы транзистора класса *A*, *B*, *AB*.

2.12.14 Как выбирают положение исходной рабочей точки при работе транзистора в режиме класса *A*?

2.12.15 Как влияет положение исходной рабочей точки на нелинейные искажения сигнала?

2.12.16 Как влияет амплитуда входного сигнала на нелинейные искажения сигнала на выходе усилителя?

2.12.17 Как влияют емкости разделительных и блокировочных конденсаторов на полосу пропускания усилителя?

2.12.18 Привести схему, пояснить достоинства и недостатки, назвать основные параметры каскада с ОЭ.

2.12.19 Привести схему, пояснить достоинства и недостатки, назвать основные параметры каскада с ОБ.

2.12.20 Привести схему, пояснить достоинства и недостатки, назвать основные параметры каскада с ОК.

2.12.21 Привести схему, пояснить достоинства и недостатки, назвать основные параметры дифференциального усилительного каскада.

2.12.22 Привести схему и пояснить особенности функционирования двухтактного оконечного каскада.

2.12.23 Пояснить особенности построения усилителей постоянного тока.

2.12.24 Пояснить назначение и особенности схемотехники источников эталонного напряжения и тока.

2.12.25 Пояснить особенности построения цифровых и аналоговых ключей на биполярных транзисторах.

2.13 Тестовые задания к разделу 2

2.13.1 Источниками входного сигнала усилителя могут быть:

- а) микрофон;
- б) гальванометр;
- в) фотоэлемент;
- г) термopара;
- д) телефон;
- е) предшествующий усилитель.

2.13.2 В качестве нагрузки усилителя могут использоваться:

- а) телефон;
- б) электродвигатель;
- в) термopара;
- г) фотоэлемент;
- д) громкоговоритель;
- е) предшествующий усилитель.

2.13.3 Для согласования входа усилителя с источником сигнала по току должно выполняться условие:

- а) $Z_{\Gamma} \gg Z_{\text{вх}}$;
- б) $Z_{\Gamma} = Z_{\text{вх}}$;
- в) $Z_{\Gamma} \neq Z_{\text{вх}}$;
- г) $Z_{\Gamma} \ll Z_{\text{вх}}$.

2.13.4 Для согласования выхода усилителя с нагрузкой по напряжению должно выполняться условие:

а) $Z_{\text{вых}} \gg Z_{\text{н}}$;

б) $Z_{\text{вых}} = Z_{\text{н}}$;

в) $Z_{\text{вых}} \neq Z_{\text{н}}$;

г) $Z_{\text{вых}} \ll Z_{\text{н}}$.

2.13.5 Наличие последовательной отрицательной обратной связи в усилителе приводит к:

- а) увеличению коэффициента усиления тока;
- б) увеличению входного сопротивления;
- в) уменьшению коэффициента усиления напряжения;
- г) уменьшению входного сопротивления;
- д) расширению полосы пропускания усилителя;
- е) сужению динамического диапазона усилителя;
- ж) уменьшению нелинейных искажений.

2.13.6 При введении параллельной обратной связи коэффициент усиления по напряжению усилителя:

- а) не изменяется;
- б) увеличивается;
- в) уменьшается;
- г) увеличивается незначительно.

2.13.7 Введение в усилительный каскад параллельной отрицательной обратной связи:

- а) расширяет динамический диапазон усилителя;
- б) уменьшает входное сопротивление усилителя;
- в) расширяет полосу пропускания;
- г) уменьшает коэффициент усиления напряжения;
- д) увеличивает коэффициент гармоник;
- е) уменьшает коэффициент усиления тока;
- ж) увеличивает входное сопротивление усилителя.

2.13.8 Какой из перечисленных режимов работы усилительного каскада обеспечивает наименьший КПД:

- а) режим В;
- б) режим А;
- в) режим АВ;
- г) режим С.

2.13.9 Усилительный каскад, собранный по схеме с общим коллектором (ОК), обеспечивает:

- а) $K_U > 1, K_I < 1$;
- б) $K_U < 1, K_I < 1$;
- в) $K_U < 1, K_I > 1$;
- г) $K_U > 1, K_I > 1$.

2.13.10 Коэффициент полезного действия двухтактного оконечного каскада в режиме В:

- а) $\eta_{\text{макс}} \approx 0,52$;
- б) $\eta_{\text{макс}} \approx 0,785$;
- в) $\eta_{\text{макс}} \approx 0,585$;
- г) $\eta_{\text{макс}} < 0,5$.

2.13.11 Для уменьшения времени включения электронного ключа нужно:

- а) уменьшать ток базы;
- б) увеличивать сопротивление резистора в цепи базы;
- в) увеличивать ток базы;
- г) увеличивать напряжение источника питания.

2.13.12 Для уменьшения времени выключения электронного ключа нужно:

- а) уменьшать ток базы;
- б) увеличивать сопротивление резистора в цепи базы;
- в) увеличивать ток базы;
- г) увеличивать напряжение источника питания.

3 Операционные усилители и устройства на основе операционных усилителей

3.1 Общие сведения об операционных усилителях

Операционный усилитель (ОУ) – это унифицированный высококачественный многокаскадный усилитель постоянного тока, выполненный, как правило, в интегральном исполнении.

Операционные усилители (иногда их называют *решающими* усилителями) ранее широко применялись в аналоговых вычислительных устройствах для реализации различных *математических операций* (сложения, вычитания, дифференцирования, интегрирования, логарифмирования и т. д.), откуда и произошло их название. ОУ обладают рядом достоинств (большой коэффициент усиления напряжения, большое входное и малое выходное сопротивления, относительно малое потребление энергии, возможность усиливать как постоянное, так и переменное напряжение и др.), что обусловило широкое применение их в качестве устройств линейного и нелинейного преобразования аналоговых сигналов.

Идеальный ОУ обладает следующими электрическими параметрами:

- коэффициент усиления напряжения стремится к бесконечности ($K_{U0} \rightarrow \infty$);
- входное сопротивление стремится к бесконечности ($R_{вх} \rightarrow \infty$);
- выходное сопротивление стремится к нулю ($R_{вых} \rightarrow 0$);
- если входное напряжение равно нулю ($u_{вх} = 0$), то выходное напряжение также равно нулю ($u_{вых} = 0$);
- ширина полосы пропускания стремится к бесконечности ($f_e \rightarrow \infty$).

Следует отметить, что параметры реальных ОУ отличаются, а в некоторых случаях – существенно от приведенных выше. Но во многих случаях при решении практических задач те или иные параметры ОУ можно принимать как идеальные. Так, например, если требуется разработать усилитель постоянного тока с коэффициентом усиления напряжения 100, то стандартный ОУ с коэффициентом усиления 250 000 можно рассматривать для этого случая как идеальный.

Условное графическое обозначение ОУ приведено на рисунке 3.1.

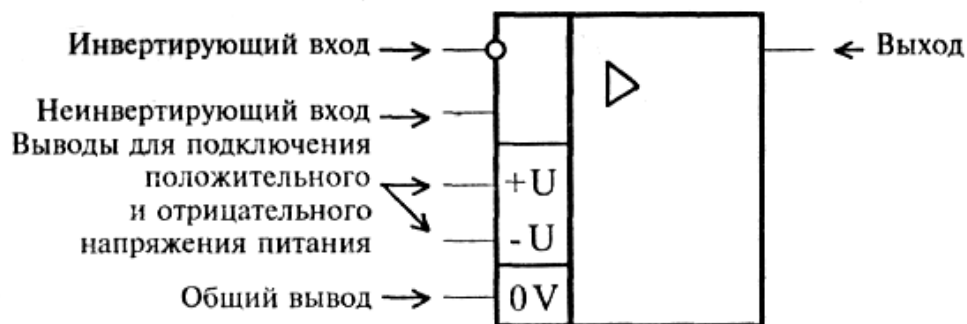


Рисунок 3.1 – Условное графическое обозначение ОУ

Треугольник в правом поле условного графического обозначения операционного усилителя означает, что ОУ относится к классу усилителей.

Как видно из рисунка 3.1, ОУ имеет два входа (*инвертирующий* и *неинвертирующий*) и один выход. На выходе ОУ формируется напряжение, определяемое выражением

$$U_{\text{вых}} = K_{U0}(U_{\text{вх}+} - U_{\text{вх}-}), \quad (3.1)$$

где $U_{\text{вх}+}$ и $U_{\text{вх}-}$ – напряжения на неинвертирующем и инвертирующем входах ОУ соответственно;

K_{U0} – коэффициент усиления напряжения ОУ.

Входные сигналы подают на ОУ относительно общего провода. Нагрузка подключается к усилителю между выходом и общим проводом (рисунок 3.2).

Для нормального функционирования ОУ требуется подключение к нему двух разнополярных источников питания $+E_n$ и $-E_n$ (двухполярный источник питания), причем $|+E_n| = |-E_n|$. Общую точку двухполярного источника питания также подключают к общему проводу (общей шине для входных и выходного сигналов). В реальных ОУ напряжение питания лежит, в основном, в диапазоне $\pm 6 \text{ В} \dots \pm 15 \text{ В}$. Использование двухполярного источника питания обеспечивает возможность изменения не только уровня, но и полярности как входных, так и выходного напряжений ОУ.

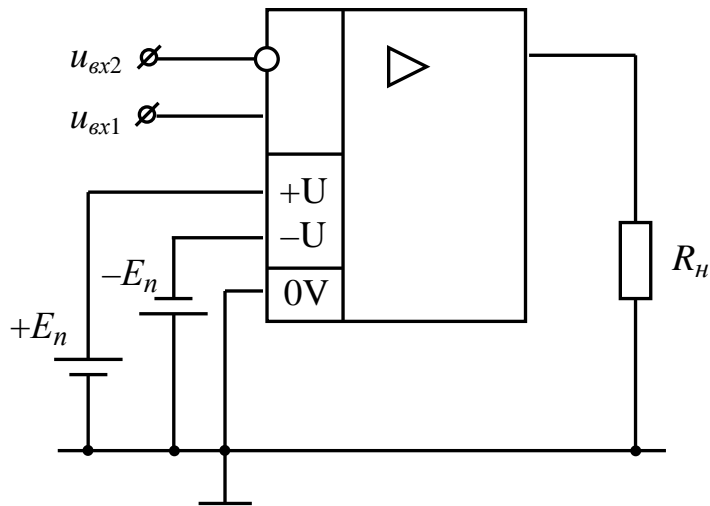


Рисунок 3.2 – Подключение к ОУ источников питания и нагрузки

На рисунках 3.1 и 3.2 показаны только шесть основных выводов ОУ. Однако реальные операционные усилители, применяемые в электронных устройствах, снабжаются большим числом выводов, которые используются для подключения внешних *цепей частотной коррекции*, формирующих требуемый вид АЧХ усилителя, балансировки, *цепей устранения дрейфа нуля* и других функций.

В учебной и технической литературе часто используют упрощенное условное графическое обозначение ОУ (рисунок 3.3, а). Как видно из рисунка, на таком УГО операционного усилителя не показаны выводы, к которым подключают источники питания. Кроме этого в литературе, особенно зарубежной, встречаются обозначения ОУ, начертания которых не соответствуют отечественному стандарту. Примеры таких обозначений показаны на рисунке 3.3, б.

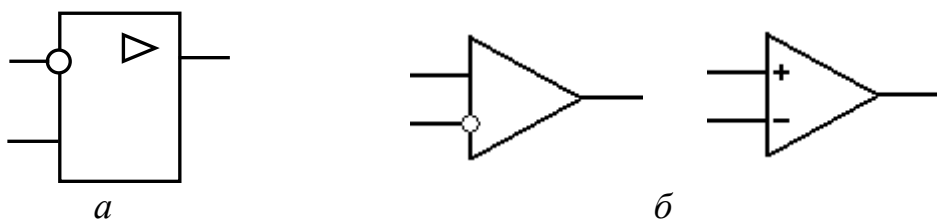


Рисунок 3.3 – Упрощенные УГО операционного усилителя

Чтобы обеспечить большой коэффициент усиления, реальные ОУ строятся на основе многокаскадных (чаще всего двух- или трехкаскадных) усилителей постоянного тока. Структурная схема трехкаскадного ОУ показана на рисунке 3.4.



Рисунок 3.4 – Структурная схема ОУ

Входной каскад ОУ (рисунок 3.4) обычно выполняют на основе *дифференциального усилителя (ДУ)*, что позволяет максимально уменьшить величину дрейфа нуля, получить достаточно большой коэффициент усиления напряжения, обеспечить высокое входное сопротивление и максимально подавить действующие на входе *синфазные составляющие* сигнала, обусловленные изменением температуры окружающей среды, напряжения питания, старением элементов и т. п.

Согласующий каскад служит для согласования выхода дифференциального усилителя (входного каскада) со входом *оконечного (выходного) каскада* ОУ, обеспечивая необходимое усиление сигнала по току и напряжению, а также согласование фаз сигналов на входе оконечного каскада. В качестве согласующего каскада чаще всего так же, как и в качестве входного, используется *дифференциальный усилитель*.

Выходной каскад, который, как правило, выполняется по двухтактной схеме, в которой транзисторы включены по схеме с ОК, обеспечивает требуемое усиление сигнала по мощности и низкое выходное сопротивление ОУ.

3.2 Основные параметры и характеристики ОУ

К основным параметрам ОУ, позволяющим сравнивать качество и возможности нескольких операционных усилителей, можно отнести:

- коэффициент усиления напряжения K_{U0} ;

- напряжение смещения нуля $U_{см}$;
- входной ток $I_{вх}$;
- ток сдвига (разность входных токов) $\Delta I_{вх}$;
- входное сопротивление $R_{вх}$;
- выходное сопротивление $R_{вых}$;
- коэффициент подавления синфазного сигнала $K_{н\ сф}$;
- скорость нарастания выходного напряжения $V_{U\ вых}$;
- граничная частота полосы пропускания $f_{гр}$;
- частота единичного усиления f_1 .

Как видно, система параметров, характеризующих ОУ, помимо параметров общих для усилителей любого типа включает в себя ряд специфических показателей, присущих только ОУ. Рассмотрим перечисленные параметры более подробно.

Коэффициент усиления напряжения K_{U0} характеризует способность ОУ усиливать подаваемый на его входы *дифференциальный сигнал*

$$K_{U0} = \frac{U_{вых}}{U_{вх1} - U_{вх2}}. \quad (3.2)$$

Типовые значения коэффициента усиления напряжения для разных типов ОУ – 500 ... 10^6 .

Напряжение смещения нуля $U_{см}$ – это такое значение входного дифференциального напряжения ($U_{см} = U_{вх\ диф} = U_{вх+} - U_{вх-}$), при котором напряжение на выходе ОУ равно нулю. В реальных операционных усилителях даже при отсутствии входного напряжения, напряжение на выходе ОУ не равно нулю (то есть при $U_{вх} = 0$ $U_{вых} \neq 0$). Это обусловлено, в основном, неидентичностью напряжений эмиттерных переходов транзисторов входного дифференциального усилителя.

Для того чтобы при нулевом сигнале на входе усилителя напряжение на его выходе также было равным нулю, предусматривают специальные меры по компенсации напряжения смещения (коррекция нуля, балансировка).

Типовые значения $U_{см}$ – 3 ... 7 мВ (в отдельных ОУ может достигать 30 мВ).

Входной ток I_{ex} (входной ток смещения) – ток, протекающий во входных выводах ОУ и необходимый для обеспечения требуемого режима работы его транзисторов по постоянному току. Типовое значение I_{ex} в схемах на биполярных транзисторах составляет $10^{-9} \dots 10^{-3}$ А, в схемах на полевых транзисторах – до 10^{-12} А.

Ток сдвига ΔI_{ex} определяется разностью токов смещения входных транзисторов. Природа этого тока кроется, в основном, в неодинаковости коэффициентов передачи тока $h_{21Э}$ транзисторов входного каскада ОУ. Численно ток сдвига равен модулю разности входных токов усилителя:

$$\Delta I_{ex} = |I_{ex1} - I_{ex2}|. \quad (3.3)$$

Обычно ΔI_{ex} в три – десять раз меньше I_{ex} .

Различают два вида входных сопротивлений R_{ex} ОУ: **входное сопротивление для дифференциального сигнала** $R_{ex\ диф}$ и **входное сопротивление для синфазного сигнала** $R_{ex\ сф}$. $R_{ex\ диф}$ определяется как сопротивление между входами усилителя, а $R_{ex\ сф}$ – как сопротивление между каждым из входов и общей шиной.

Типовые значения $R_{ex\ диф}$ – единицы – сотни кОм (в ОУ с транзисторами супер- β или полевыми – до сотен МОм), $R_{ex\ сф}$ – на несколько порядков выше, чем сопротивление для дифференциального сигнала.

Выходное сопротивление $R_{вых}$ – это сопротивление усилителя, рассматриваемого как эквивалентный генератор. Определяется шунтированием цепи, подключенной к выходу ОУ при отсутствии обратной связи и составляет от 100 до 500 Ом.

Коэффициент подавления синфазного сигнала $K_n\ сф$ определяет степень подавления (ослабления) синфазной составляющей входного сигнала. Он показывает, во сколько раз входное дифференциальное напряжение меньше входного синфазного напряжения при условии, что оба напряжения вызывают одинаковое выходное напряжение. Типовые значения $K_n\ сф$ – 60 ... 80 дБ (в некоторых типах ОУ – более 90 дБ).

Скорость нарастания выходного напряжения $V_U_{вых}$ характеризует частотные свойства усилителя при его работе в импульсных схемах. Измеряется при пода-

че на вход ОУ напряжения ступенчатой формы. Численное значение $V_{U \text{ вых}}$ может быть найдено как отношение приращения выходного напряжения ОУ к интервалу времени, за которое имеет место это приращение, при подаче на вход ОУ скачка напряжения. На практике используют понятие *времени установления* $t_{уст}$ – это временной интервал, в течение которого выходное напряжение ОУ изменяется от 10% до 90% от своих установившихся значений (наибольших значений). С учетом этого скорость нарастания выходного напряжения можно определить из выражения:

$$V_{U \text{ вых}} = \frac{0,9U_{\text{вых макс}} - 0,1U_{\text{вых макс}}}{t_{уст}}. \quad (3.4)$$

Типовое значение скорости изменения выходного напряжения – 10 ... 50 В/мкс.

Граничная частота полосы пропускания f_{gp} – частота, на которой усиление ОУ без обратной связи составляет $0,707K_{U0}$, где K_{U0} – коэффициент усиления ОУ на постоянном токе. Типовые значения частот среза выпускаемых ОУ составляют десятки Гц – десятки кГц.

Частота единичного усиления f_1 – это частота, на которой модуль коэффициента усиления ОУ равен единице. Обычно эта частота не превышает нескольких мегагерц.

К основным характеристикам ОУ относятся *передаточная, амплитудно-частотная и фазочастотная характеристики*. Поскольку ОУ имеет два входа – инвертирующий и неинвертирующий, то в общем случае может быть построено две передаточных характеристики, соответственно, для инвертирующего и неинвертирующего входов. Но основное применение ОУ – усиление дифференциального входного сигнала $u_{\text{вх диф}}$. С учетом этого под передаточной характеристикой понимают функцию вида $u_{\text{вых}} = f(u_{\text{вх диф}})$. Общий вид передаточной характеристики ОУ показан на рисунке 3.5.

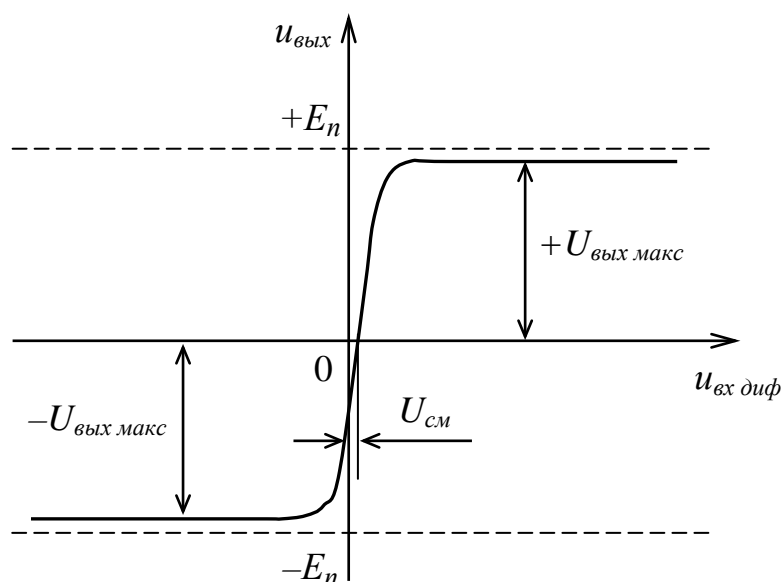


Рисунок 3.5 – Типовая передаточная характеристика ОУ

Как видно из рисунка 3.5, максимальное напряжение на выходе ОУ ($U_{\text{вых макс}}$) всегда меньше напряжения источников питания. Передаточная характеристика может проходить как справа от нуля (как показано на рисунке), так и слева. Линейный участок на передаточной характеристике при изменении выходного напряжения от $-U_{\text{вых макс}}$ до $+U_{\text{вых макс}}$ называется *областью усиления* ОУ, а режим работы операционного усилителя, соответствующий области усиления, называется *линейным режимом* (режимом усиления). Диапазоны выходного напряжения вне области усиления называются *областями насыщения*. Поскольку обычно коэффициент усиления напряжения ОУ принимает достаточно большие значения, то при заданных напряжениях $+E_n$ и $-E_n$ диапазон значений напряжения $u_{\text{вх диф}}$, который соответствует линейному режиму, оказывается очень ограниченным. Например, если напряжение питания ОУ равно ± 15 В, коэффициент усиления напряжения $K_{U0} = 100\,000$, то входное дифференциальное напряжение не может превышать значения $|u_{\text{вх диф}}| = 150$ мкВ.

Логарифмическая АЧХ (ЛАЧХ) и ФЧХ операционного усилителя имеют вид, представленный на рисунке 3.6. Спад ЛАЧХ в области высоких частот составляет около -20 дБ/дек.

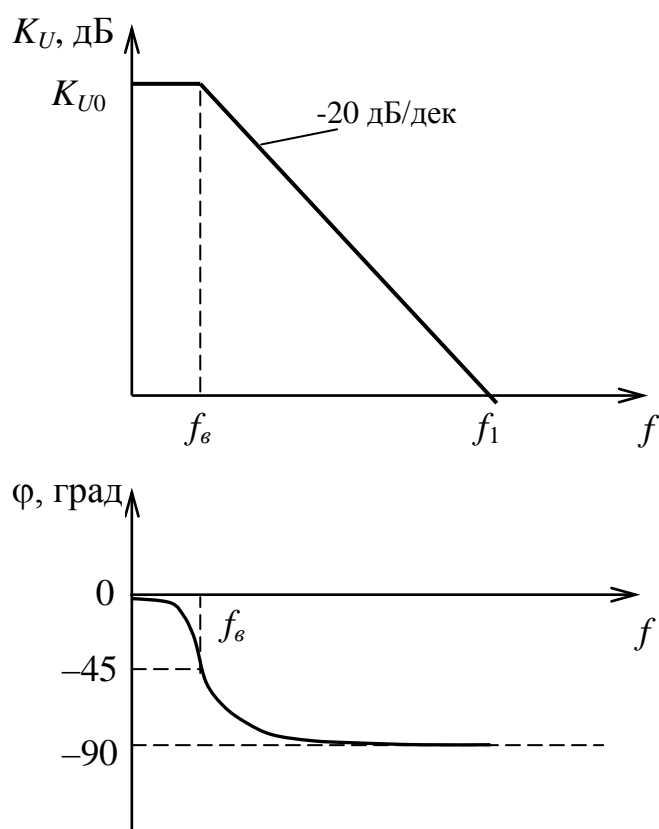


Рисунок 3.6 – Типовые логарифмические АЧХ и ФЧХ операционного усилителя

С учетом того, что ширина полосы пропускания ОУ существенно ограничена (f_e составляет десятки Гц – десятки кГц), основное достоинство ОУ – большой коэффициент усиления, может быть использовано, в основном, при усилении постоянных напряжений (токов). При использовании ОУ в качестве усилителя переменного тока, с целью расширения его полосы пропускания вводят отрицательную обратную связь (ООС). Частота единичного усиления f_1 обычно составляет 1 ... 10 МГц.

3.3 Масштабные усилители на ОУ

В зависимости от способа подключения к ОУ элементов цепи ООС, на его основе может быть получен *неинвертирующий* (рисунок 3.7) или *инвертирующий* (рисунок 3.9) усилитель.

В неинвертирующем усилителе входной сигнал U_{ex} подается на неинвертирующий вход ОУ, а напряжение последовательной ООС по напряжению подается на

инвертирующий вход с делителя R_{oc} , R .

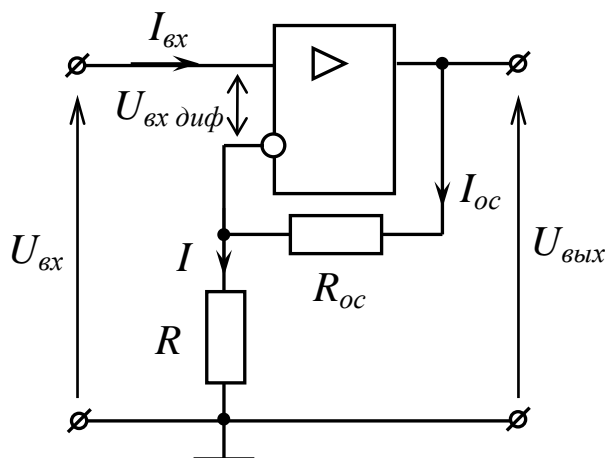


Рисунок 3.7 – Неинвертирующий усилитель на ОУ

Полагая, что ОУ является идеальным (то есть $K_{U0} \rightarrow \infty$, $R_{вх\ диф} \rightarrow \infty$, $R_{вых} \rightarrow 0$), можно записать, что при этом $I_{вх} = 0$ и, следовательно, $u_{вх.диф} = 0$. Тогда на инвертирующем входе действует напряжение $u_{вх}$ и ток I определяется из выражения

$$I = \frac{U_{вх}}{R} = I_{ос} = \frac{U_{вых} - U_{вх}}{R_{oc}}. \quad (3.6)$$

Умножив правую и левую части выражения (3.6) на $\frac{R_{oc}}{U_{вх}}$, получим

$$\frac{R_{oc}}{R} = \frac{U_{вых}}{U_{вх}} - 1 = K_{UООС} - 1,$$

откуда выражение для коэффициента усиления неинвертирующего усилителя, охваченного цепью ООС, примет вид

$$K_{UООС} = 1 + \frac{R_{oc}}{R}. \quad (3.7)$$

Несмотря на то, что выражение (3.7) получено с некоторыми допущениями, идеализирующими ОУ, оно может быть использовано при расчетах с достаточной для практики точностью.

Входное сопротивление неинвертирующего усилителя на ОУ с ООС как для синфазного, так и для дифференциального сигнала очень велико и может составлять десятки – сотни мегаом. *Выходное сопротивление* – мало и обычно не превышает десятков Ом.

Частным случаем неинвертирующего усилителя является *повторитель напряжения*. Его можно получить, если сопротивление R_{oc} приравнять к нулю, а $R \rightarrow \infty$ (рисунок 3.8). Коэффициент усиления при таком включении, с учетом (3.7), равен $K_{UООС} = 1$. Входное сопротивление, благодаря наличию 100% ООС по напряжению, очень велико, а выходное – очень мало.

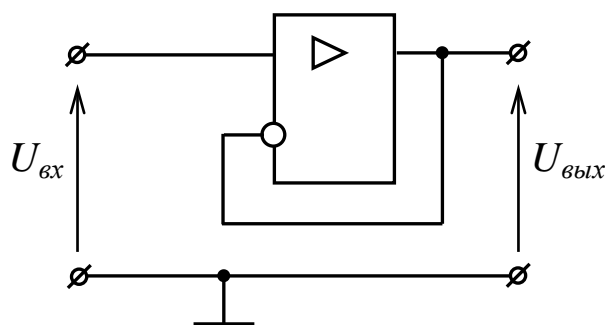


Рисунок 3.8 – Повторитель напряжения на ОУ

На основании изложенного выше, а также с учетом (3.8), можно сделать следующие выводы:

а) *коэффициент усиления напряжения неинвертирующего усилителя*, охваченного последовательной ООС по напряжению, не зависит от его собственного коэффициента усиления напряжения K_{U0} , а определяется только параметрами элементов цепи ООС;

б) при любых значениях сопротивлений резисторов в цепи ООС коэффициент усиления неинвертирующего усилителя *не может быть меньше единицы*;

в) в неинвертирующем усилителе фазы (полярности) входного и выходного напряжений совпадают.

Проанализируем схему инвертирующего усилителя на ОУ (рисунок 3.9).

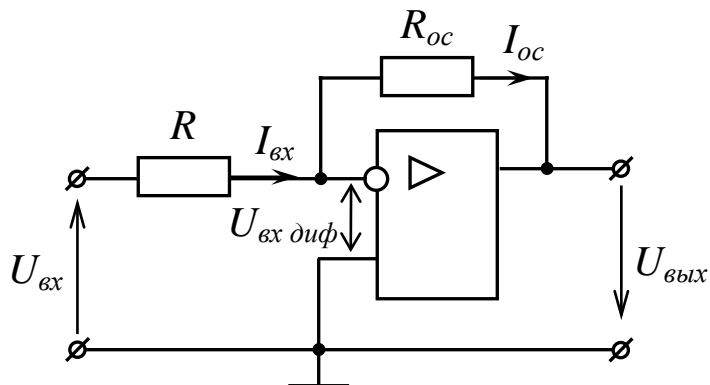


Рисунок 3.9 – Инвертирующий усилитель на ОУ

В инвертирующем усилителе, судя по рисунку 3.9, входной сигнал $U_{вх}$ и сигнал ОС подают на инвертирующий вход (только в этом случае связь будет отрицательной). Вид образованной ООС – параллельная по напряжению.

Полагая, что ОУ идеальный, получим выражение для коэффициента усиления напряжения инвертирующего усилителя. С учетом принятых допущений, потенциал инвертирующего входа равен потенциалу неинвертирующего и равен нулю. В этом случае можно записать $I_{вх} = I_{ос}$. Поскольку $U_{вх\ диф} = 0$, то

$$I_{вх} = \frac{U_{вх}}{R},$$

$$I_{ос} = -\frac{U_{вых}}{R_{ос}}.$$

Тогда можно записать

$$\frac{U_{вх}}{R} = -\frac{U_{вых}}{R_{ос}},$$

откуда окончательно выражение для *коэффициента усиления напряжения инвертирующего усилителя* примет вид

$$K_{UOOC} = \frac{U_{вых}}{U_{вх}} = -\frac{R_{oc}}{R}. \quad (3.8)$$

Знак минус в выражении (3.8) указывает на то, что фаза (полярность) напряжения на выходе инвертирующего усилителя противоположна фазе (полярности) входного напряжения.

Входное сопротивление инвертирующего усилителя равно

$$R_{вх} = \frac{U_{вх}}{I_{вх}} = R. \quad (3.9)$$

Выходное сопротивление инвертирующего усилителя, как и неинвертирующего, составляет десятки Ом.

Недостатком инвертирующего усилителя является относительно невысокое входное сопротивление, практически равное сопротивлению резистора R .

На основе проведенного анализа можно сделать следующие выводы:

а) *коэффициент усиления напряжения инвертирующего усилителя*, охваченного последовательной ООС, не зависит от собственного коэффициента усиления напряжения K_{UO} , а определяется только параметрами элементов цепи ООС;

б) в отличие от неинвертирующего усилителя, выбором резисторов цепи ООС *коэффициент усиления напряжения инвертирующего усилителя может быть уменьшен до сколь угодно малой величины*;

в) в инвертирующем усилителе *фазы входного и выходного напряжений сдвинуты относительно друг друга на 180°* .

Охват операционного усилителя ООС обеспечивает расширение его полосы пропускания. Причем чем меньше коэффициент усиления напряжения усилителя с ООС, тем шире его полоса пропускания. Следовательно, неинвертирующий и инвертирующий усилители на основе ОУ могут быть использованы для усиления не

только постоянного, но и переменного напряжения, частота которого может изменяться в достаточно широком диапазоне.

В качестве элементов цепи ООС могут быть использованы как резистивные элементы, так и элементы, обладающие реактивным сопротивлением. Поэтому в формулы (3.7) и (3.8) в общем случае вместо сопротивлений R и R_{oc} можно подставлять полные сопротивления участков цепи ООС, соответственно Z и Z_{oc} .

3.4 Сумматоры напряжения на ОУ

Как отмечалось ранее, операционные усилители наряду с усилением постоянных или переменных сигналов могут быть использованы для реализации операций линейного или нелинейного преобразования аналоговых сигналов. Одной из операций линейного преобразования является операция сложения сигналов (напряжений).

Устройства, реализующие операцию сложения сигналов, могут быть выполнены на основе как инвертирующего, так и неинвертирующего усилителя. Рассмотрим несколько схем таких устройств.

3.4.1 Инвертирующий сумматор

Инвертирующий сумматор строится на основе инвертирующего усилителя и предназначен для формирования на выходе напряжения, равного усиленной алгебраической сумме нескольких входных напряжений, т. е. выполняет математическую операцию суммирования нескольких сигналов. При этом суммарный сигнал дополнительно инвертируется, отсюда и название – **инвертирующий сумматор**.

Схема инвертирующего сумматора для трех входных напряжений представлена на рисунке 3.10. Анализ схемы показывает, что при идеальном ОУ (то есть при $K_{U0} \rightarrow \infty$, $R_{ex.диф} \rightarrow \infty$) имеем

$$I_1 + I_2 + I_3 = I_{ex} = I_{oc}, \quad (3.10)$$

или

$$\frac{U_{\text{вх}1}}{R_1} + \frac{U_{\text{вх}2}}{R_2} + \frac{U_{\text{вх}3}}{R_3} = -\frac{U_{\text{вых}}}{R_{\text{ос}}}, \quad (3.11)$$

Из (3.11) для напряжения на выходе схемы получим

$$U_{\text{вых}} = -R_{\text{ос}} \left(\frac{U_{\text{вх}1}}{R_1} + \frac{U_{\text{вх}2}}{R_2} + \frac{U_{\text{вх}3}}{R_3} \right). \quad (3.12)$$

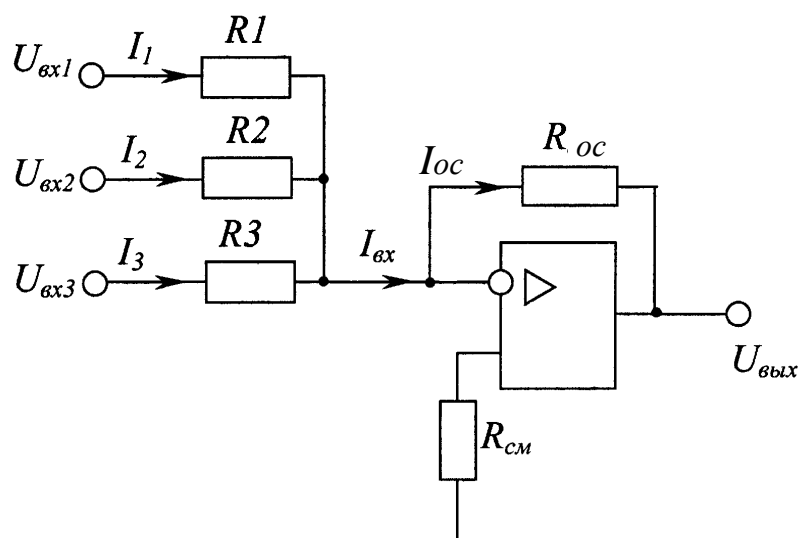


Рисунок 3.10 – Инвертирующий сумматор на ОУ

Из выражения (3.12) следует, что на выходе устройства получается инвертированная сумма входных напряжений, взятых с различными масштабными (весовыми) коэффициентами. В общем случае при n входных сигналах выходное напряжение будет определяться выражением

$$U_{\text{вых}} = -R_{\text{ос}} \sum_{i=1}^n \frac{U_{\text{вх}i}}{R_i}. \quad (3.13)$$

Резистор $R_{\text{см}}$ в схеме сумматора (рисунок 3.10) служит для выравнивания токов покоя, протекающих в цепях инвертирующего и неинвертирующего выводов ОУ. На практике его сопротивление выбирают из условия

$$\frac{1}{R_{см}} = \frac{1}{R_{oc}} + \frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_i}. \quad (3.14)$$

3.4.2 Неинвертирующий сумматор

Пример схемы неинвертирующего сумматора с тремя входами представлен на рисунке 3.11. Если выполняется условие

$$\frac{R_{oc}}{R} = \frac{R_{см}}{R_1} + \frac{R_{см}}{R_2} + \frac{R_{см}}{R_3}, \quad (3.15)$$

то напряжение на выходе сумматора определяется выражением

$$U_{вых} = U_{вх1} \frac{R_{см}}{R_1} + U_{вх2} \frac{R_{см}}{R_2} + U_{вх3} \frac{R_{см}}{R_3}. \quad (3.16)$$

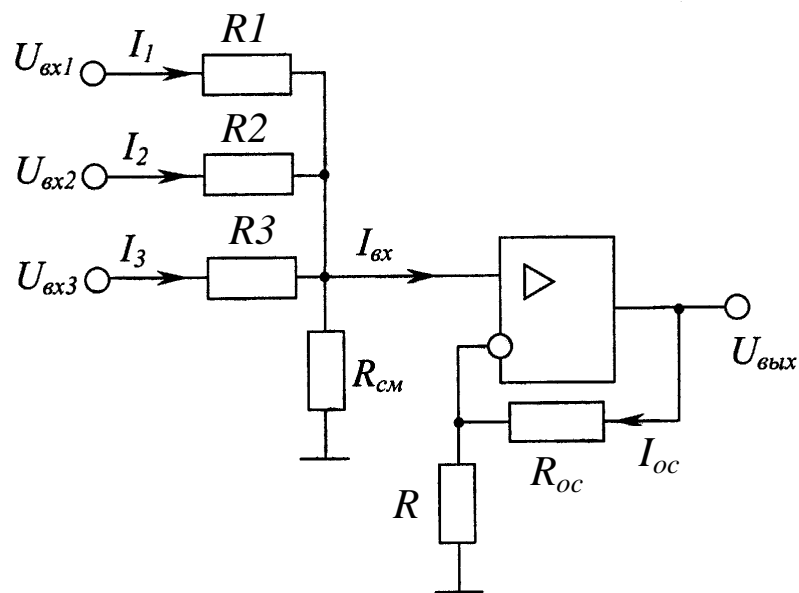


Рисунок 3.11 – Неинвертирующий сумматор на ОУ

Если при выборе резисторов схемы руководствоваться выполнением условия $R_{oc} = R_{см}$, то в этом случае сопротивление резистора R должно быть равно сопротивлению параллельно включенных резисторов $R1$, $R2$ и $R3$, то есть

$$\frac{1}{R} = \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}. \quad (3.17)$$

В общем случае при n входных сигналах

$$U_{\text{вых}} = R_{\text{см}} \sum_{i=1}^n \frac{U_{\text{вх}i}}{R_i}. \quad (3.18)$$

3.4.3 Вычитающий усилитель (усилитель с дифференциальным входом)

Как было отмечено ранее, операционный усилитель обладает свойством усиливать дифференциальные и подавлять синфазные сигналы, одновременно поступающие на два его входа. Таким образом, на выходе устройства на основе ОУ можно получить усиленную разность входных напряжений, одновременно поступающих на инвертирующий и неинвертирующий входы. Схема усилителя с дифференциальным входом показана на рисунке 3.12. Если обеспечивается работа ОУ в пределах области усиления его передаточной характеристики, то рассматриваемое устройство можно считать линейным. С учетом этого для вывода выражения, связывающего выходное напряжение усилителя со входными, поступающими на два его входа, воспользуемся принципом суперпозиции.

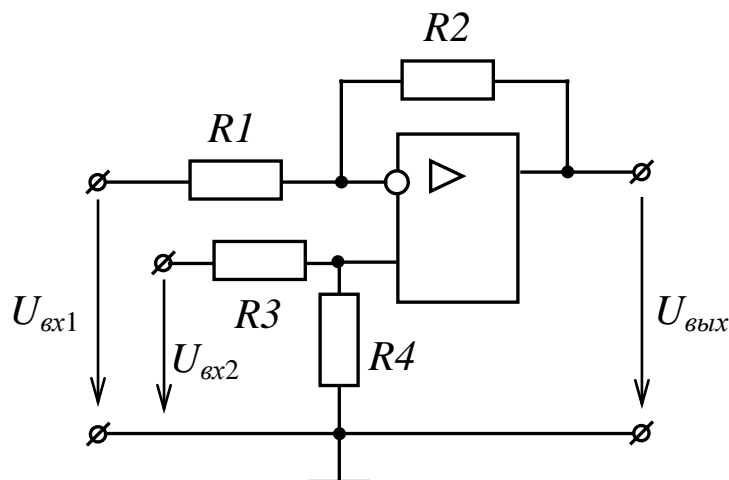


Рисунок 3.12 – Схема вычитающего усилителя на ОУ

Напряжение U_{ex1} передается на выход через инвертирующий вход, поэтому можно записать

$$U'_{\text{вых}} = -U_{\text{ex1}} \frac{R_2}{R_1}. \quad (3.19)$$

Напряжение U_{ex2} передается на выход через неинвертирующий вход. При этом нужно учесть коэффициент передачи делителя напряжения на резисторах R_3 и R_4 . С учетом этого можно записать

$$U''_{\text{вых}} = U_{\text{ex2}} \frac{R_4}{R_3 + R_4} \left(1 + \frac{R_2}{R_1} \right). \quad (3.20)$$

На основании (3.19) и (3.20) можно записать

$$U_{\text{вых}} = U'_{\text{вых}} + U''_{\text{вых}} = U_{\text{ex2}} \frac{R_4}{R_3 + R_4} \left(1 + \frac{R_2}{R_1} \right) - U_{\text{ex1}} \frac{R_2}{R_1}. \quad (3.21)$$

При выполнении условия $R_1 = R_2 = R_3 = R_4$ напряжение на выходе равно

$$U_{\text{вых}} = U_{\text{ex2}} - U_{\text{ex1}}.$$

3.5 Интегрирующий усилитель

В рассмотренных ранее схемах на ОУ цепь ООС была реализована на основе активных сопротивлений (резисторов). Если вместо одного из резисторов в схеме инвертирующего усилителя включить реактивный элемент (конденсатор или катушку индуктивности), то можно получить интегрирующий или дифференцирующий усилитель – устройство для линейного преобразования аналоговых сигналов.

Интегратором (интегрирующим усилителем) называется устройство, выходной сигнал которого пропорционален интегралу по времени от его входного сиг-

нала. Интеграторы широко применяются для формирования линейно нарастающего или линейно убывающего напряжений, а также в схемах формирования пилообразного напряжения развертки (например, в электронно-лучевых трубках аналоговых осциллографов).

Простейшая схема интегратора показана на рисунке 3.13.

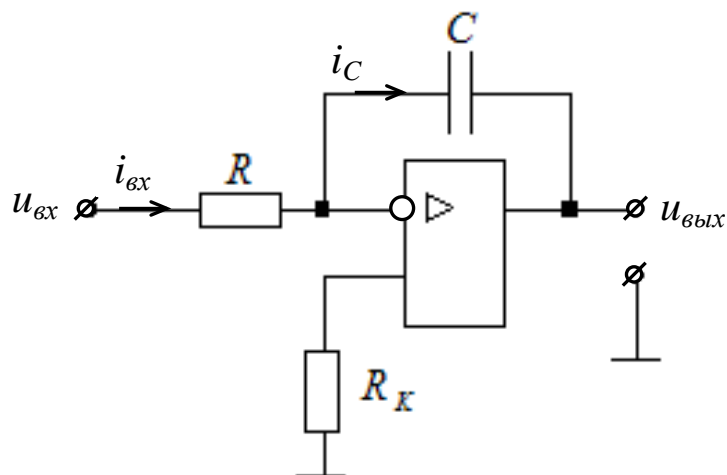


Рисунок 3.13 – Интегрирующий усилитель на ОУ

Если ОУ считать идеальным ($K_{У0} \rightarrow \infty$, $R_{вх} \rightarrow \infty$, $R_{вых} \rightarrow 0$), то по первому закону Кирхгофа для узла, к которому подключен инвертирующий вход ОУ, можно записать

$$i_{вх} - i_C = 0.$$

В свою очередь токи в резисторе и конденсаторе можно представить выражениями

$$i_{вх} = \frac{u_{вх}}{R},$$

$$i_C = -C \frac{du_{вых}}{dt},$$

тогда

$$\frac{u_{\text{вх}}}{R} = -C \frac{du_{\text{вых}}}{dt}$$

$$u_{\text{вых}}(t) = -\frac{1}{RC} \int_0^t u_{\text{вх}}(t) dt + U_{\text{вых}}(0) = -\frac{1}{\tau} \int_0^t u_{\text{вх}}(t) dt + U_{\text{вых}}(0), \quad (3.22)$$

где $\tau = RC$ – постоянная времени RC – цепи;

$U_{\text{вых}}(0)$ – напряжение на выходе интегратора в момент времени $t = 0$.

Если на вход схемы, приведенной на рисунке 3.13, подать скачок напряжения с постоянным значением $u_{\text{вх}} = U_0$, то выходное напряжение должно изменяться по закону

$$u_{\text{вых}}(t) = -U_0 \frac{t}{\tau}, \quad (3.23)$$

то есть, линейно с углом наклона, определяемым коэффициентом $-\frac{U_0}{\tau}$. Однако при использовании реального ОУ, учитывая, что его коэффициент усиления величина конечная, выражение для выходного напряжения примет вид

$$u_{\text{вых}}(t) = -U_0 \frac{K_{U_0} t}{\tau(1 + K_{U_0})}. \quad (3.24)$$

Чтобы обеспечить высокую точность интегрирования, постоянная времени $\tau = RC$ должна быть выбрана достаточно большой. Например, если требуемая погрешность интегрирования прямоугольного импульса не более 1%, то постоянная времени RC -цепи должна быть больше длительности импульса в 50 раз.

Недостатком схемы, приведенной на рисунке 3.13, является дрейф выходного напряжения, обусловленный напряжением смещения и входными токами ОУ. Это нежелательное явление можно ослабить, если к конденсатору C подключить резистор $R1$ с большим сопротивлением (рисунок 3.14).

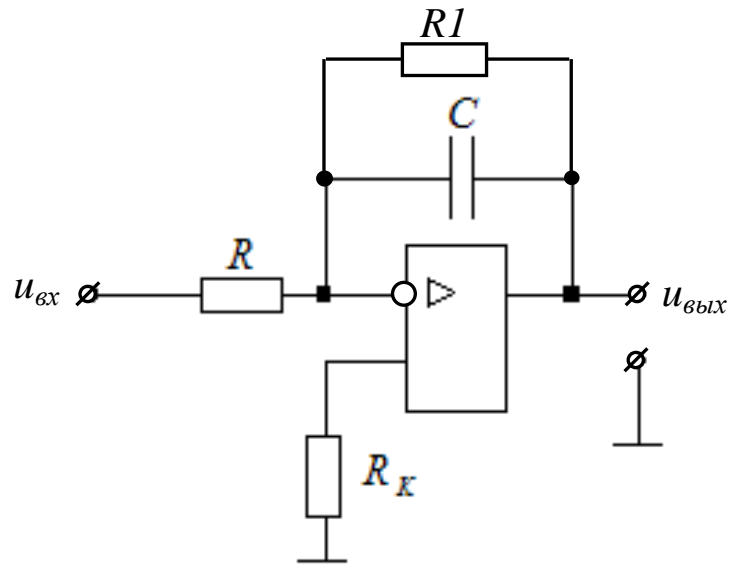


Рисунок 3.14 – Интегрирующий усилитель с цепью ООС по постоянному току

Сопротивление резистора R_K , предназначенного для выравнивания входных токов ОУ, обычно выбирают равным сопротивлению резистора R .

АЧХ интегрирующего усилителя показана на рисунке 3.15.

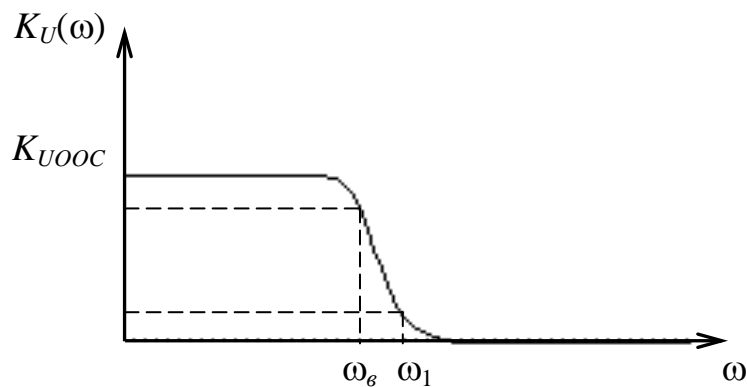


Рисунок 3.15 – АЧХ интегрирующего усилителя

Интегратор может быть использован в качестве фильтра низших частот (ФНЧ). Частота среза ω_g АЧХ такого фильтра определяется (для схемы на рисунке 3.13) из соотношения

$$\omega_e \approx \frac{1}{K_{U0}RC}, \quad (3.25)$$

где K_{U0} – собственный коэффициент усиления ОУ, а для схемы, приведенной на рисунке 3.14, из соотношения

$$\omega_e \approx \frac{1}{K_{U00C}RC} = \frac{1}{R_1C}, \quad (3.26)$$

где $K_{U00C} = \frac{R_1}{R}$ – коэффициент усиления инвертирующего усилителя с ООС.

Частота, на которой модуль коэффициента усиления напряжения интегратора равен единице, для схемы на рисунке 3.13 определяется из выражения

$$\omega_1 = \frac{1}{RC}, \quad (3.27)$$

а для схемы на рисунке 3.14 – из выражения

$$\omega_1 = \frac{1}{RC} = \frac{K_{U00C}}{R_1C}. \quad (3.28)$$

3.6 Дифференцирующий усилитель

Дифференциатор (дифференцирующий усилитель) – это устройство, выходное напряжение которого пропорционально скорости изменения входного напряжения. Дифференциаторы применяются для получения коротких импульсов, выделения фронтов импульсов и т. д. Схема простейшего дифференциатора приведена на рисунке 3.16.

Для вывода выражения, устанавливающего связь между выходным и входным напряжениями дифференцирующего усилителя, воспользуемся тем же подходом, который использовали при анализе интегрирующего усилителя. По первому закону

Кирхгофа для узла, к которому подключен инвертирующий вход ОУ, можно записать

$$i_C - i_{oc} = 0.$$

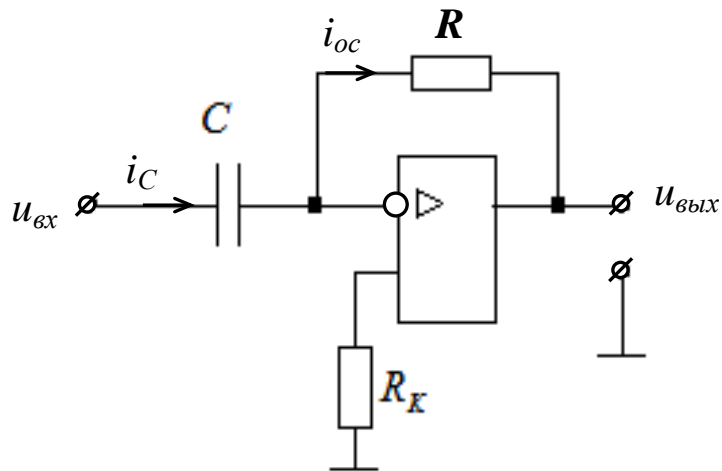


Рисунок 3.16 – Дифференцирующий усилитель на ОУ

Токи в конденсаторе и резисторе можно представить выражениями

$$i_C = C \frac{du_{вх}}{dt},$$

$$i_{oc} = -\frac{u_{вых}}{R},$$

тогда

$$\frac{u_{вых}}{R} = -C \frac{du_{вх}}{dt},$$

$$u_{вых}(t) = -RC \frac{du_{вх}(t)}{dt}. \quad (3.29)$$

Из-за ограниченной полосы пропускания и конечного значения коэффициента усиления реальных ОУ достаточно точно реализовать полученную зависимость не представляется возможным. Кроме того, анализ показывает, что в простейшей схеме дифференцирующего усилителя на ОУ могут возникать самовозбуждения из-за спада коэффициента усиления реального ОУ на высоких частотах и дополнительных фазовых сдвигов, вносимых цепью ООС. Поэтому на практике применяют различные модифицированные схемы дифференциаторов, в которых частично или полностью устранены отмеченные недостатки. Пример одной из таких схем представлен на рисунке 3.17.

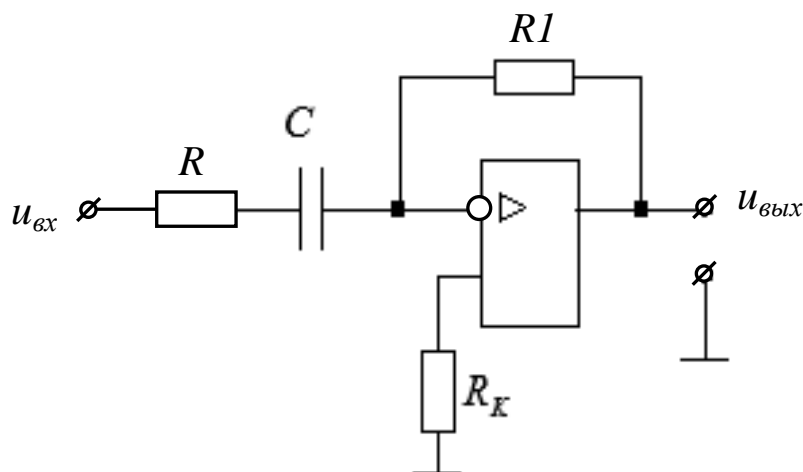


Рисунок 3.17 – Модифицированная схема дифференциатора

Дифференциатор может быть использован в качестве простейшего фильтра высших частот (ФВЧ) с частотой среза ω_n , определяемой (для схемы на рисунке 3.17) из соотношения

$$\omega_n \approx \frac{1}{RC} = \frac{K_{UООС}}{R_1 C}. \quad (3.30)$$

Частота единичного усиления ФНЧ определяется из выражения

$$\omega_1 \approx \frac{1}{R_1 C} = \frac{1}{K_{UOOC} RC}, \quad (3.31)$$

где $K_{UOOC} = \frac{R_1}{R}$ – коэффициент усиления инвертирующего усилителя с ООС.

Вид АЧХ дифференцирующего усилителя (изображенного на рисунке 3.17) представлен на рисунке 3.18. Как видно из рисунка, схема дифференцирующего усилителя может в полной мере выполнять свои функции (дифференцирование входного сигнала) только в диапазоне частот от 0 до ω_g . На более высоких частотах наблюдается спад АЧХ, обусловленный спадом собственной АЧХ операционного усилителя. Именно по этой причине реальный дифференцирующий усилитель по своим характеристикам ближе к полосовым фильтрам.

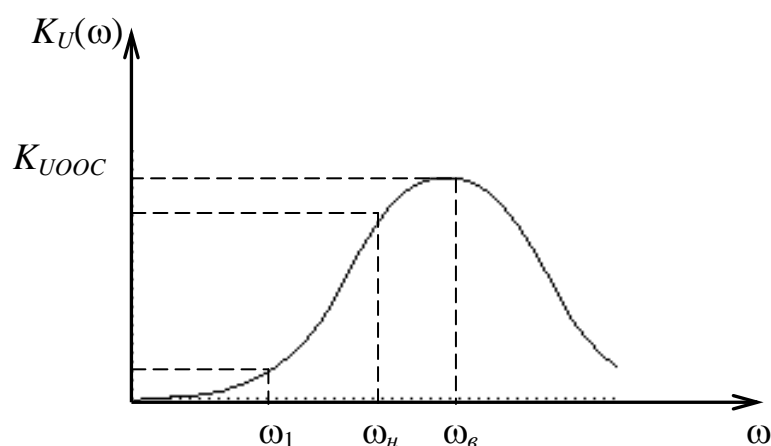


Рисунок 3.18 – АЧХ дифференцирующего усилителя

3.7 Логарифмический и антилогарифмический усилители

В качестве примера нелинейных преобразователей аналоговых сигналов рассмотрим два устройства на ОУ – *логарифмический* и *антилогарифмический* (экспоненциальный) усилители. Эти усилители находят широкое применение, например, при реализации математических операций умножения и деления.

Логарифмическим называется усилитель, выходное напряжение которого пропорционально логарифму от его входного напряжения.

Для получения логарифмической характеристики в цепь ООС ОУ включают p - n -переход. Это могут быть диод или биполярный транзистор, включенный по схеме с общей базой. Примеры реализации логарифмических усилителей приведены на рисунках 3.19 и 3.20.

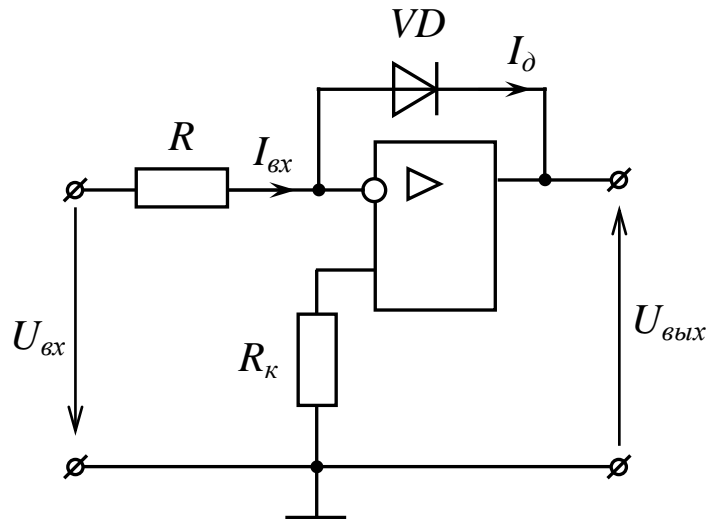


Рисунок 3.19 – Логарифмический усилитель на ОУ с диодом в цепи ООС

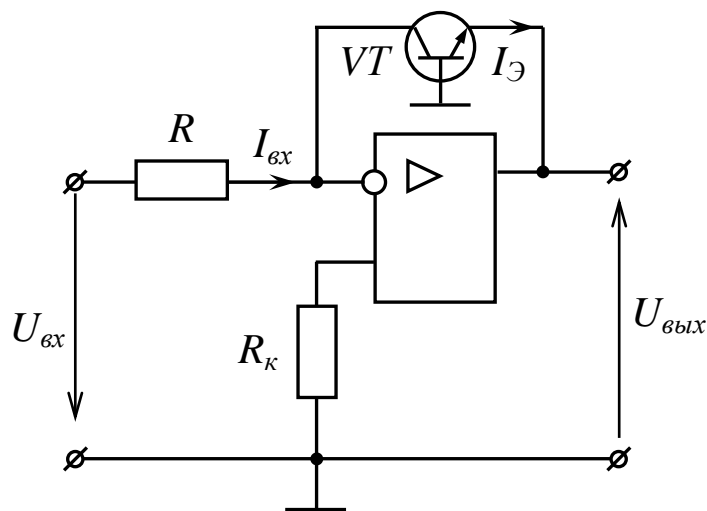


Рисунок 3.20 – Логарифмический усилитель на ОУ с транзистором в цепи ООС

Выражение, связывающее входное и выходное напряжения для схемы с диодом (рисунок 3.19), имеет вид

$$u_{\text{вых}} = -\varphi_T \left[\ln \left(\frac{u_{\text{вх}}}{R} \right) - \ln I_{\text{д0}} \right], \quad (3.32)$$

где φ_T – температурный потенциал (при комнатной температуре $\varphi_T \approx 26$ мВ);

$I_{\text{д0}}$ – обратный (тепловой) ток диода.

Для схемы, приведенной на рисунке 3.20, связь между выходным и входным напряжениями устанавливается выражением

$$u_{\text{вых}} = -\varphi_T \left[\ln \left(\frac{u_{\text{вх}}}{R} \right) - \ln I_{\text{э0}} \right], \quad (3.33)$$

где $I_{\text{э0}}$ – обратный ток эмиттерного перехода.

Как видно из приведенных соотношений, при достаточно малых значениях обратных токов полупроводниковых приборов в обоих устройствах выходное напряжение пропорционально логарифму входного напряжения.

При использовании схем, приведенных на рисунках 3.19 и 3.20, следует иметь в виду, что **при больших токах диода или транзистора** приведенные выражения дают **значительную погрешность**, что является **следствием действия собственных активных сопротивлений приборов**. Чтобы выполнялись выражения (3.32) и (3.33), необходимо использовать только нелинейный участок прямой ветви ВАХ диода (или, соответственно, входной ВАХ транзистора). Поэтому **максимальное выходное напряжение** для приведенных схем **не должно превышать примерно 0,6 В**. При необходимости иметь большие напряжения выходной сигнал схемы должен быть усилен с помощью масштабирующего усилителя.

Логарифмические усилители формируют на выходе напряжение **только одной полярности**. Так, для схем, рассмотренных ранее, при положительном входном напряжении на выходе схемы формируется отрицательное напряжение. Для получения положительного выходного напряжения при отрицательном входном диод в схеме на рисунке 3.19 необходимо включить в обратном направлении. Аналогичный эффект в схеме на рисунке 3.20 можно получить, если применить транзистор *p-n-p*-типа.

Антилогарифмическим называется усилитель, выходное напряжение которого пропорционально экспоненциальной функции от его входного напряжения.

Для реализации экспоненциальной зависимости между выходным и входным напряжениями в рассмотренных выше схемах достаточно поменять местами полупроводниковый прибор и резистор (рисунки 3.21 и 3.22).

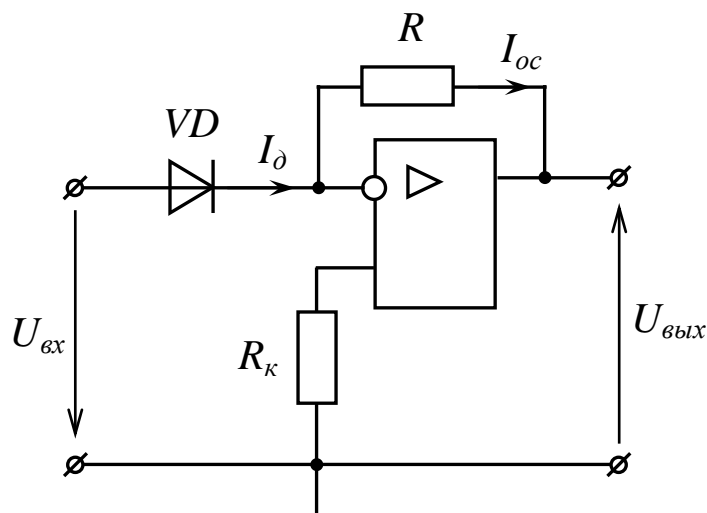


Рисунок 3.21 – Антилогарифмический усилитель с диодом

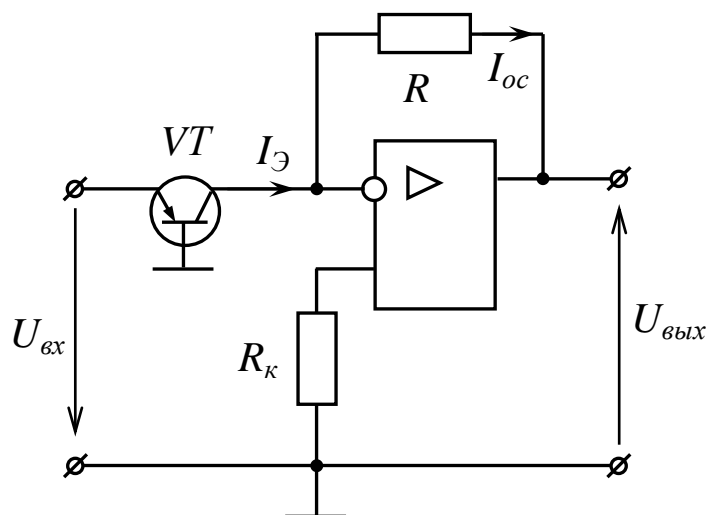


Рисунок 3.22 – Антилогарифмический усилитель с транзистором

Выражения, связывающие входное и выходное напряжения для приведенных схем, имеют вид, соответственно

$$u_{\text{вых}} = -RI_{\text{д0}} \exp\left(\frac{u_{\text{вх}}}{\varphi_T}\right), \quad (3.34)$$

$$u_{\text{вых}} = -RI_{\text{Э0}} \exp\left(\frac{u_{\text{вх}}}{\Phi_T}\right). \quad (3.35)$$

В схемах антилогарифмических усилителей также возможно получение выходного напряжения **только одной полярности**. Так, в устройствах на рисунках 3.21 и 3.22 при положительном входном напряжении на выходе формируется отрицательное напряжение, связанное соотношениями (3.34) или (3.35). Для изменения полярностей входных и выходных сигналов в схеме на рисунке 3.21 диод должен быть включен в обратном направлении, а в схеме на рисунке 3.22 – необходимо использовать транзистор с обратным типом проводимости.

3.8 Компараторы напряжения

В электронике часто возникает необходимость сравнить два сигнала. Сравнению могут подлежать как аналоговые, так и цифровые сигналы. Обычно *устройства сравнения сигналов называют компараторами*.

С помощью компараторов фиксируют моменты равенства двух сравниваемых сигналов. Если в качестве сигналов, подлежащих сравнению, используются напряжения, то в этом случае применяют компараторы напряжений.

В общем случае, в зависимости от числа задаваемых пороговых уровней, с которыми сравнивается входное напряжение, различают однопороговые и многопороговые аналоговые компараторы.

В идеальном компараторе его выходное напряжение $U_{\text{вых}}$ может принимать только два значения, одно из которых соответствует уровню логической 1, а другое – уровню логического 0. Наиболее часто в схемах компараторов в качестве их основного звена используют ОУ без цепи ООС.

Компараторы являются составной частью устройств автоматического контроля параметров изделий, аналого-цифровых преобразователей сигналов, ключевых регуляторов и стабилизаторов напряжений, широтно-импульсных модуляторов и т. п.

В качестве аналоговых компараторов могут использоваться специализированные аналоговые микросхемы. Их основу составляют ОУ, работающие в нелинейном режиме. Основные параметры некоторых из них приведены в таблице 3.1.

Таблица 3.1

Параметр	K521CA1, K554CA1	K521CA2, K554CA2	K521CA3, K554CA3	K521CA4
Коэффициент усиления, тыс.	0,75	0,75	150	3
Коэффициент ослабления синфазных входных напряжений, дБ	70	70	80	70
Напряжение высокого уровня (лог. 1), В	2,5 ... 5	2,5 ... 4		2,5 ... 4,5
Напряжение низкого уровня (лог. 0), В	0,3	0,3		0 ... 0,5
Входной ток, мкА	75	75	0,1	2
Разность входных токов, мкА	10	10	0,01	0,75
Напряжение смещения, мВ	3,5	5	3	4
Время задержки выключения, нс	110	120	300	26
Напряжение питания, В: положительное отрицательное	12 -6	12 -6	15 -15	9 -9
Ток потребления, мА: от положительного источника питания от отрицательного источника питания	11,5 6,5	9 8	6 5	4 7,5
Количество каналов	2	1	1	1
Совместимость с ЦМС	ТТЛ	ТТЛ	ТТЛ, КМОП	ТТЛ

Простейшие схемы компараторов могут быть реализованы на основе ОУ без отрицательной обратной связи. Рассмотрим некоторые из них.

Схема однопорогового компаратора напряжения, выполненного на основе ОУ без ООС, показана на рисунке 3.23.

Как было показано ранее, напряжение на выходе ОУ представляет собой усиленную разность напряжений, подаваемых на неинвертирующий и инвертирующий входы, то есть $U_{вых} = K_{UO}(U_{вх+} - U_{вх-})$. Если ОУ удовлетворяет условиям идеальности, то напряжение на неинвертирующем входе (рисунок 3.23) равно нулю, а напря-

жение $U_{\text{вх}}$ полностью приложено к инвертирующему входу (поскольку $I_{\text{вх}} = 0$). В этом случае можно записать: $U_{\text{вых}} = -K_{U0}U_{\text{вх}}$.

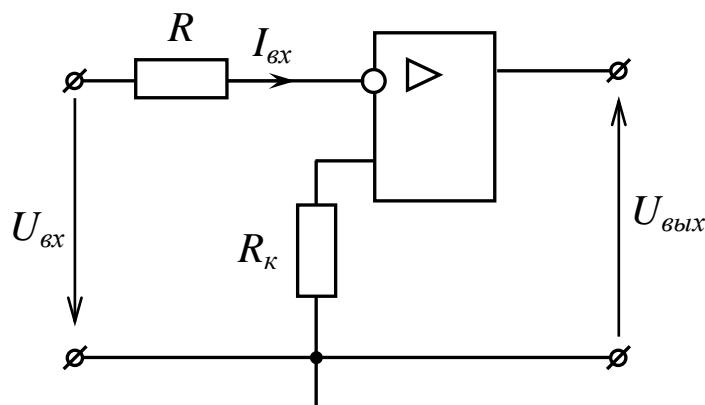


Рисунок 3.23 – Однопороговый компаратор на ОУ

Собственный коэффициент усиления напряжения ОУ K_{U0} обычно очень большой (десятки ... сотни тысяч). Поэтому даже незначительное отклонение входного напряжения от нуля будет приводить к формированию на выходе компаратора напряжения, близкого по уровню к напряжению положительного или отрицательного источников питания. Например, если $K_{U0} = 50\,000$, то уже при напряжении на входе около 300 мкВ выходное напряжение будет отличаться от напряжения источника питания только лишь на величину напряжения насыщения транзисторов оконечного каскада ОУ (1 ... 1,5 В).

Таким образом, для напряжения на выходе компаратора, схема которого приведена на рисунке 3.23, можно записать

$$U_{\text{вых}} = \begin{cases} +E_n - U_{\text{нас}}, & \text{при } U_{\text{вх}} < 0, \\ -E_n + U_{\text{нас}}, & \text{при } U_{\text{вх}} > 0. \end{cases} \quad (3.36)$$

Поскольку в рассмотренной схеме выходное напряжение является результатом сравнения входного напряжения с напряжением, равным нулю, схема получила название «нуль-компаратор» или «нуль-индикатор».

На рисунке 3.24 показаны эпюры напряжений на входе и выходе компаратора.

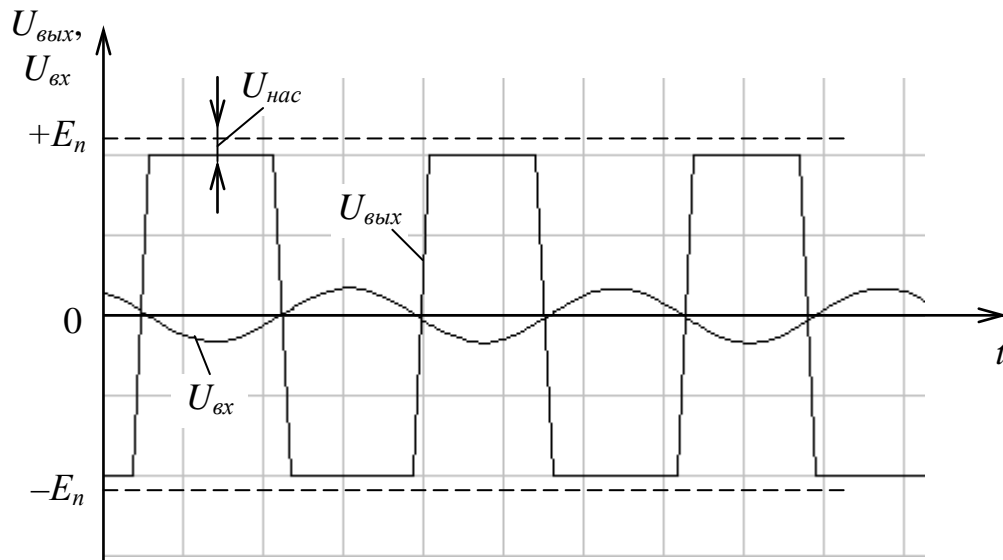


Рисунок 3.24 – Осциллограммы напряжений в схеме однопорогового компаратора

К неинвертирующему входу компаратора можно подключить источник постоянного напряжения U_{on} положительной или отрицательной полярности. В этом случае входное напряжение будет сравниваться с напряжением U_{on} и на выходе компаратора будет формироваться напряжение высокого уровня в соответствии с условием

$$U_{вых} = \begin{cases} +E_n - U_{нас}, & \text{при } U_{вх} < U_{on}, \\ -E_n + U_{нас}, & \text{при } U_{вх} > U_{on}. \end{cases} \quad (3.37)$$

Важным параметром компаратора является *время переключения* – время изменения выходного напряжения от максимального до минимального (или наоборот) уровня. В специализированных ОУ компараторов время переключения составляет $t_n = 5 \dots 500$ нс.

Одним из недостатков компаратора является ограниченный динамический диапазон входных сигналов. Для расширения динамического диапазона (для обеспечения возможности сравнивать напряжения относительно большого уровня) на входе компаратора включают диоды, шунтирующие входные цепи ОУ при перегрузке (рисунок 3.25).

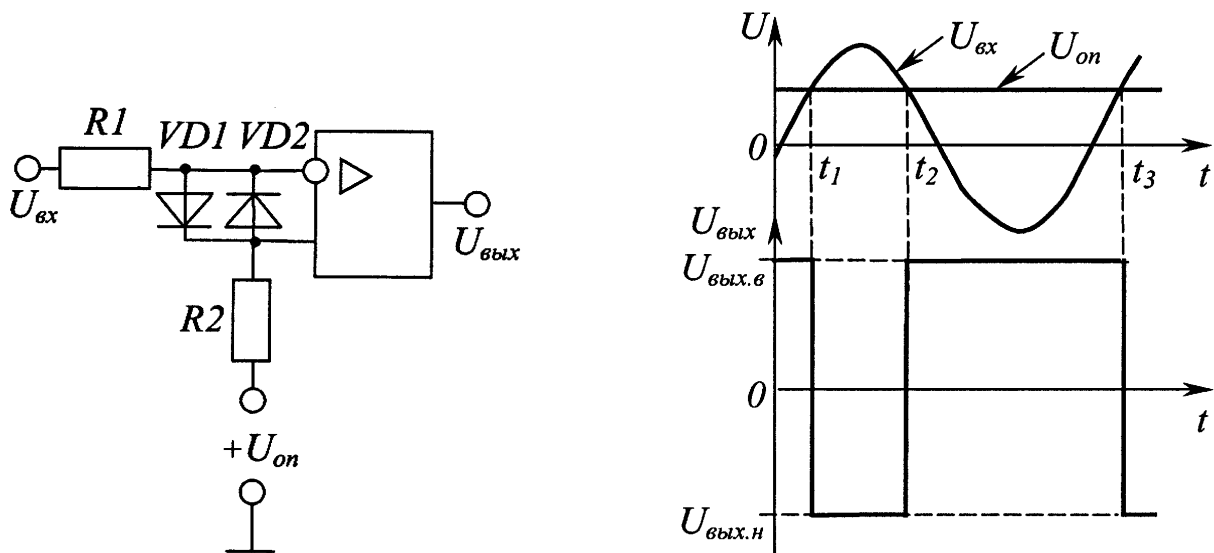


Рисунок 3.25 – Схема однопорогового компаратора с защитой от перегрузок по входу

Часто возникает необходимость определить, находится ли контролируемое напряжение $U_{вх}$ внутри некоторого «коридора» между двумя уровнями U_1 и U_2 . В этом случае применяют двухпороговый компаратор (рисунок 3.26, а).

На выходе двухпорогового компаратора (то есть на выходе схемы И) сигнал будет иметь уровень логической 1, если входное напряжение принимает значение в соответствии с условием $U_{1он} < U_{вх} < U_{2он}$. Эпюры напряжений, поясняющие работу двухпорогового компаратора, показаны на рисунке 3.26, б.

3.9 Активные фильтры на ОУ

3.9.1 Общие сведения

Активными фильтрами называют электронные усилители, содержащие RC -цепи, с помощью которых усилителю придаются определенные избирательные свойства.

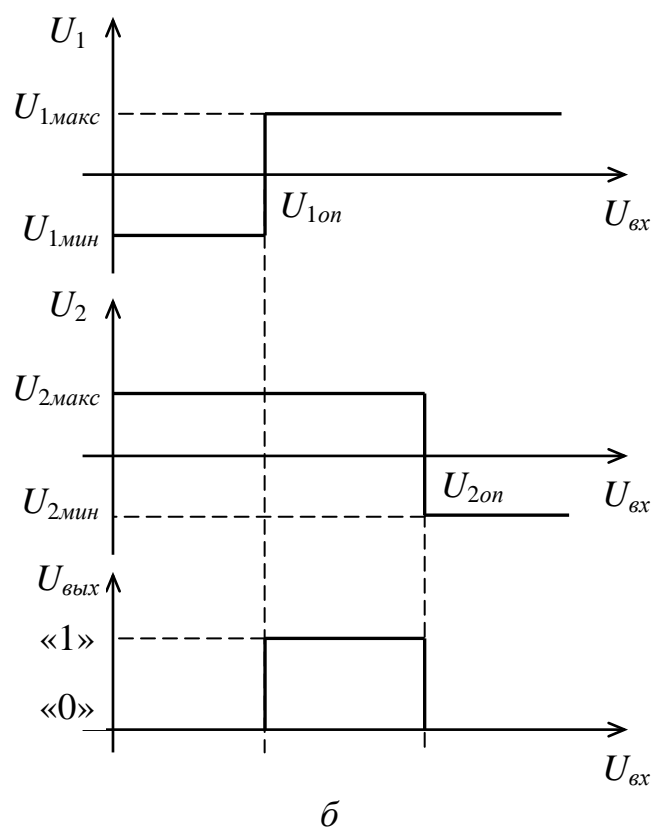
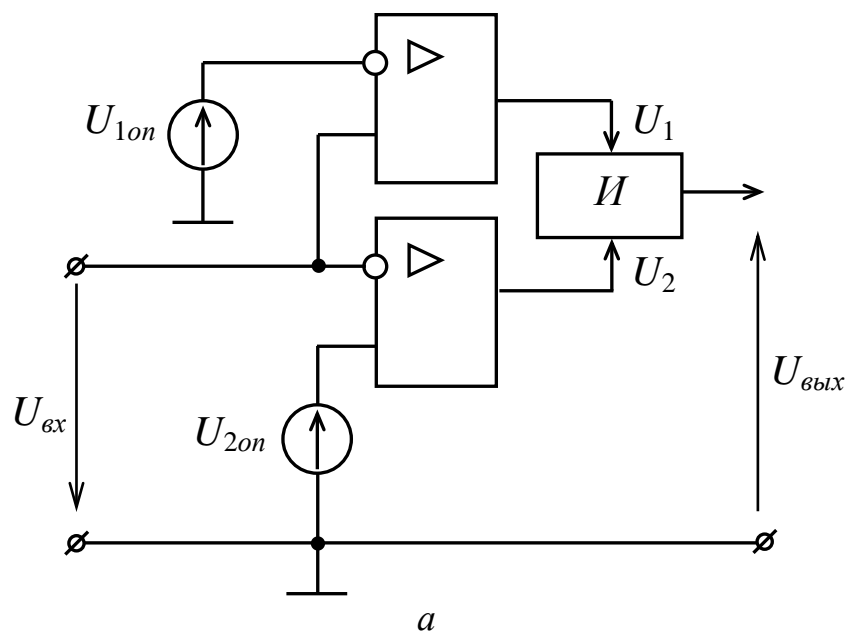


Рисунок 3.26 – Двухпороговый компаратор напряжения

Применение усилительных элементов выгодно отличает активные фильтры от фильтров на пассивных элементах. К **преимуществам** активных фильтров в первую очередь следует отнести:

- способность усиливать сигнал, лежащий в полосе пропускания фильтра;
- возможность отказаться от применения таких нетехнологичных элементов, как *катушки индуктивности*, использование которых несовместимо с методами интегральной технологии;
- простота настройки;
- малые масса и объем, которые слабо зависят от полосы пропускания, что особенно важно при разработке устройств, работающих в низкочастотной области;
- простота каскадного включения при построении фильтров высоких порядков.

Вместе с тем активным фильтрам свойственны следующие **недостатки**, ограничивающие область их применения:

- невозможность использования в силовых цепях, например в качестве фильтров во вторичных источниках питания;
- необходимость использования дополнительного источника энергии, предназначенного для питания активных элементов усилителя;
- ограниченный частотный диапазон, определяемый собственными частотными свойствами используемых усилителей.

Несмотря на перечисленные недостатки, активные фильтры находят широкое практическое применение. Особый интерес представляют активные фильтры, выполненные на основе ОУ. Они позволяют получать **стабильные** и в тоже время **недорогие частотно-избирательные цепи** в диапазоне частот от 0 до 100 кГц. Применение активных фильтров на ОУ в области низких частот позволяет избавиться от громоздких конденсаторов и катушек индуктивности, которым, кроме всего прочего, присущи большие потери.

Основным параметром фильтра является его **полоса пропускания** – *область частот, в пределах которой фильтр обладает малым ослаблением (затуханием)*. Как и в усилителях, она определяется по уровню уменьшения коэффициента усиления в 1,41 раза (на 3 дБ). *Область частот, в пределах которой фильтр существенно ослабляет сигнал, называется **полосой задержания** (заграждения, подавления)*.

По характеру расположения полосы пропускания и полосы задержания активные фильтры, как и фильтры на пассивных элементах, подразделяются на:

- **фильтры нижних частот** (ФНЧ), пропускающие сигналы в диапазоне частот от $\omega = 0$ до $\omega = \omega_c$ (рисунок 3.27, а);
- **фильтры верхних частот** (ФВЧ), пропускающие сигналы с частотой от $\omega = \omega_n$ до $\omega \rightarrow \infty$ (рисунок 3.27, б);
- **полосовые фильтры** (ПФ), пропускающие сигналы в диапазоне частот от ω_n до ω_c (рисунок 3.27, в);
- **режекторные (заградительные) фильтры**, не пропускающие сигналы в узком диапазоне частот от ω_{zn} до $\omega_{зв}$ (рисунок 3.27, г).

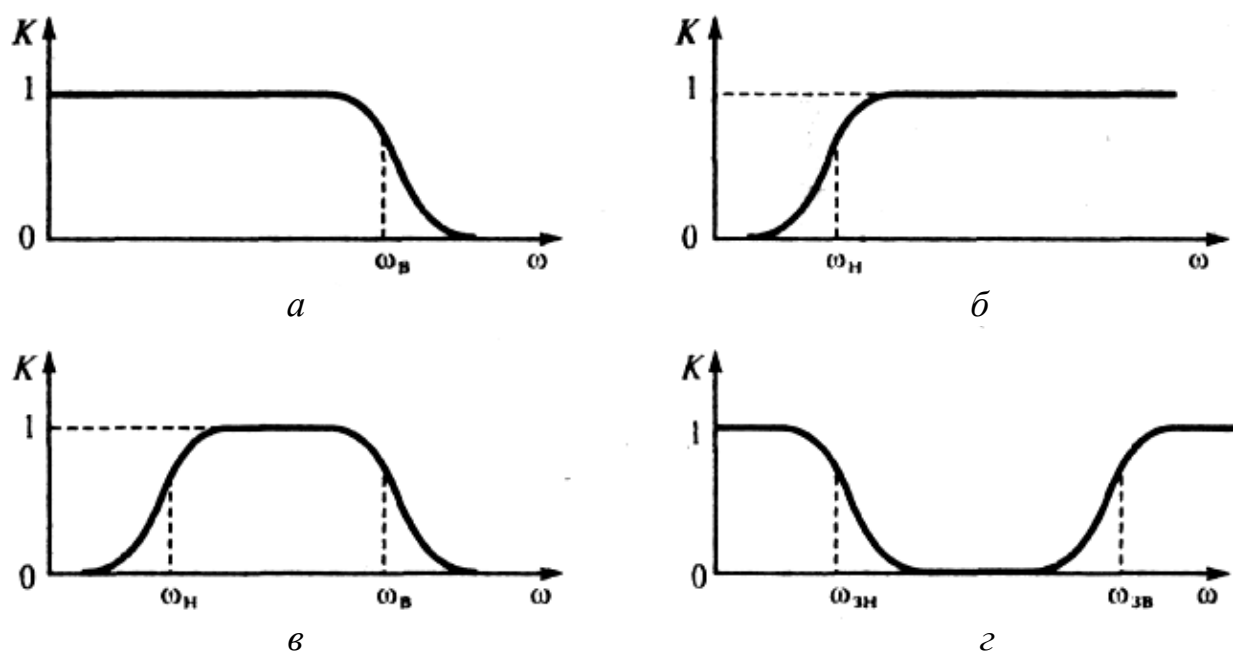


Рисунок 3.27 – АЧХ разных типов фильтров

Для решения конкретных задач по обработке сигналов в настоящее время разработано большое число различных схем активных фильтров. Наиболее известными из них являются фильтры Чебышева, Баттерворта и Бесселя. Основным различием этих фильтров является выбор математической функции для аппроксимации АЧХ фильтра.

Рассмотрим общие принципы применения ОУ с цепями частотно-зависимой ООС для формирования устройств с различными частотными свойствами.

3.9.2 Фильтры нижних и верхних частот

Простейшими активными фильтрами нижних и верхних частот первого порядка являются, соответственно, интегрирующий (рисунки 3.13, 3.14) и дифференцирующий (рисунки 3.16, 3.17) усилители. В них основным элементом, определяющим частотную характеристику усилителя, является конденсатор, включенный в цепь обратной связи.

Передаточные функции простейших фильтров представляют собой **уравнения первого порядка**, поэтому и фильтры называются *фильтрами первого порядка*. Наклон логарифмической АЧХ (ЛАЧХ) за пределами полосы пропускания у фильтров первого порядка составляет всего -20 дБ/дек, **что свидетельствует о плохих избирательных свойствах** таких фильтров.

Для улучшения избирательности нужно либо повышать порядок передаточной функции фильтра за счет введения дополнительных RC -цепей, либо последовательно включать несколько идентичных активных фильтров.

На практике наиболее часто в качестве фильтров используют ОУ с цепями ОС, работа которых описывается уравнениями второго порядка. При необходимости повысить избирательность системы несколько фильтров второго порядка включают *последовательно* (например, для получения ФНЧ четвертого порядка последовательно включают два ФНЧ второго порядка, для получения ФНЧ шестого порядка – три ФНЧ второго порядка и т. д.).

Активные фильтры низких и высоких частот второго порядка приведены на рисунке 3.28, *а, б*. У них, при соответствующем подборе номиналов резисторов и конденсаторов, спад ЛАЧХ за пределами полосы пропускания составляет 40 дБ/дек. Причем, как видно из рисунка 3.28, переход от фильтра нижних к фильтру верхних частот осуществляется заменой резисторов на конденсаторы, и наоборот.

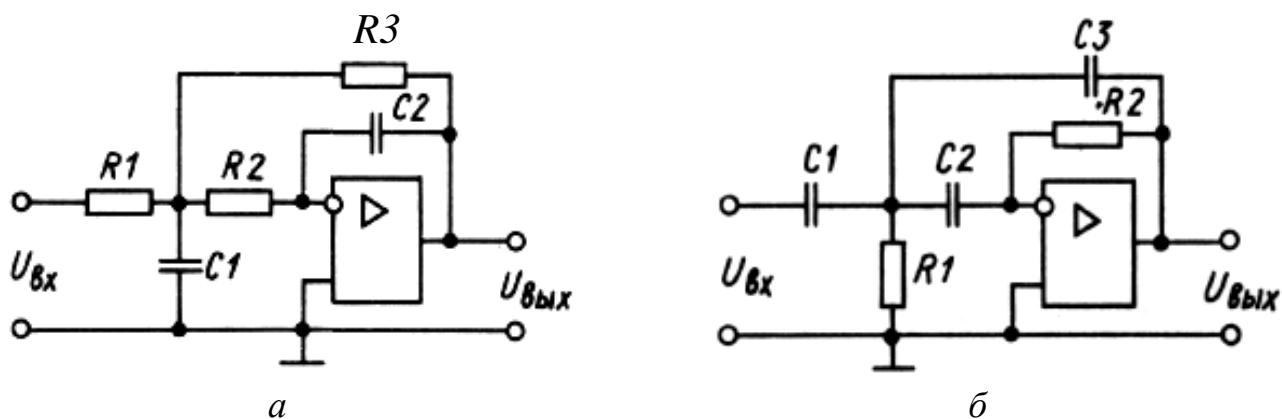


Рисунок 3.28 – ФНЧ (а) и ФВЧ (б) второго порядка на операционном усилителе

Передаточная функция фильтра НЧ второго порядка описывается выражением

$$K(p) = -\frac{1}{\frac{R_1 + R_1 R_2}{R_3} C_2 p + (R_1 + R_2) p + R_1 R_2 C_1 C_2 p^2}, \quad (3.38)$$

а фильтра ВЧ второго порядка – выражением

$$K(p) = -\frac{R_1 R_2 C_1 C_2 p^2}{1 + R_1 (C_1 + C_2 + C_3) p + R_1 R_2 C_1 C_3 p^2}. \quad (3.39)$$

Частоты среза фильтров второго порядка соответственно равны:

– для ФНЧ

$$\omega_c = \frac{1}{\sqrt{R_2 R_3 C_1 C_2}}; \quad (3.40)$$

– для ФВЧ

$$\omega_n = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}}. \quad (3.41)$$

В последнее время широкое распространение получили активные ФНЧ и ФВЧ второго порядка, реализованные на повторителях напряжения (максимальное значение коэффициента усиления напряжения у таких фильтров в пределах полосы пропускания равно 1). Схемы названных фильтров показаны на рисунке 3.29, а (ФНЧ) и 3.29, б (ФВЧ).

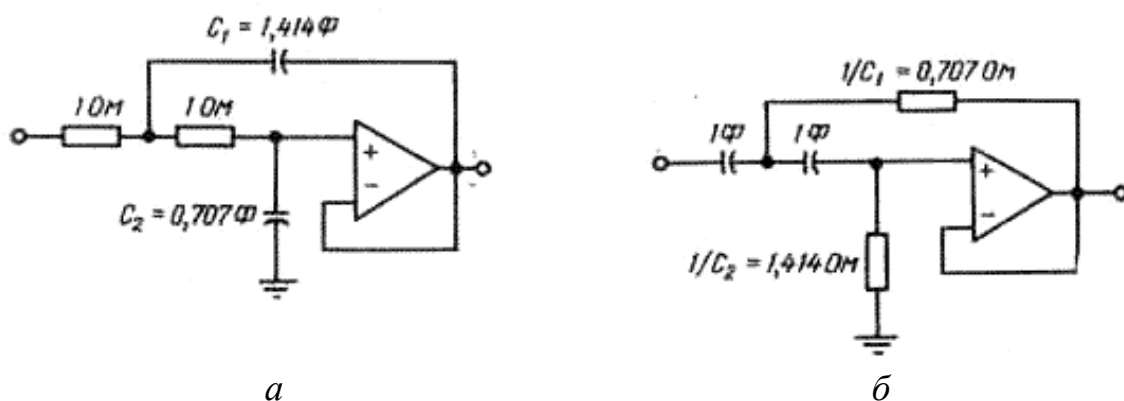


Рисунок 3.29 – ФНЧ (а) и ФВЧ (б) второго порядка на повторителях напряжения

Последовательность расчета элементов фильтров, выполненных на основе повторителей, состоит в следующем:

а) по графикам (рисунок 3.30) выбрать подходящую характеристику фильтра (с учетом требуемой избирательности) и определить число полюсов, требующееся для получения желаемого затухания;

б) из схем на повторителях выбрать подходящую схему фильтра (рисунок 3.29);

в) пользуясь данными таблицы 3.2, выполнить необходимый пересчет параметров элементов фильтра.

В таблице 3.2 даны значения емкостей (в фарадах) для схемы повторителя в зависимости от числа полюсов фильтра. При этом для получения фильтра, например, четвертого порядка, используют каскадное включение двух одинаковых повторителей, но элементы первого каскада рассчитывают как для фильтра с двумя полюсами, а второго каскада – как для фильтра с четырьмя полюсами.

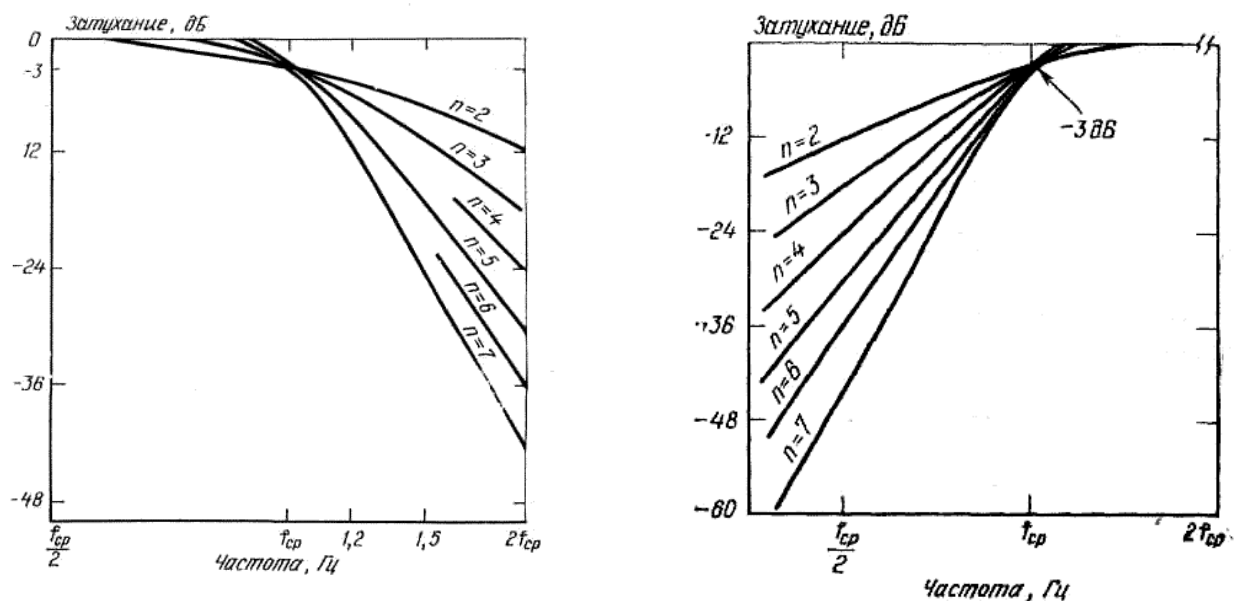


Рисунок 3.30 – Амплитудно-частотные характеристики ФНЧ (слева) и ФВЧ (справа) Баттерворта

Таблица 3.2 – Величины емкостей конденсаторов (фард)

Число ПОЛЮСОВ	Фильтр Бесселя		Фильтр Баттерворта	
	C_1	C_2	C_1	C_2
2	0,9066	0,6799	1,414	0,7071
4	0,7351	0,6746	1,082	0,9241
	1,0120	0,3900	2,613	0,3825
6	0,6352	0,6098	1,035	0,9660
	0,7225	0,4835	1,414	0,7071
	1,0730	0,2561	3,863	0,2588
8	0,5673	0,5539	1,091	0,9809
	0,6090	0,4861	1,202	0,8313
	0,7257	0,3590	1,800	0,5557
	1,1160	0,1857	5,125	0,1950
10	0,5172	0,5092	1,012	0,9874
	0,5412	0,4682	1,122	0,8908
	0,5999	0,3896	1,414	0,7071
	0,7326	0,2792	2,202	0,4540
	1,1510	0,1437	6,389	0,1563

На рисунке 3.31 показана процедура расчета схем фильтров на повторителях на примере двухполюсных ФНЧ (слева) и ФВЧ (справа) Баттерворта с частотой среза $f_s = 1$ кГц.

Величины компонентов, взятые из таблицы 3.2, для схемы ФНЧ нормированы для частоты 1 рад/с при сопротивлении резисторов 1 Ом и емкости конденсаторов в фарадах. Емкости конденсаторов фильтра пересчитываются по частоте делением величин емкостей, взятых из таблицы, на частоту среза в радианах ($2\pi f_s$). Компоненты фильтра пересчитывают умножением величин сопротивлений на подходящий коэффициент (например, 10^4) и делением величин емкостей на тот же коэффициент. В результате получаем следующие значения параметров элементов ФНЧ: $C_1 = 0,0225$ мкФ, $C_2 = 0,0112$ мкФ, $R_1 = R_2 = 10$ кОм.

Величины компонентов, взятые из таблицы 3.2, для схемы ФВЧ нормированы для частоты 1 рад/с при емкости конденсаторов 1 Ф и сопротивлении резисторов в омах, обратных значениям емкостей. Емкости конденсаторов фильтра пересчитываются по частоте делением величин емкостей на частоту среза в радианах ($2\pi f_n$). Компоненты фильтра пересчитывают умножением величин сопротивлений на подходящий коэффициент (например, $14,1 \cdot 10^3$) и делением величин емкостей на тот же коэффициент. В результате получаем следующие значения параметров элементов ФВЧ: $C_1 = C_2 = 0,0113$ мкФ, $R_1 = 10$ кОм, $R_2 = 20$ кОм.

3.9.3 Полосовой и режекторный фильтры

Простейший *полосовой фильтр* может быть получен посредством объединения фильтров нижних и верхних частот (например, интегратора и дифференциатора). Пример такой схемы показан на рисунке 3.32, *а*, а его логарифмическая АЧХ – на рисунке 3.32, *б*.

Частоты среза фильтра определяются из выражений:

$$\omega_1 \approx \frac{1}{R_1 C_1}, \quad (3.42)$$

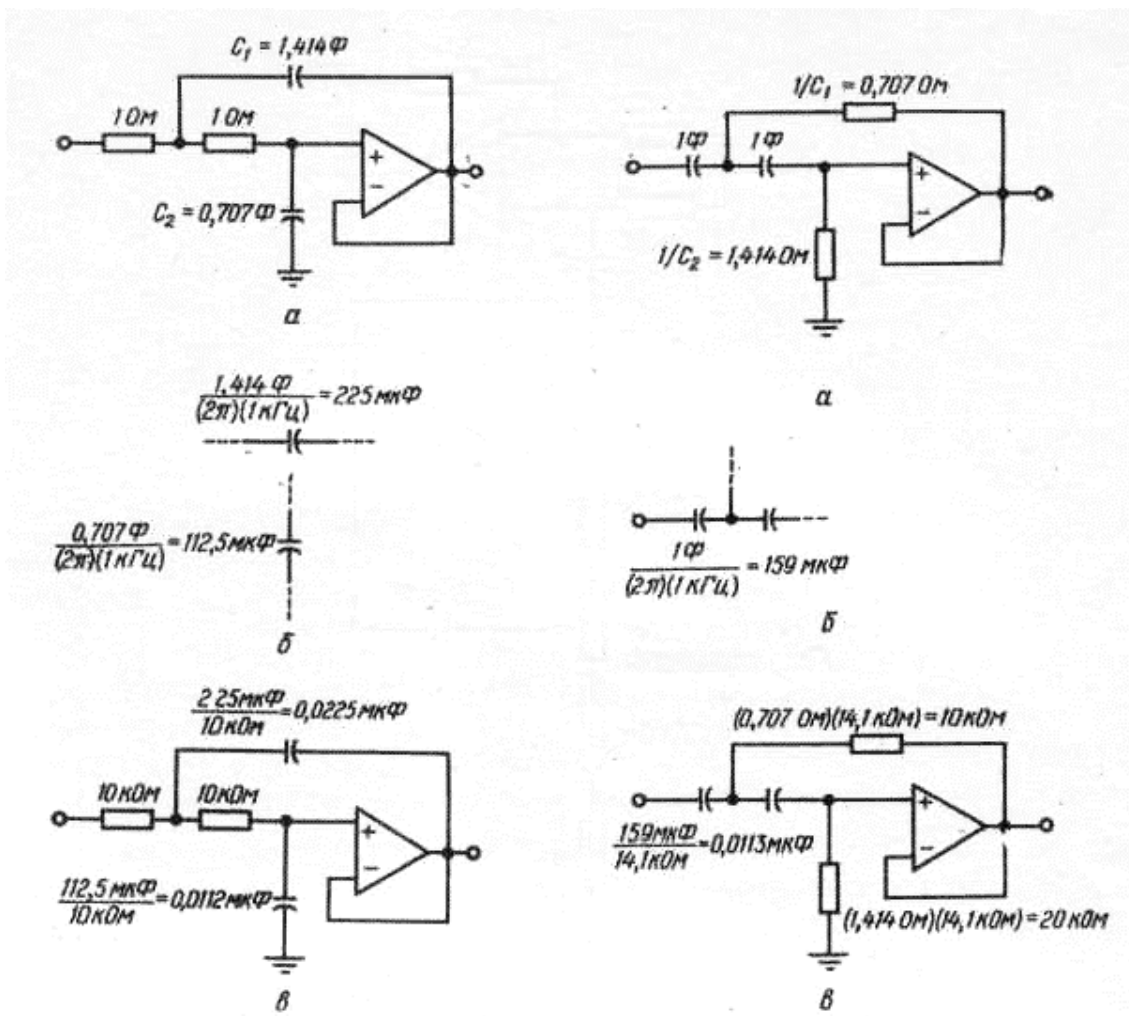
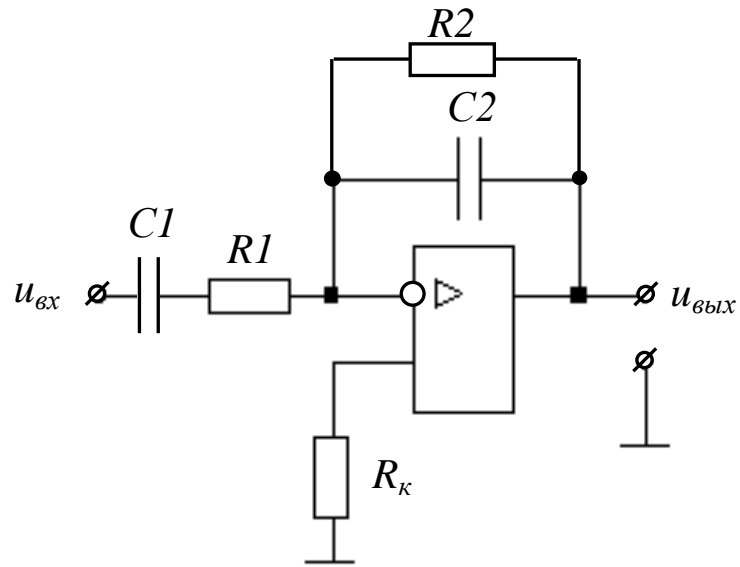


Рисунок 3.31 – Последовательность расчета ФНЧ (слева) и ФВЧ (справа)

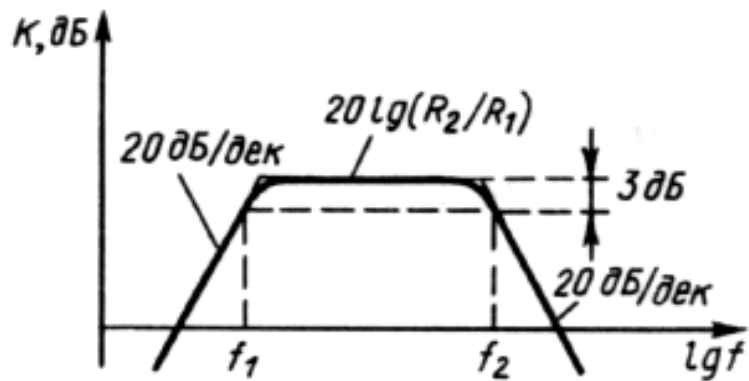
$$\omega_2 \approx \frac{1}{R_2 C_2} \quad (3.43)$$

Для измерительной техники и техники обработки сигналов представляют интерес три типа схем ПФ:

- **фильтр с многопетлевой обратной связью** – применяется при величинах добротности до 10 и выгодно отличается от других схем тем, что имеет всего лишь один операционный усилитель;
- **биквадратный резонатор** – является более сложным электрическим фильтром, выполняемым на трех ОУ и обеспечивающим добротность до 200;
- **коммутируемый фильтр** – обеспечивает добротность до 1000, необходимую при селекции узкополосных сигналов.



а



б

Рисунок 3.32 – Схема и логарифмическая АЧХ полосового фильтра

Добротность Q во всех случаях определяется следующим отношением

$$Q = \frac{f_0}{\Delta f}, \quad (3.44)$$

где f_0 – средняя частота полосы пропускания;

Δf – ширина полосы пропускания на уровне -3 дБ (то есть на уровне $0,707K_{U_{\max}}$).

АЧХ полосовых фильтров для различных значений Q приведены на рисунке 3.33.

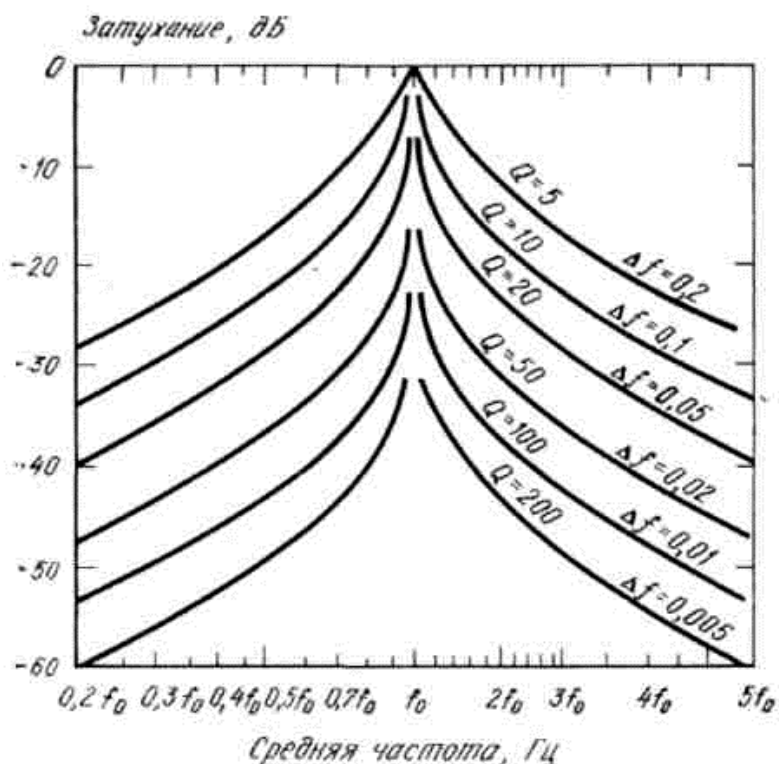


Рисунок 3.33 – АЧХ полосовых фильтров при разных значениях добротности

На рисунке 3.34 показана схема полосового фильтра с многопетлевой ОС (ПФМОС) и вид его АЧХ.

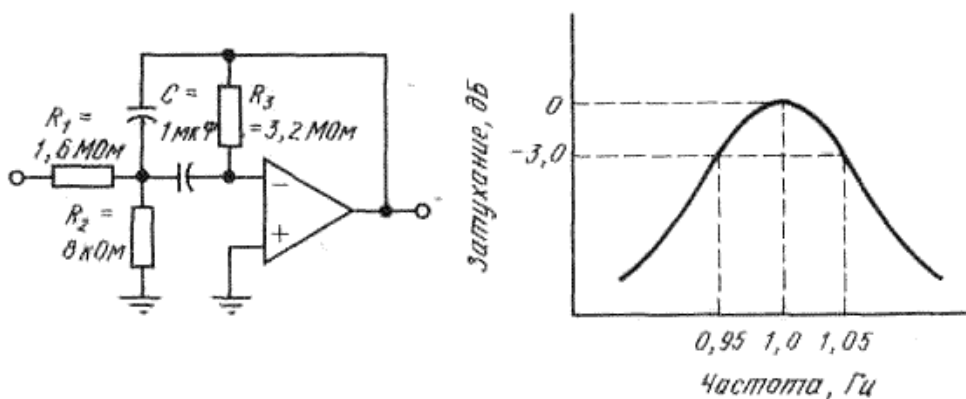


Рисунок 3.34 – Полосовой фильтр с многопетлевой обратной связью

Сопротивления резисторов R_1 , R_2 и R_3 ПФМОС при заданной емкости конденсаторов $C = 1$ мкФ, выбирают с учетом требуемой добротности Q и средней частоты f_0 по формулам:

$$b_c = 2\pi f_0, \quad (3.45)$$

$$R_2 = \frac{1}{(2Q - \frac{1}{Q})b_c}, \quad (3.46)$$

$$R_1 = \frac{Q}{b_c}, \quad (3.47)$$

$$R_3 = 2R_1. \quad (3.48)$$

Чтобы получить максимальную стабильность фильтра, расчет ведется для единичного усиления на частоте f_0 .

Полосовой фильтр второго порядка может быть выполнен по схеме, показанной на рисунке 3.45.

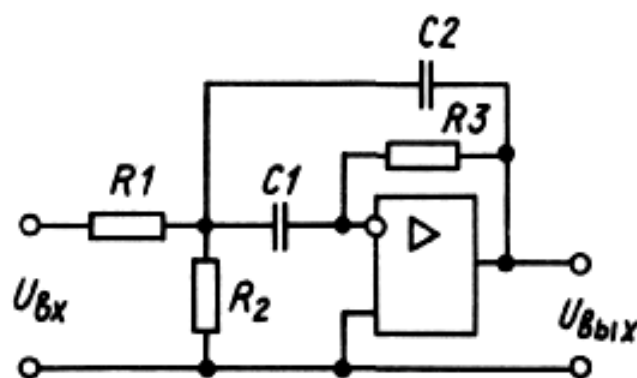


Рисунок 3.45 – Полосовой фильтр второго порядка

Квазирезонансная частота ПФ второго порядка (на которой коэффициент передачи фильтра максимален) может быть найдена из выражения

$$\omega_0 = \sqrt{\frac{R_1 + R_2}{R_1 R_2 R_3 C_1 C_2}}. \quad (3.49)$$

Режекторный фильтр может быть получен на основе схемы ПФМОС, если к ее выходу подключить неинвертирующий сумматор (рисунок 3.46). В такой схеме выделенный на частоте f_0 сигнал с выхода инвертирующего ПФМОС, коэффициент усиления напряжения которого равен единице, поступает на один из входов неинвертирующего сумматора. Входной широкополосный сигнал поступает на второй вход сумматора также без усиления и без изменения фазы. В результате сложения двух сигналов в противофазе происходит подавление сигнала в области частоты режекции f_0 , то есть обеспечивается требуемый вид АЧХ для режекторного фильтра.

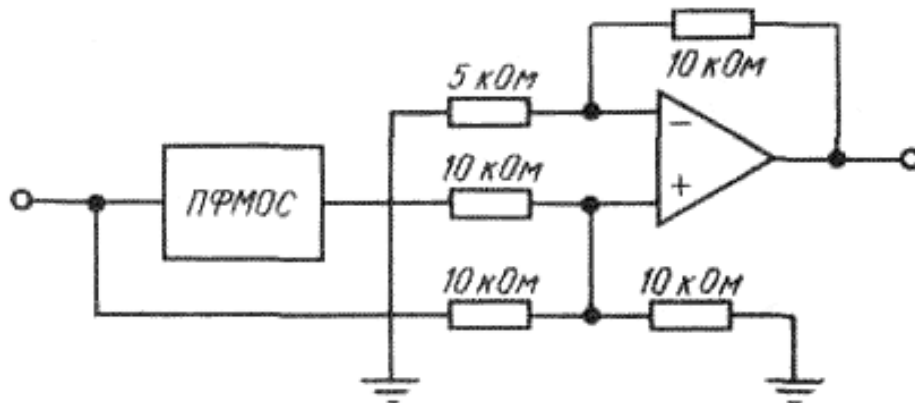


Рисунок 3.46 – Режекторный фильтр на основе схемы ПФМОС

Нужно отметить, что выше рассмотрены только отдельные примеры построения схем активных фильтров. На практике широко применяются также схемы, основу которых составляют мост Вина или двойной Т-мост.

3.10 Генераторы электрических сигналов на ОУ

3.10.1 Общие сведения о генераторах электрических сигналов

Электронным генератором сигналов называют устройство, преобразующее энергию источника питания в электрические колебания требуемой формы, частоты и мощности.

Электронные генераторы входят составной частью во многие электронные устройства и системы. Так, например, генераторы гармонических колебаний, а также колебаний импульсной формы используются в универсальных измерительных приборах, осциллографах, микропроцессорных системах, в различных технологических установках и т. д. В телевизионных приемниках генераторы строчной и кадровой разверток используются для формирования раstra на экране кинескопа. Кроме этого электронные генераторы широко применяются в технике связи, в медицинском оборудовании, в бытовой технике.

Классификация генераторов выполняется по ряду признаков: *форме колебаний, их частоте, выходной мощности, назначению, типу используемого активного элемента, виду частотно-избирательной цепи* обратной связи и др.

По назначению генераторы делят на:

- *технологические;*
- *измерительные;*
- *медицинские;*
- *связные.*

По форме колебаний их делят на:

- генераторы *гармонических* сигналов;
- генераторы *негармонических* (импульсных) сигналов.

По выходной мощности генератора делят на:

- *маломощные* (менее 1 Вт);
- *средней мощности* (ниже 100 Вт);
- *мощные* (свыше 100 Вт).

По частоте генераторы можно разделить на следующие группы:

- инфранизкочастотные (менее 10 Гц);
- низкочастотные (от 10 Гц до 100 кГц);
- высокочастотные (от 100 кГц до 100 МГц);
- сверхвысокочастотные (выше 100 МГц).

С учетом используемых **активных элементов** генераторы делят на:

- ламповые;
- транзисторные;
- на операционных усилителях;
- на туннельных диодах;
- на динисторах.

Генератор электрических колебаний является нелинейным устройством. Обобщенная структурная схема генератора приведена на рисунке 3.47, *а*. В состав генератора входят: усилитель с коэффициентом усиления K_U , частотно-избирательная цепь положительной обратной связи с коэффициентом передачи m и цепь ООС с коэффициентом передачи γ .

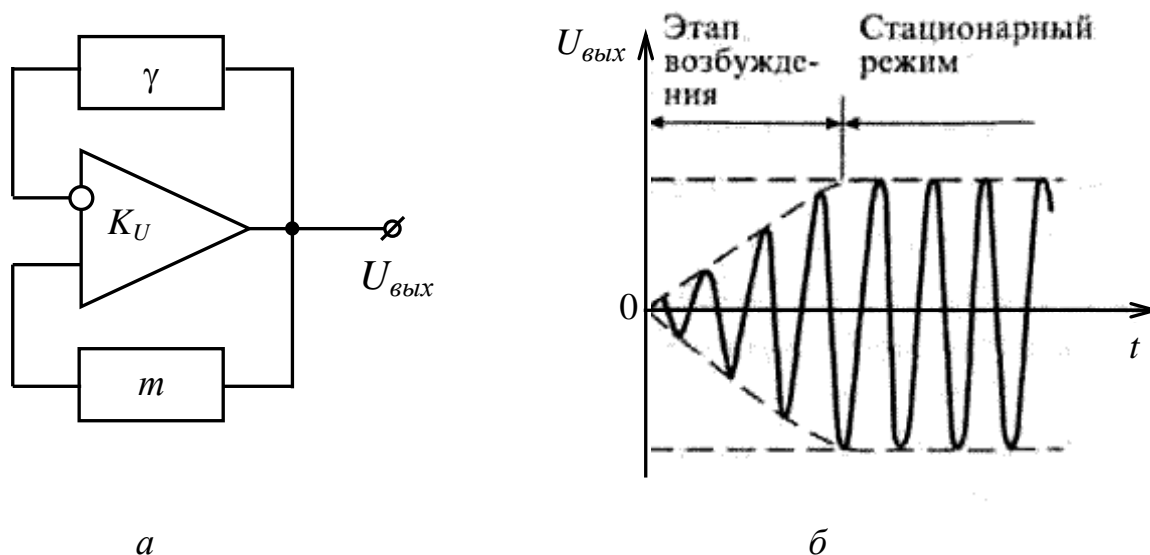


Рисунок 3.47 – Структурная схема генератора электрических колебаний (*а*) и форма колебаний на его выходе (*б*)

Функционирование генератора можно разделить на два этапа: *этап возбуждения* генератора и *этап стационарного режима*. На этапе возбуждения колебаний после подключения к генератору внешнего источника питания в генераторе появляются колебания, амплитуда которых постепенно нарастает. На втором этапе амплитуда колебаний стабилизируется и генератор переходит в стационарный режим. Форма колебаний на выходе генератора показана на рисунке 3.47, б.

На этапе возбуждения колебаний основную роль играет цепь положительной обратной связи. Эта цепь определяет условие возбуждения колебаний, их частоту и скорость нарастания амплитуды. После возникновения колебаний амплитуда напряжения на выходе генератора нарастает до тех пор, пока действие нелинейной отрицательной обратной связи не ограничит рост этого напряжения.

Поскольку на этапе возбуждения цепь отрицательной обратной связи не работает, рассмотрим упрощенную схему генератора, изображенную на рисунке 3.48, а. Цепь положительной обратной связи обычно выполняется на пассивных элементах и потому имеет потери. Затухание сигнала в цепи обратной связи компенсируется усилением, которое обеспечивает усилитель. Рассмотрим условия, при которых в схеме могут возникнуть незатухающие колебания.

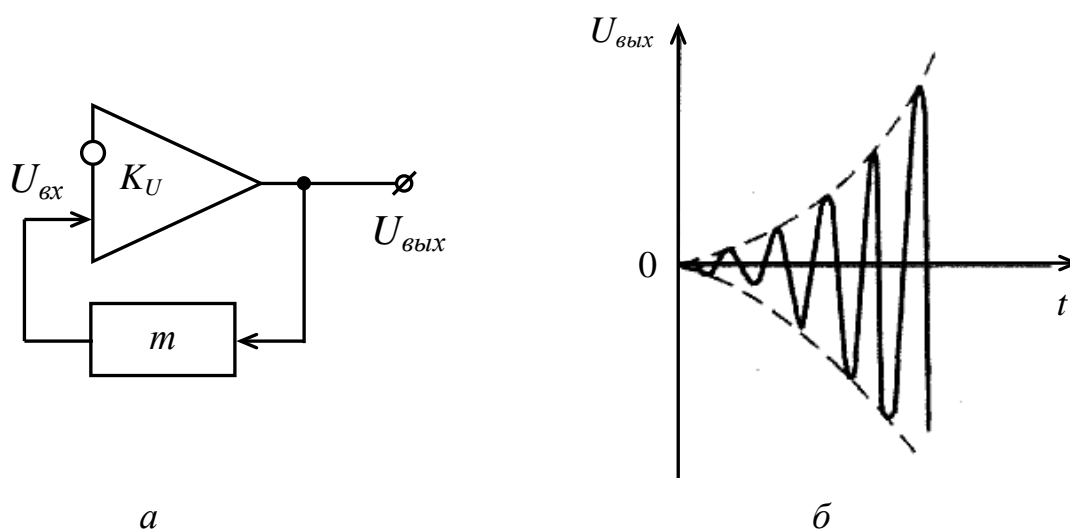


Рисунок 3.48 – Работа генератора на этапе возбуждения колебаний

Цепь положительной обратной связи генератора содержит емкости или индуктивности (или и то и другое). Наличие реактивных элементов приводит к тому, что при включении питания в схеме возникают переходные процессы, имеющие колебательный характер. К таким же последствиям могут привести переходные процессы в активных элементах (транзисторах или ОУ). Возникшие колебания поступают на вход усилителя в виде сигнала $U_{вх}$ и, пройдя через усилитель, появляются на его выходе в виде сигнала

$$U_{вых} = U_{вх} K_U. \quad (3.50)$$

С выхода усилителя колебания через цепь положительной обратной связи вновь поступают на вход усилителя, поэтому можно записать

$$U_{вх} = U_{вых} m, \quad (3.51)$$

или, с учетом (3.50) и (3.51),

$$U_{вых} (1 - mK_U) = 0, \quad (3.52)$$

где $F = 1 - mK_U$ – фактор положительной обратной связи.

Как известно, для положительной ОС, с учетом того, что в общем случае и собственный коэффициент усиления усилителя K_U , и коэффициент передачи цепи обратной связи m могут носить комплексный характер, можно записать

$$\dot{K}_{У\text{ пос}} = \frac{\dot{K}_U}{1 - m\dot{K}_U}. \quad (3.53)$$

Из (3.53) следует, что для надежного возникновения колебаний в генераторе должно выполняться условие

$$1 - \dot{m}K_U = 0,$$

или

$$\dot{m}K_U = 1. \quad (3.54)$$

Поскольку коэффициенты, входящих в (3.54), являются комплексными (частотозависимыми) величинами, то условие возникновения колебаний распадается на два условия, которые принято называть условиями *баланса амплитуд* и *баланса фаз*:

$$\begin{cases} |\dot{m}K_U| = 1, \\ \arg(\dot{m}K_U) = \varphi_k + \varphi_m = 2n\pi, \end{cases} \quad (3.55)$$

где φ_k и φ_m – фазовые сдвиги, вносимые усилителем и цепью положительной обратной связи соответственно;

$$n = 0, 1, 2, \dots$$

Первое из условий означает, что в стационарном режиме полное петлевое усиление на рабочей частоте генератора должно быть равно единице, то есть модуль коэффициента усиления напряжения усилителя должен быть равен модулю обратной величины коэффициента передачи цепи положительной обратной связи (то есть $|\dot{K}_U| = |\dot{m}^{-1}|$). Иначе говоря, насколько сигнал ослабляется при передаче через цепь положительной обратной связи, настолько же он должен усиливаться усилителем.

Если выполняется условие $|\dot{K}_U| < |\dot{m}^{-1}|$, то колебания в схеме генератора будут *затухающими*, и, наоборот, при $|\dot{K}_U| > |\dot{m}^{-1}|$ колебания будут *нарастающими* (как показано на рисунке 3.48, б). Для точного выполнения условия баланса амплитуд в схему генератора вводят отрицательную обратную связь, посредством которой изменяется петлевое усиление $\dot{m}K_U$. Возможны различные **способы регулирования петлевого усиления**:

- изменением коэффициента усиления усилителя;

- изменением коэффициента передачи цепи положительной обратной связи;
- изменением коэффициента передачи цепи отрицательной обратной связи.

В качестве элементов, регулирующих петлевое усиление, используются или пассивные нелинейные элементы (термисторы, варисторы, позисторы, лампы накаливания и др.) или транзисторы в режиме регулируемого сопротивления (чаще всего это полевые транзисторы).

Второе условие, называемое условием баланса фаз, означает, что полный фазовый сдвиг в замкнутом контуре генератора должен быть равен $2n\pi$, где n – любое целое число. Условие баланса фаз позволяет определить частоту генерируемых колебаний. Если это условие выполняется только на одной частоте, то генерируемое колебание будет гармоническим. Если условие баланса фаз выполняется для ряда частот, то колебание будет негармоническими (то есть будет содержать высшие гармоники).

3.10.2 Генераторы гармонических сигналов на ОУ

Для формирования гармонических колебаний в области высоких и сверхвысоких частот широко применяют генераторы с резонансными LC -контуром. Однако их применение в области низких частот ограничивается из-за низкого качества и больших габаритов катушек индуктивности. Для повышения технологичности изготовления и уменьшения габаритов в низкочастотных генераторах в цепи положительной ОС используют различные RC -цепи. Такие цепи обычно имеют квазирезонансные характеристики со сдвигом фаз между входным и выходным напряжениями, равным нулю или 180° . В качестве примера на рисунке 3.49, *а* показана цепь на **фазосдвигающих звеньях**, а на рисунке 3.49, *б* – **мост Вина**.

Цепь на рисунке 3.49, *а* состоит из трех фазосдвигающих звеньев, каждое из которых обеспечивает сдвиг по фазе на 60° . В результате выходное напряжение будет сдвинуто по отношению ко входному на 180° . Чтобы выполнялось условие баланса фаз, усилитель также должен обеспечивать сдвиг по фазе, равный 180° , то есть должен быть инвертирующим.

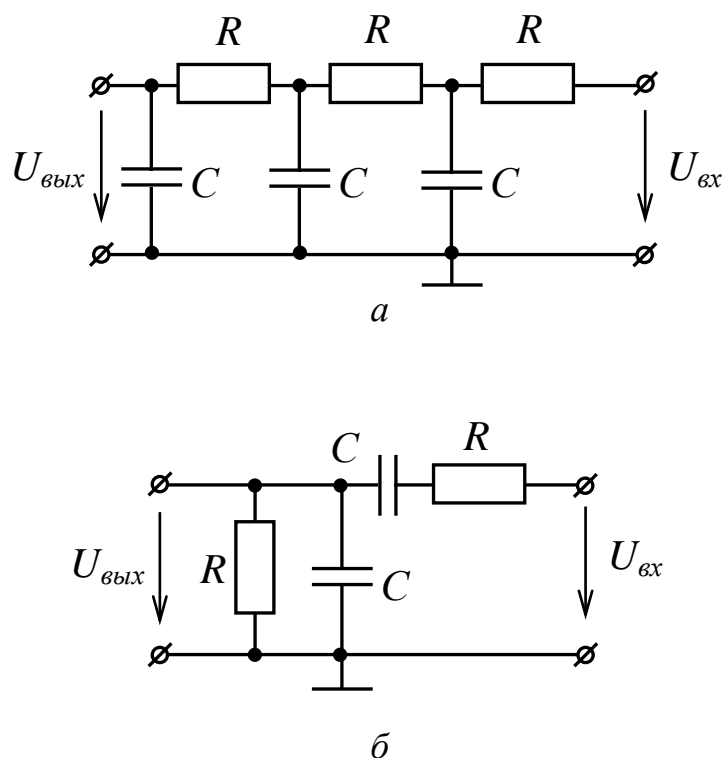


Рисунок 3.49 – Цепь на фазосдвигающих звеньях (а) и мост Вина (б)

Мост Вина (рисунок 3.49, б) на квазирезонансной частоте обеспечивает сдвиг по фазе, равный нулю, поэтому для выполнения условия баланса фаз усилитель должен быть неинвертирующим.

Проанализируем схему моста Вина с целью выявления условий возникновения колебаний в генераторе.

Мост Вина состоит из двух RC -звеньев, первое из которых представляет собой последовательное соединение R и C элементов и имеет сопротивление

$$\dot{Z}_1 = R + \frac{1}{j\omega C} = \frac{1 + j\omega RC}{j\omega C}, \quad (3.56)$$

а второе – параллельное соединение таких же R и C элементов, полное сопротивление которого равно

$$\dot{Z}_2 = \frac{\frac{R}{j\omega C}}{R + \frac{1}{j\omega C}} = \frac{R}{1 + j\omega RC}. \quad (3.57)$$

Коэффициент передачи цепи положительной обратной связи определяется выражением

$$m = \frac{\dot{Z}_2}{\dot{Z}_1 + \dot{Z}_2} = \frac{j\omega RC}{1 - \omega^2 R^2 C^2 + 3j\omega RC}. \quad (3.58)$$

Если выполнить условие $1 - (\omega RC)^2 = 0$, то фазовый сдвиг будет равен нулю, а коэффициент передачи $m = \frac{1}{3}$. В этом случае *частота колебаний* на выходе генератора определяется по формуле

$$\omega = \frac{1}{RC}. \quad (3.59)$$

Для стабилизации амплитуды в генераторах гармонических сигналов используют **нелинейную** ООС. Пример схемы генератора низкой частоты с мостом Вина приведен на рисунке 3.50. Отрицательная обратная связь в генераторе выполнена в виде нелинейного делителя напряжения на сопротивлениях R_L и $R1$. Сопротивление $R1$ – линейное, а сопротивление R_L – нелинейное. В качестве сопротивления R_L в рассматриваемой схеме используется **лампа накаливания**. При увеличении выходного напряжения генератора сопротивление металлической нити лампы накаливания увеличивается, что приводит к увеличению глубины отрицательной обратной связи и, следовательно, к уменьшению коэффициента усиления напряжения усилителя. В результате выходное напряжение стабилизируется на определенном уровне.

Следует отметить, что коэффициент усиления усилителя в рассмотренной схеме должен быть больше трех. Именно это значение коэффициента усиления и устанавливается при помощи регулируемой цепи обратной связи.

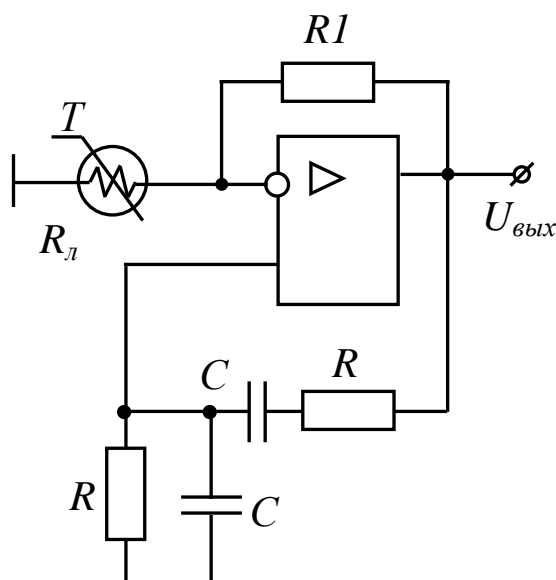


Рисунок 3.50 – Генератор синусоидального колебания с мостом Вина

3.10.3 Релаксационный генератор на ОУ

Принцип работы релаксационных генераторов на базе ОУ основан на использовании процессов заряда – разряда (релаксаций) конденсаторов RC -цепей. При этом заданное время релаксаций реализуется как параметрами самой RC -цепи, так и величиной порогового напряжения срабатывания, устанавливаемого на одном из входов операционного усилителя. ОУ в данном случае используется в режиме компаратора.

Релаксационный генератор (мультивибратор) формирует последовательность прямоугольных разнополярных импульсов заданной длительности и скважности. Схема мультивибратора приведена на рисунке 3.51, а временные диаграммы, поясняющие его работу – на рисунке 3.52.

Напряжение на конденсаторе U_c изменяется по экспоненте, начальный участок которой близок по форме к линейной зависимости (принято на временной диаграмме), при этом напряжение U_c стремится к $\pm E_{нас}$ (то есть к напряжению, близкому к напряжению источников питания). В момент, когда $|U_c| = |U_{пор}|$, дифференциальное входное напряжение ОУ изменяет знак на противоположный и напряжение на вы-

ходе ОУ скачкообразно (благодаря действию положительной обратной связи) изменяет полярность.

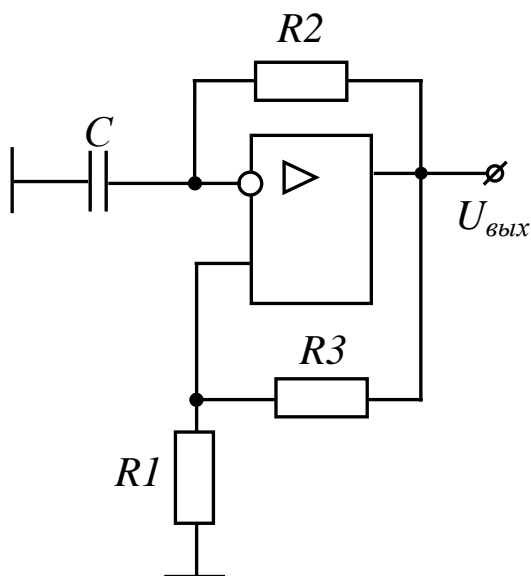


Рисунок 3.51 – Схема мультивибратора (генератора прямоугольных импульсов)

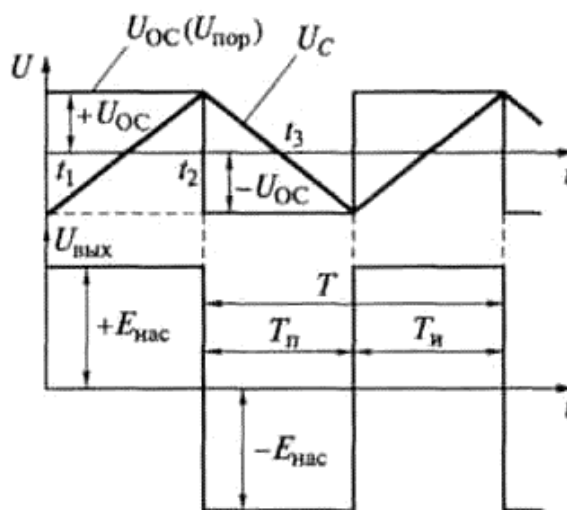


Рисунок 3.52 – Релаксационные процессы в мультивибраторе

Таким образом, мультивибратор может находиться в одном из двух квазиустойчивых состояний, в течение которых формируются длительности импульса и паузы.

Пороговое напряжение и длительности импульса и паузы выходного напряжения генератора определяются из формул:

$$U_{пор} = \left| \frac{E_{нас} R_1}{R_1 + R_3} \right|, \quad (3.60)$$

$$T_u = T_n = \tau \ln \left(1 + \frac{2R_1}{R_3} \right), \quad (3.61)$$

где $\tau = R_2 C$ – постоянная времени цепи.

Если принять $R_1 = R_3$, то получим

$$T_u = T_n = 1,1\tau, \quad (3.62)$$

$$T = T_u + T_n = 2,2\tau. \quad (3.63)$$

При выполнении условий (3.62) и (3.63) выходное напряжение генератора представляет собой импульсную последовательность со скважностью, равной двум (то есть *меандр*).

3.11 Вопросы для самоконтроля

3.11.1 Что называется операционным усилителем?

3.11.2 Привести примерные значения основных параметров типового операционного усилителя.

3.11.3 Записать выражение, связывающее выходное напряжение ОУ с его входными напряжениями. Что усиливает операционный усилитель?

3.11.4 Что называется напряжением смещения операционного усилителя?

3.11.5 Изобразить передаточную характеристику ОУ для инвертирующего (неинвертирующего) входа.

3.11.6 Изобразить типовую АЧХ операционного усилителя. Как определяется

частота среза и частота единичного усиления по АЧХ?

3.11.7 Как определяется коэффициент усиления напряжения при неинвертирующем включении ОУ с отрицательной обратной связью?

3.11.8 Как определяется коэффициент усиления напряжения при инвертирующем включении ОУ с отрицательной обратной связью?

3.11.9 Как влияет глубина обратной связи на ширину полосы пропускания усилителя с ООС?

3.11.10 Что называется интегратором? Как связано выходное напряжение интегратора со входным напряжением?

3.11.11 Что называется дифференциатором? Как связано выходное напряжение дифференциатора со входным напряжением?

3.11.12 Привести схему инвертирующего (неинвертирующего) сумматора и записать выражение, связывающее выходное и входные напряжения.

3.11.13 Привести схему логарифмического (антилогарифмического) усилителя и записать выражение, связывающее выходное и входное напряжения.

3.11.14 Составить схему умножителя (делителя) напряжений на ОУ.

3.11.15 Что называется компаратором напряжений? Привести схему однопорогового компаратора и пояснить принцип его работы.

3.11.16 Перечислить преимущества и недостатки активных фильтров на ОУ.

3.11.17 Привести примеры схем ФНЧ, ФВЧ на ОУ и изобразить их АЧХ.

3.11.18 Привести примеры схем полосового, режекторного фильтров на ОУ и изобразить их АЧХ

3.11.19 Что называется электронным генератором сигналов?

3.11.20 Пояснить работу генератора электрических колебаний по структурной схеме.

3.11.21 Что называют балансом амплитуд, балансом фаз? При каких условиях в генераторе возникают устойчивые колебания?

3.12 Тестовые задания к разделу 3

3.12.1 Выходное и входное напряжения операционного усилителя связаны выражением:

а) $U_{вых} = K_{U0} U_{вх}$;

б) $U_{вых} = K_{U0} (U_{вх+} + U_{вх-})$;

в) $U_{вых} = K_{U0} (U_{вх+} - U_{вх-})$;

г) $U_{вых} = K_{U0} (U_{вх-} - U_{вх+})$.

3.12.2 В состав операционного усилителя входит:

а) двухтактный оконечный каскад;

б) каскад с общим эмиттером;

в) дифференциальный усилительный каскад;

г) каскад с общим истоком;

д) каскад с общим стоком.

3.12.3 Если ОУ охвачен отрицательной обратной связью, то коэффициент усиления напряжения, в зависимости от того, на какой вход поступает входное напряжение, определяется одной из формул:

а) $K_{UООС} = \frac{Z}{Z_{ОС}}$;

б) $K_{UООС} = \frac{Z+Z_{ОС}}{Z_{ОС}}$;

в) $K_{UООС} = -\frac{Z_{ОС}}{Z}$;

г) $K_{UООС} = 1 + \frac{Z_{ОС}}{Z}$.

3.12.4 Внешняя ООС операционного усилителя:

а) уменьшает коэффициент усиления напряжения;

б) расширяет полосу пропускания;

в) увеличивает коэффициент усиления напряжения;

г) сужает полосу пропускания;

д) увеличивает выходное сопротивление.

3.12.5 Напряжение на выходе неинвертирующего сумматора определяется выражением:

$$\text{а) } U_{\text{вых}} = R \sum_{i=1}^n \frac{U_{\text{вх}i}}{R_i};$$

$$\text{б) } U_{\text{вых}} = R_{\text{см}} \sum_{i=1}^n \frac{U_{\text{вх}i}}{R_i};$$

$$\text{в) } U_{\text{вых}} = R \sum_{i=1}^n \frac{U_{\text{вх}i}}{R_i} - R_{\text{ос}} \sum_{j=1}^m \frac{U_{\text{вх}j}}{R_j};$$

$$\text{г) } U_{\text{вых}} = - \sum_{i=1}^n \frac{R_{\text{ос}}}{R_i} U_{\text{вх}i}.$$

3.12.6 Напряжение на выходе интегрирующего усилителя на ОУ определяется выражением:

$$\text{а) } u_{\text{вых}}(t) = \frac{\tau}{RC} \int_0^t u_{\text{вх}}(t) dt;$$

$$\text{б) } u_{\text{вых}}(t) = RC \frac{du_{\text{вх}}(t)}{dt};$$

$$\text{в) } u_{\text{вых}}(t) = -RC \frac{du_{\text{вх}}(t)}{dt};$$

$$\text{г) } u_{\text{вых}}(t) = -\frac{1}{RC} \int_0^t u_{\text{вх}}(t) dt.$$

3.12.7 Напряжение на выходе дифференцирующего усилителя на ОУ определяется выражением:

$$\text{а) } u_{\text{вых}}(t) = \frac{1}{RC} \int_0^t u_{\text{вх}}(t) dt;$$

$$\text{б) } u_{\text{вых}}(t) = R \frac{du_{\text{вх}}(t)}{dt};$$

$$\text{в) } u_{\text{вых}}(t) = -\frac{1}{RC} \int_0^t u_{\text{вх}}(t) dt;$$

г) $u_{\text{вых}}(t) = -RC \frac{du_{\text{вх}}(t)}{dt}$.

3.12.8 Интегрирующий усилитель на ОУ является активным:

- а) фильтром нижних частот;
- б) полосовым фильтром;
- в) фильтром верхних частот;
- г) режекторным фильтром;
- д) избирательным фильтром.

3.12.9 Частота среза амплитудно-частотной характеристики дифференциатора определяется выражением:

а) $\omega_C = \frac{1}{RC}$;

б) $\omega_C = \frac{1}{RC(K_{U\text{ООС}}+1)}$;

в) $\omega_C = \frac{K_{U\text{ООС}}+1}{RC}$;

г) $\omega_C = \frac{RC}{K_{U\text{ООС}}+1}$.

3.12.10 Полосовой фильтр характеризуется:

- а) полосой задержания;
- б) полосой режекции;
- в) полосой пропускания;
- г) коэффициентом усиления.

3.12.11 Функционирование генератора электрических колебаний можно разделить на этапы:

- а) этап возбуждения;
- б) этап затухания;
- в) этап срыва;
- г) этап стационарного режима;
- д) этап накачки.

3.12.12 Условием возникновения колебаний в генераторе является обеспечение:

- а) баланса сопротивлений;
- б) баланса напряжений;
- в) баланса амплитуд;
- г) баланса фаз;
- д) баланса токов;
- е) баланса проводимостей.

3.12.13 К способам регулирования петлевого усиления автогенератора на ОУ

можно отнести:

- а) изменение коэффициента усиления напряжения усилителя;
- б) изменение коэффициента передачи цепи положительной обратной связи;
- в) изменение коэффициента передачи цепи отрицательной обратной связи;
- г) изменение входного сопротивления усилителя;
- д) изменение сдвига фаз выходного напряжения относительно входного.

4 Вторичные источники питания

4.1 Структуры вторичных источников питания

Вторичные источники питания (ВИП) предназначены для преобразования сетевого напряжения в постоянные напряжения, необходимые для непосредственного питания электронных устройств. Вторичные источники питания получают энергию от первичных источников, вырабатывающих электричество (от генераторов переменного или постоянного тока, аккумуляторов и т. д.)

Вторичные источники питания являются одними из наиболее важных устройств электроники. Надежность функционирования того или иного электронного устройства, как правило, существенно зависит от того, насколько надежен его источник питания.

Наиболее распространенными являются две структурные схемы ВИП: *аналоговая (ВИП без преобразования частоты) и импульсная (ВИП с преобразованием частоты).*

Рассмотрим типовые структурные схемы источников питания, получающих энергию от промышленной сети с частотой 50 Гц.

Структурная схема аналогового ВИП представлена на рисунке 4.1.

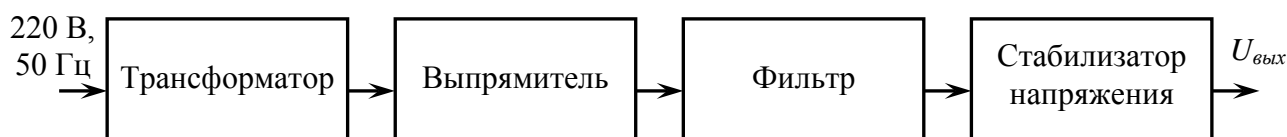


Рисунок 4.1 – Структурная схема аналогового вторичного источника питания

Трансформатор предназначен для преобразования сетевого переменного напряжения в переменные напряжения требуемых уровней. Одновременно трансформатор обеспечивает гальваническую развязку питающей сети и нагрузки. В общем случае трансформатор может быть *понижающим, повышающим* или *универсальным* (то есть иметь как повышающие, так и понижающие обмотки).

Выпрямитель преобразует *переменное разнополярное* напряжение в *пульсирующее однополярное* (положительной или отрицательной полярности). Напряжение на выходе выпрямителя содержит постоянную составляющую (среднее значение напряжения за период) и бесконечное число гармоник с частотами, кратными частоте пульсирующего напряжения. Отклонение выходного напряжения выпрямителя от его среднего значения называется *пульсацией*. Частота пульсаций равна частоте первой гармоники.

Фильтр предназначен для *выделения постоянной составляющей из выходного напряжения выпрямителя и подавления гармоник*. Таким образом, с помощью фильтра обеспечивается уменьшение пульсации напряжения, поступающего с выхода выпрямителя.

Стабилизатор напряжения предназначен для *поддержания на заданном уровне выходного постоянного напряжения (стабилизации напряжения) при изменении напряжения сети* (которое, в общем случае, может изменяться в диапазоне (+15... – 20)% от номинального значения, равного 220 В) *и тока в нагрузке*. Кроме этого стабилизатор обеспечивает дальнейшее уменьшение уровня пульсации.

Основным достоинством аналоговых ВИП является простота их реализации. Наряду с этим аналоговые ВИП имеют и существенный недостаток. Наличие громоздкого сетевого трансформатора и электролитических конденсаторов в фильтре с большими линейными размерами приводит к ухудшению их массогабаритных показателей. По этой причине в последнее время аналоговые ВИП применяют достаточно редко. Им на смену пришли *импульсные вторичные источники питания*. Они, в частности, находят применение в блоках питания компьютеров, телевизионных приемников и другой аппаратуры бытового и промышленного назначения.

Структурная схема импульсного ВИП представлена на рисунке 4.2.

В импульсных ВИП напряжение от сети подается непосредственно на **выпрямитель 1**. На выходе **фильтра 1** формируется напряжение (высокого уровня), близкое к постоянному (содержит пульсации), которое далее вновь преобразуется в переменное с помощью так называемого *инвертора*. **Инвертор** представляет собой *высокочастотный импульсный генератор с самовозбуждением*, нагрузкой которого

является импульсный трансформатор, либо мощный *трансформаторный усилительный каскад*, управляемый задающим импульсным генератором. Частота переменного напряжения на выходе инвертора составляет десятки килогерц (обычно используют частоты в диапазоне 15 ... 50 кГц).

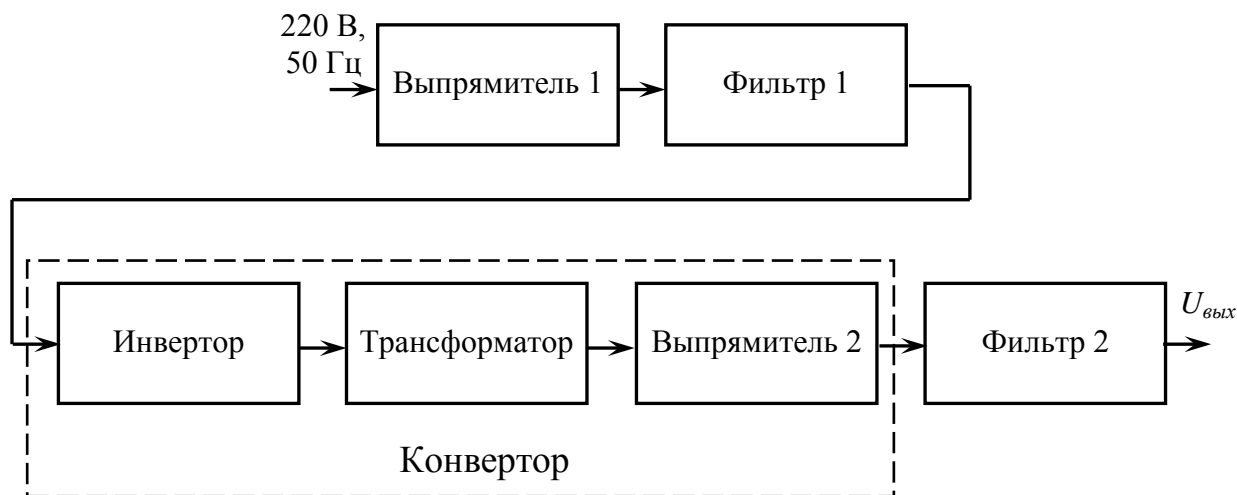


Рисунок 4.2 – Структурная схема импульсного вторичного источника питания

Переменное напряжение с выхода инвертора поступает на *трансформатор*, на вторичных обмотках которого формируются переменные напряжения, величины которых зависят от требуемых уровней постоянных выходных напряжений. Поскольку трансформатор в этой схеме работает на повышенной частоте, то его вес и габариты существенно ниже, чем в схеме аналогового ВИП.

Переменное напряжение с выхода трансформатора далее поступает на схему преобразования его в постоянное напряжение заданного уровня, состоящую из *выпрямителя 2* и *фильтра 2*.

Назначение основных функциональных узлов рассмотренной схемы аналогично назначению соответствующих функциональных узлов аналогового ВИП.

Инвертор, *трансформатор* и *выпрямитель 2* образуют *конвертор* – устройство для изменения уровня и стабилизации постоянного напряжения. В качестве активных приборов в инверторе используются транзисторы (биполярные или поле-

вые). Они работают в **ключевом режиме** (то есть транзистор или включен и находится в режиме насыщения, или выключен и находится в режиме отсечки).

Для более качественной стабилизации выходного напряжения после сглаживающего фильтра 2 может быть включен *стабилизатор напряжения*.

Рассмотрим принципы построения и функционирования отдельных элементов структурных схем вторичных источников питания.

4.2 Выпрямители и сглаживающие фильтры

В маломощных источниках питания (до нескольких сотен ватт) обычно используют *однофазные выпрямители*. Схемы однофазных выпрямителей бывают *однополупериодные, двухполупериодные и мостовые*.

К основным параметрам выпрямителей относятся:

- среднее значение выходного напряжения

$$U_{cp} = \frac{1}{T} \int_0^T u_{вых}(t) dt, \quad (4.1)$$

где T – период напряжения на выходе выпрямителя;

- среднее значение выходного тока

$$I_{cp} = \frac{1}{T} \int_0^T i_{вых}(t) dt; \quad (4.2)$$

- коэффициент пульсаций выходного напряжения

$$K_n = \frac{U_m}{U_{cp}}, \quad (4.3)$$

где U_m – амплитуда основной (первой) гармоники напряжения на выходе выпрямителя.

В зависимости от типа выпрямителя, частота первой гармоники либо равна, либо в два раза больше частоты напряжения на входе выпрямителя.

Рассмотрим особенности построения и основные характеристики различных типов выпрямителей.

Однополупериодный выпрямитель является простейшим и имеет схему, изображенную на рисунке 4.3. В таком выпрямителе ток через нагрузку протекает лишь в течение одного полупериода сетевого напряжения и, соответственно, напряжение на нагрузке также существует только в течение одного полупериода (рисунок 4.4).

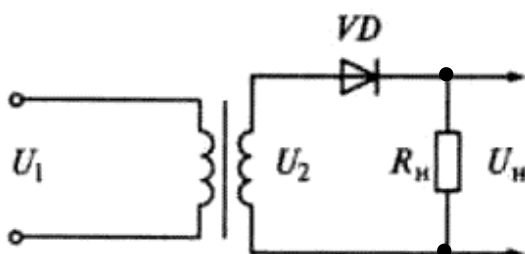


Рисунок 4.3 – Однополупериодный выпрямитель

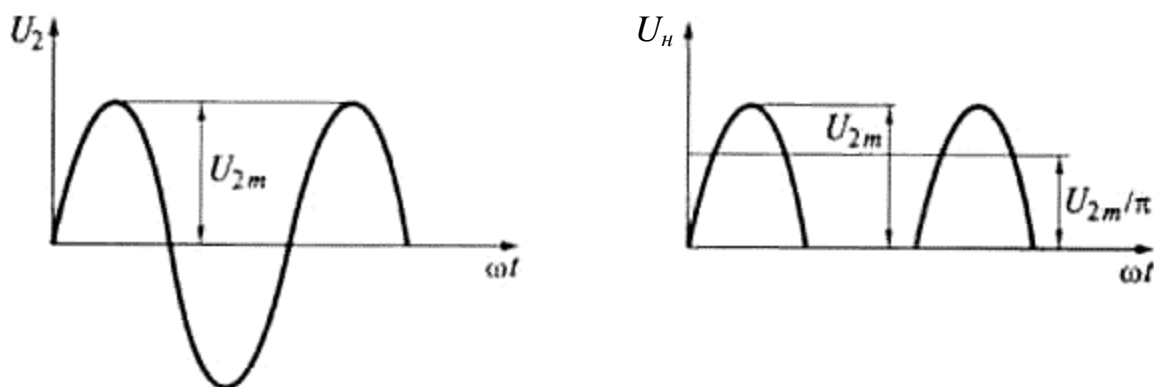


Рисунок 4.4 – Форма напряжений на входе и выходе выпрямителя

Получим выражения для определения основных параметров однополупериодного выпрямителя. Напряжение на нагрузке U_n содержит ряд гармонических составляющих. Разложив напряжение U_n в ряд Фурье, получим

$$U_n = \frac{U_{2m}}{\pi} + \frac{U_{2m}}{2} \sin \omega t - \frac{2U_{2m}}{3\pi} \cos 2\omega t + \dots \quad (4.4)$$

Из выражения (4.4) видно, что постоянная составляющая (среднее значение) напряжения на нагрузке равна $U_{cp} = \frac{U_{2m}}{\pi} \approx 0,318U_{2m}$, а амплитуда первой гармоники – $\frac{U_{2m}}{2}$. С учетом (4.3) коэффициент пульсаций однополупериодного выпрямителя составляет

$$K_n = \frac{U_{2m}\pi}{2U_{2m}} = \frac{\pi}{2} \approx 1,57. \quad (4.5)$$

При выборе диода для схемы выпрямителя учитывают такие его параметры, как максимально допустимый прямой ток и максимально допустимое обратное напряжение. В однополупериодном выпрямителе максимальное напряжение на закрытом диоде составляет U_{2m} , то есть равно амплитудному значению напряжения на обмотке трансформатора, а максимальный прямой ток через диод равен

$$I_{\text{д пр. макс}} = \frac{U_{2m}}{R_H} = \frac{\pi U_{cp}}{R_H} = \pi I_{cp}, \quad (4.6)$$

где I_{cp} – средний ток в нагрузке.

Однополупериодные выпрямители находят применение только в тех случаях, когда их нагрузкой являются цепи малой мощности. Основными *недостатками* таких выпрямителей являются высокий уровень пульсаций на выходе и подмагничивание сердечника трансформатора постоянным током, поскольку постоянная составляющая тока во вторичной обмотке трансформатора течет только в одном направлении.

Двухполупериодный выпрямитель может быть построен на основе параллельного соединения двух однополупериодных (рисунок 4.5). Такой выпрямитель может использоваться только с трансформатором, имеющим вывод от середины вторичной обмотки (или имеющим две одинаковых вторичных обмотки, включенных последовательно). Точки возле изображений обмоток трансформатора указывают на начала обмоток.

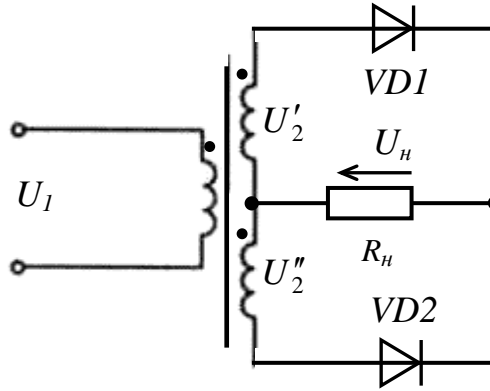


Рисунок 4.5 – Двухполупериодный выпрямитель

Диоды в двухполупериодном выпрямителе проводят ток поочередно, каждый в течение одного полупериода. Во втором полупериоде (когда к диоду приложено обратносмещающее напряжение) диод закрыт. В то же время в нагрузке ток течет в каждом полупериоде, причем в одном направлении. Временные диаграммы напряжений и токов, поясняющие работу выпрямителя, показаны на рисунке 4.6.

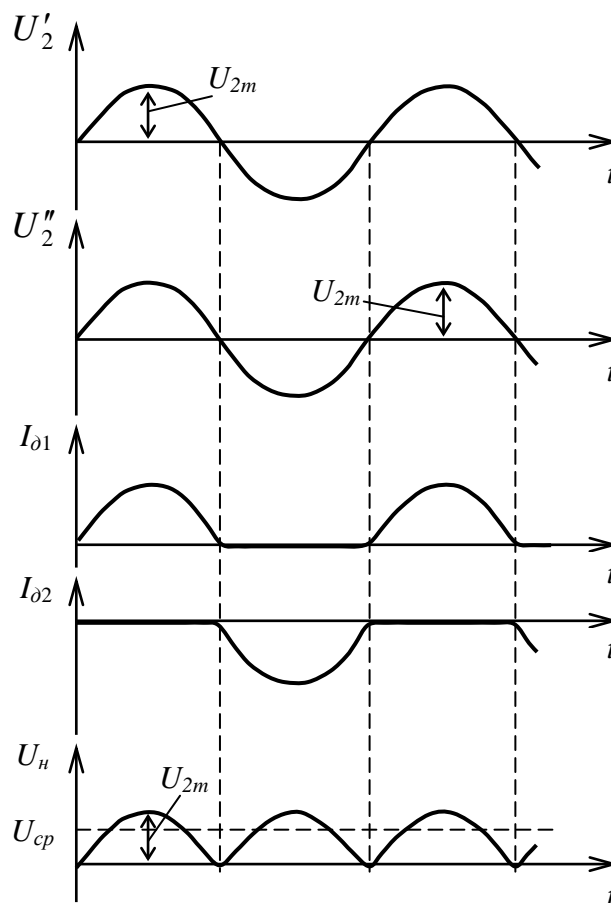


Рисунок 4.6 – Временные диаграммы токов и напряжений

Напряжение на нагрузке можно представить в виде $U_n = U_{2m} |\sin \omega t|$. Его разложение в ряд Фурье имеет вид

$$U_n = \frac{2U_{2m}}{\pi} - \frac{4U_{2m}}{3\pi} \cos 2\omega t + \dots \quad (4.7)$$

Найдем основные параметры двухполупериодного выпрямителя:

- постоянная составляющая напряжения на нагрузке равна

$$U_{cp} = \frac{2U_{2m}}{\pi} \approx 0,637U_{2m}, \quad (4.8)$$

где U_{2m} – амплитуда напряжения каждой половины вторичной обмотки;

- амплитуда первой гармоники выходного напряжения составляет $\frac{4U_{2m}}{3\pi}$.

С учетом этого коэффициент пульсаций равен

$$K_n = \frac{4U_{2m}\pi}{3\pi 2U_{2m}} = \frac{2}{3} \approx 0,67; \quad (4.9)$$

- максимальное напряжение на закрытом диоде равно

$$U_{обр. макс} = 2U_{2m}; \quad (4.10)$$

- максимальный прямой ток через диод равен

$$I_{д макс} = \frac{U_{2m}}{R_n} = \frac{\pi U_{cp}}{2R_n} = \frac{\pi}{2} I_{cp}. \quad (4.11)$$

Двухполупериодный выпрямитель характеризуется довольно высокими технико-экономическими показателями. В частности, среднее напряжение на нагрузке

в два раза больше, а коэффициент пульсаций почти в два с половиной раза меньше, чем в однополупериодном выпрямителе. В двухполупериодном выпрямителе магнитные потоки в сердечнике трансформатора, обусловленные постоянными составляющими тока вторичных обмоток, направлены встречно и взаимно компенсируются. Поэтому в такой схеме отсутствует подмагничивание сердечника трансформатора постоянной составляющей, что позволяет использовать трансформатор относительно меньших размеров.

Однако перечисленные достоинства двухполупериодного выпрямителя, собранного по схеме, приведенной на рисунке 4.5, достигнуты за счет увеличения в два раза числа витков во вторичной обмотке (что экономически не выгодно). Кроме этого в схеме должны быть использованы диоды с допустимым обратным напряжением в два раза большим, чем у диодов для схемы однополупериодного выпрямителя при том же уровне напряжения на вторичной обмотке.

В настоящее время наибольшее распространение получила схема **двухполупериодного мостового выпрямителя** (рисунок 4.7). Диоды в такой схеме включаются и выключаются парами. Одна пара – это диоды $VD1$ и $VD3$, а вторая – $VD2$ и $VD4$. В течение положительного полупериода напряжения на вторичной обмотке трансформатора (на выводе, обозначенном буквой A – «+», а на выводе, обозначенном буквой B – «-») диоды $VD1$ и $VD3$ открыты, а диоды $VD2$ и $VD4$ закрыты. Ток течет через нагрузку в направлении, показанном на рисунке 4.7 стрелкой. В течение отрицательного полупериода открыты диоды $VD2$ и $VD4$, а диоды $VD1$ и $VD3$ закрыты. Но ток через нагрузку течет в том же направлении. Поэтому в мостовом выпрямителе, как и в рассмотренном ранее двухполупериодном выпрямителе, входное синусоидальное напряжение преобразуется в пульсирующее однополярное (рисунок 4.6).

Все основные показатели двухполупериодного мостового выпрямителя (U_{cp} , I_{cp} , K_n) такие же, как и рассмотренного ранее двухполупериодного выпрямителя. Однако при этом число витков во вторичной обмотке трансформатора и напряжение на закрытых диодах $U_{д\ обр\ макс}$ в два раза меньше.

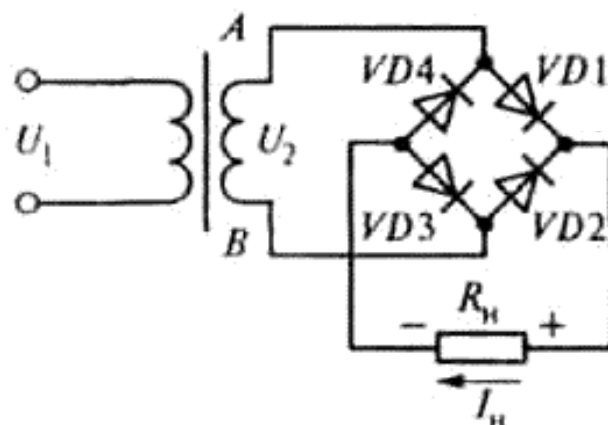


Рисунок 4.7 – Мостовая схема выпрямителя

Сравнивая параметры двухполупериодных схем выпрямителей, можно сделать вывод, что мостовая схема имеет ряд преимуществ перед схемой со средней точкой:

а) вдвое меньшее требуемое напряжение на вторичной обмотке трансформатора для получения заданного выпрямленного напряжения;

б) вдвое меньшее напряжение на закрытом диоде;

в) меньшие габариты и вес.

К недостаткам мостовой схемы можно отнести большее в два раза число используемых диодов.

Для питания постоянным напряжением большинства устройств электроники коэффициент пульсаций не должен превышать 0,1. Ни одна из рассмотренных схем выпрямителей не обеспечивает такого коэффициента пульсаций. Поэтому для уменьшения пульсаций используют *сглаживающий фильтр*, который включают между выпрямителем и нагрузкой. Назначение сглаживающего фильтра – выделить из выпрямленного напряжения постоянную составляющую и подавить высшие гармоники. Следовательно, сглаживающий фильтр является фильтром нижних частот. На рисунке 4.8 показан спектр напряжения на выходе выпрямителя и АЧХ сглаживающего фильтра (зависимость модуля комплексного коэффициента передачи напряжения K_{ϕ} от частоты). Как видно из рисунка, чем уже полоса пропускания фильтра (меньше частота среза АЧХ фильтра), тем лучше он подавляет высшие гармоники и, следовательно, уровень пульсаций будет меньше.

Важнейшим параметром сглаживающего фильтра является *коэффициент сглаживания*. Коэффициент сглаживания показывает, во сколько раз фильтр уменьшает пульсации:

$$K_{сгл.} = \frac{U_{нвх}}{U_{нвых}}, \quad (4.12)$$

где $U_{нвх}$, $U_{нвых}$ – амплитуды пульсаций на входе и на выходе фильтра.

В используемых на практике схемах фильтров коэффициент пульсаций напряжения на выходе может составлять 0,001 ... 0,00003 ($K_{сгл.} \approx 700 \dots 22000$).

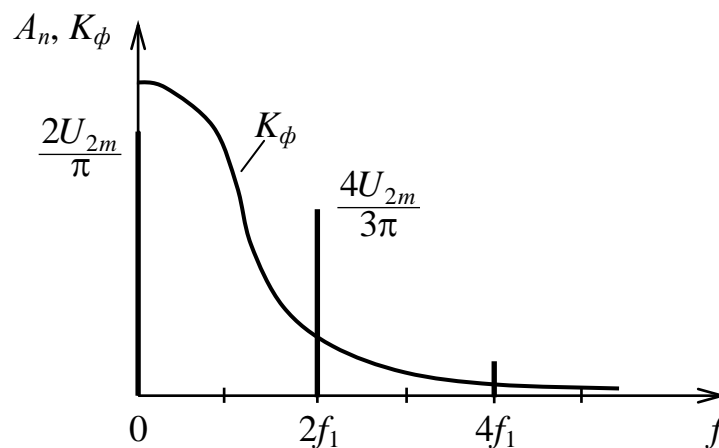


Рисунок 4.8 – Спектр сигнала на выходе выпрямителя и АЧХ сглаживающего фильтра

Простейшим фильтром является *емкостный фильтр* (RC-фильтр). Рассмотрим его работу на примере однополупериодного выпрямителя (рисунок 4.9). Емкостной фильтр подключают параллельно нагрузке.

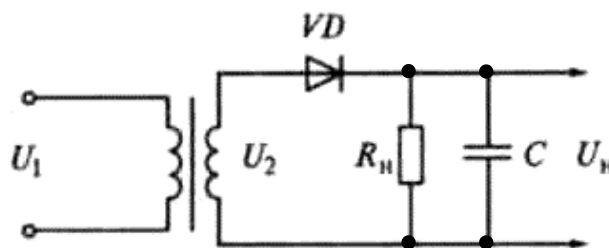


Рисунок 4.9 – Выпрямитель с RC-фильтром

Временные диаграммы напряжений на нагрузке при отсутствии и наличии фильтра показаны на рисунке 4.10.

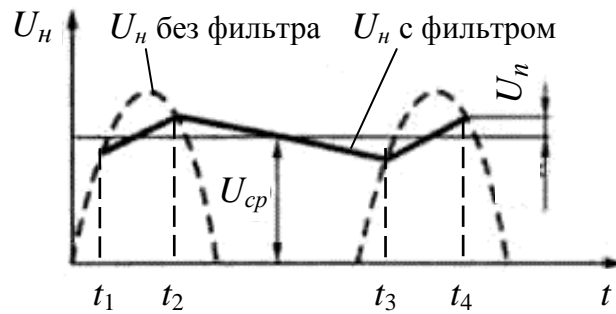


Рисунок 4.10 – Напряжение на нагрузке выпрямителя при наличии и отсутствии сглаживающего фильтра

На отрезке времени $t_1 \dots t_2$ ($t_3 \dots t_4$) диод открыт и конденсатор C заряжается от источника входного напряжения. Постоянная времени цепи заряда конденсатора $\tau_{зар} = r_{д\ np}C$. На отрезке $t_2 \dots t_3$ диод закрыт, источник входного напряжения отключен от конденсатора и нагрузки. Конденсатор разряжается через сопротивление нагрузки R_n , при этом постоянная времени цепи разряда конденсатора равна $\tau_{разр} = R_nC$. Если выполняется условие

$$\tau_{зар} \ll \tau_{разр}, \quad (4.13)$$

а это возможно, если $R_n \gg r_{д\ np}$, то в промежутках между пульсациями напряжения на выходе выпрямителя конденсатор будет разряжаться незначительно и амплитуда пульсаций U_n также будет иметь небольшие значения.

Если выполняется условие

$$X_C = \frac{1}{\omega_1 C} \ll R_n, \quad (4.14)$$

где ω_1 – частота основной (первой) гармоники, то переменная составляющая выпрямленного тока шунтируется конденсатором C , а постоянная составляющая без потерь проходит в нагрузку.

При выполнении условия (4.14) коэффициент сглаживания можно найти из выражения

$$K_{cgl} \approx \omega_1 R_H C. \quad (4.15)$$

Из (4.15) можно получить формулу, позволяющую найти емкость фильтра, необходимую для обеспечения заданного коэффициента сглаживания

$$C = \frac{K_{cgl}}{\omega_1 R_H}. \quad (4.16)$$

Емкостный сглаживающий фильтр обычно применяют при больших сопротивлениях нагрузки.

При больших токах в нагрузке (малом сопротивлении нагрузки) целесообразно применять Г-образный LC-фильтр (рисунок 4.11).

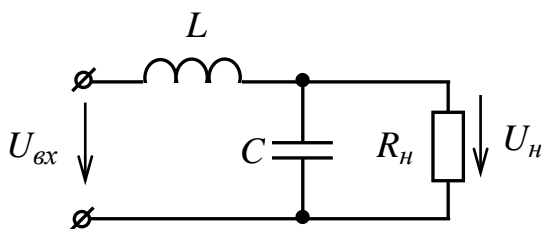


Рисунок 4.11 – Г-образный LC-фильтр

Коэффициент сглаживания такого фильтра определяется из выражения

$$K_{cgl} = \omega_1^2 LC - 1, \quad (4.17)$$

откуда требуемые значения параметров элементов фильтра для обеспечения заданного коэффициента сглаживания могут быть найдены из равенства

$$LC = \frac{K_{сгл} + 1}{\omega_1^2}. \quad (4.18)$$

4.3 Стабилизаторы напряжения

При проектировании источников питания электронных устройств предъявляются высокие требования к стабильности питающего напряжения. Например, для питания измерительных устройств, работающих с точностью 0,1%, требуется стабильность напряжения питания не хуже 0,01%. Как медленные, так и быстрые колебания (пульсации) напряжения питания существенно изменяют режим работы и параметры электронного устройства.

Причинами нестабильности напряжения питания на выходе вторичного источника питания могут быть:

- колебания напряжения и частоты питающей сети;
- изменения сопротивления и характера нагрузки;
- пульсации выпрямленного напряжения;
- изменения влажности окружающей среды и т. п.

Для повышения стабильности выходного напряжения ВИП применяют **стабилизаторы напряжения**. Основными параметрами стабилизаторов напряжения являются:

- коэффициент полезного действия, равный отношению мощности, выделяемой в нагрузку, к мощности, подводимой ко входу стабилизатора

$$\eta = \frac{P_n}{P_{ex}} = \frac{U_n I_n}{U_{ex} I_{ex}}; \quad (4.19)$$

- коэффициент стабилизации, определяемый выражением

$$K_{cm} = \frac{\Delta U_{ex} U_H}{U_{ex} \Delta U_H} \Big|_{R_H = \text{const}} ; \quad (4.20)$$

– выходное сопротивление, показывающее во сколько раз изменится напряжение на выходе стабилизатора при изменении тока нагрузки

$$R_{вых} = \frac{\Delta U_H}{\Delta I_H} \Big|_{U_{ex} = \text{const}} . \quad (4.21)$$

В практических схемах ВИП находят применение *параметрические* и *компенсационные* стабилизаторы напряжения. Рассмотрим особенности построения и функционирования этих схем стабилизаторов.

4.3.1 Параметрический стабилизатор напряжения

Параметрические стабилизаторы напряжения являются простейшими устройствами, реализованными на основе полупроводникового диода – *стабилитрона*. В них используется свойство стабилитрона поддерживать практически неизменным напряжение при изменении обратного тока в относительно больших пределах (работа стабилитрона при обратном напряжении в области пробоя).

Схема параметрического стабилизатора приведена на рисунке 4.12, *а*.

Для пояснения работы стабилизатора воспользуемся обратной ветвью ВАХ стабилитрона, приведенной на рисунке 4.12, *б*. Напряжение U_{ex} , подаваемое на вход стабилизатора (рисунок 4.12, *а*) после сглаживающего фильтра, распределяется между балластным резистором R_{δ} и стабилитроном, то есть

$$U_{ex} = U_{R_{\delta}} + U_{cm} , \quad (4.22)$$

где $U_{R_{\delta}} = (I_{cm} + I_H)R_{\delta}$ – падение напряжения на резисторе R_{δ} .

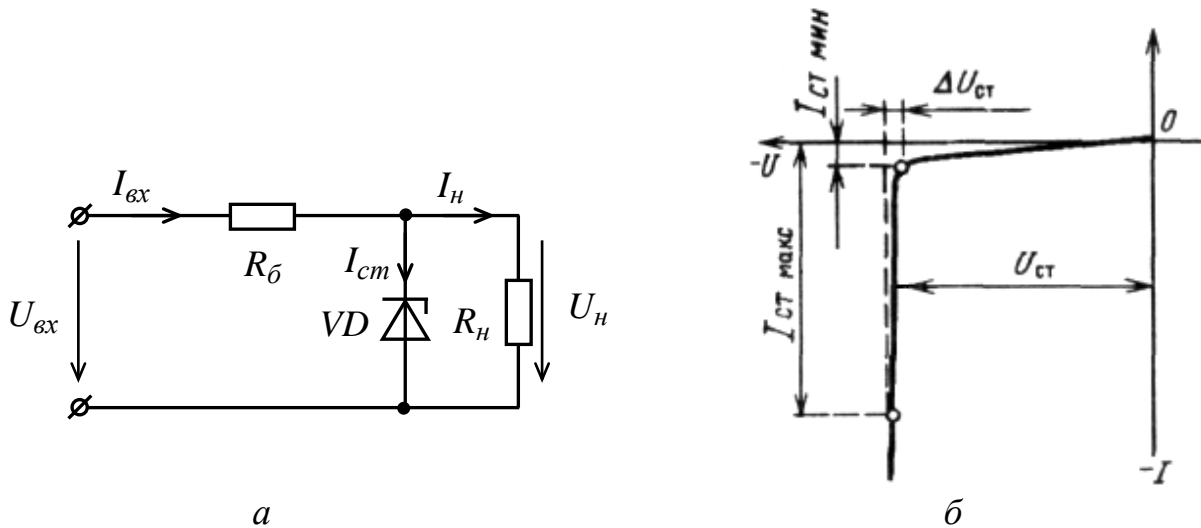


Рисунок 4.12 – Параметрический стабилизатор напряжения (а) и обратная ветвь ВАХ стабилитрона (б)

Поскольку напряжение на стабилитроне (рисунок 4.12, б) при изменении тока стабилитрона в пределах участка от $I_{ст\ мин}$ до $I_{ст\ макс}$ изменяется незначительно (на величину $\Delta U_{ст}$), то изменение входного напряжения на величину $\Delta U_{вх}$ вызовет примерно такое же изменение напряжения на резисторе $R_б$. Так как ток нагрузки $I_н = \frac{U_н}{R_н} = \frac{U_{ст}}{R_н}$ останется при этом практически неизменным, то можно записать

$$\Delta U_{вх} = \Delta U_{R_б} = \Delta I_{ст} R_б, \quad (4.23)$$

то есть при изменении входного напряжения на $\Delta U_{вх}$ ток стабилитрона изменится на величину $\Delta I_{ст} = \frac{\Delta U_{вх}}{R_б}$, а напряжение на нагрузке $U_н = U_{ст}$ останется почти неизменным.

Если же напряжение на входе стабилизатора остается неизменным, а изменяется, например, уменьшается, сопротивление нагрузки, то это приведет к увеличению тока в нагрузке. Увеличение тока в нагрузке повлечет за собой уменьшение на такое же значение тока стабилитрона, поскольку при неизменном входном напряже-

нии должно сохраняться постоянство входного тока $I_{вх} = I_{ст} + I_n$. Но напряжение на нагрузке при этом, как и в предыдущем случае, останется почти неизменным.

Таким образом, стабилизатор поддерживает практически неизменным напряжение на нагрузке при изменениях входного напряжения и тока в нагрузке.

Важным параметром стабилизатора является его выходное сопротивление (чем меньше $R_{вых}$, тем лучше). В параметрическом стабилизаторе выходное сопротивление определяется дифференциальным сопротивлением стабилитрона на рабочем участке его вольт-амперной характеристики, то есть

$$R_{вых} = r_{диф} = \frac{\Delta U_{ст}}{\Delta I_{ст}} = \frac{U_{ст макс} - U_{ст мин}}{I_{ст макс} - I_{ст мин}}. \quad (4.24)$$

Коэффициент стабилизации параметрического стабилизатора можно определить по формуле

$$K_{ст} = \frac{\Delta I_{ст} R_{\delta}}{U_{вх}} \cdot \frac{U_n}{\Delta I_{ст} r_{диф}} = \frac{U_n R_{\delta}}{U_{вх} r_{диф}}. \quad (4.25)$$

Из (4.25) видно, что при заданных значениях $U_{вх}$, U_n и выбранном типе стабилитрона (с учетом выполнения условия $U_n = U_{ст ном.}$), для увеличения коэффициента стабилизации необходимо увеличивать сопротивление резистора R_{δ} . Однако сопротивление этого резистора определяется из выражения

$$R_{\delta} = \frac{U_{вх} - U_n}{I_n + I_{ст ном.}}, \quad (4.26)$$

где $I_{ст ном.} = \frac{I_{ст макс} - I_{ст мин}}{2}$ – номинальный ток стабилизации. Чтобы увеличить сопротивление R_{δ} , необходимо увеличивать напряжение на входе стабилизатора. А это (с учетом (4.25)) в свою очередь приводит к уменьшению коэффициента стабилизации. Таким образом, одним из **недостатков** параметрического стабилизатора явля-

ется относительно низкий коэффициент стабилизации, который в практических схемах обычно принимает значения 10 ... 30. Вторым существенным недостатком является невозможность регулировки уровня выходного напряжения.

К **достоинствам** параметрических стабилизаторов можно отнести их простоту схемной реализации и надежность.

Параметрические стабилизаторы обычно используют для нагрузок с током от **нескольких единиц до десятков миллиампер**. Наиболее часто они используются как источники опорного напряжения в компенсационных стабилизаторах напряжения.

Более качественными характеристиками обладают компенсационные стабилизаторы напряжения.

4.3.2 Компенсационные стабилизаторы напряжения

Различают компенсационные стабилизаторы напряжения *непрерывного* и *импульсного* действия.

4.3.2.1 *Компенсационные стабилизаторы непрерывного действия*. Стабилизатор напряжения **непрерывного действия** (или *компенсационный аналоговый стабилизатор*) представляет собой замкнутую систему автоматического регулирования, в которой фактическое значение выходного напряжения непрерывно сравнивается с заданным значением опорного напряжения. Возникающий при этом сигнал рассогласования (сигнал ошибки) усиливается и воздействует на *регулирующий элемент* (*РЭ*) стабилизатора таким образом, чтобы выходное напряжение стремилось вернуться к заданному уровню. В качестве *источника опорного напряжения* (*ИОН*) обычно используют параметрический стабилизатор, работающий с малыми токами нагрузки.

В зависимости от способа включения регулирующего элемента различают компенсационные стабилизаторы *последовательного* и *параллельного* типов.

Структурная схема *компенсационного стабилизатора последовательного типа* представлена на рисунке 4.13. Основными элементами стабилизатора являются *источник опорного напряжения, схема сравнения (СС), усилитель постоянного то-*

ка (УПТ) и регулирующий элемент. В рассматриваемой схеме регулирующий элемент включен последовательно с нагрузкой и играет роль управляемого балластного сопротивления.

Сигнал рассогласования $U_n - U_{on}$, формируемый схемой сравнения СС, поступает на вход усилителя постоянного тока, усиливается и воздействует на регулирующий элемент РЭ.

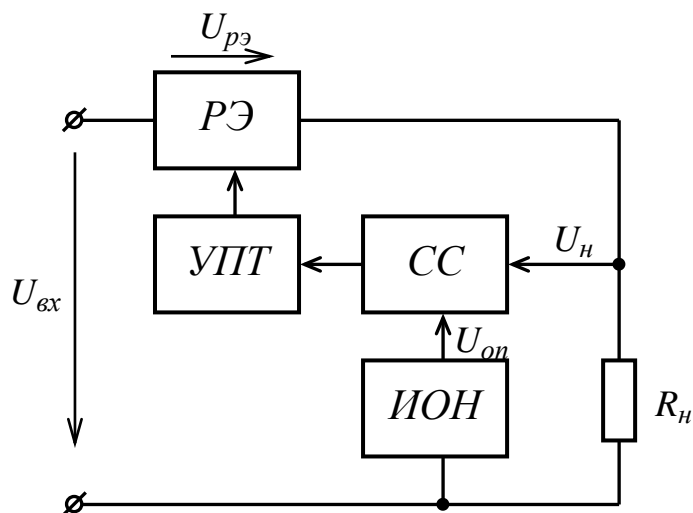


Рисунок 4.13 – Структурная схема компенсационного стабилизатора непрерывного действия последовательного типа

При положительном сигнале рассогласования $(U_n - U_{on}) > 0$ внутреннее сопротивление $PЭ$ возрастает и падение напряжения $U_{pэ}$ на нем увеличивается. Поскольку $PЭ$ и нагрузка включены последовательно, то при увеличении $U_{pэ}$ выходное напряжение U_n уменьшается, стремясь к значению $U_{n\text{ ном}}$.

При отрицательном сигнале рассогласования $(U_n - U_{on}) < 0$ наоборот, внутреннее сопротивление $PЭ$ и падение напряжения на нем уменьшаются, что приводит к возрастанию выходного напряжения U_n .

В качестве $ИОН$ обычно используют электронную цепь на основе стабилитрона, а в качестве $PЭ$ – биполярный или полевой транзистор.

Принципиальная схема компенсационного стабилизатора напряжения последовательного типа на транзисторах приведена на рисунке 4.14. Роль $PЭ$ в этой схеме

играет биполярный транзистор $VT1$. Транзистор $VT2$ используется в качестве УПТ, а стабилитрон $VD1$ выполняет роль ИОН.

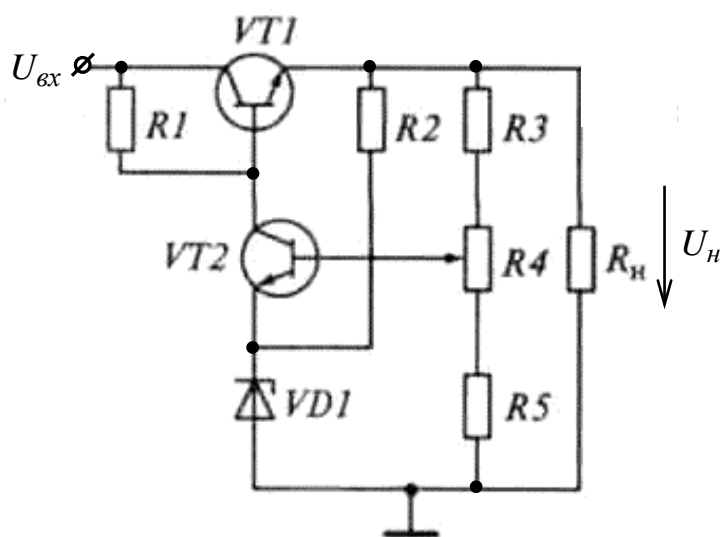


Рисунок 4.14 – Принципиальная схема компенсационного стабилизатора непрерывного действия последовательного типа

При увеличении $U_{вх}$ напряжение на нагрузке U_n возрастает по абсолютному значению, создавая положительный сигнал рассогласования напряжения $U_{БЭ2}$ на входе УПТ, выполненного на транзисторе $VT2$. Ток коллектора транзистора $VT2$ возрастает, а потенциал коллектора $VT2$ относительно потенциала земли уменьшается. Это приводит к уменьшению напряжения $U_{БЭ1}$ транзистора $VT1$ и, следовательно, к возрастанию его внутреннего сопротивления (поскольку этот транзистор приоткрывается). Падение напряжения на транзисторе $VT1$ возрастает, а выходное напряжение U_n при этом уменьшается, стремясь к номинальному (прежнему) значению. При уменьшении напряжения $U_{вх}$ транзистор $VT1$ будет приоткрываться, обеспечивая увеличение напряжения U_n до его номинального значения.

Для нормальной работы рассмотренной схемы выходное напряжение U_n выбирают меньше входного $U_{вх}$ на 10 ... 20% подбором стабилитрона и номиналов резисторов делителя $R3$, $R4$ и $R5$. Суммарное сопротивление делителя выбирают таким образом, чтобы ток через делитель на порядок превышал номинальный ток базы

транзистора $VT2$. С помощью резистора $R4$ можно регулировать выходное напряжение в некоторых пределах.

Коэффициент стабилизации рассмотренной схемы составляет 100 и более. Для повышения коэффициента стабилизации резистор $R1$, определяющий базовый ток регулирующего транзистора $VT1$, целесообразно подключать не ко входу стабилизатора, а к дополнительному стабильному источнику напряжения. Кроме этого в качестве регулирующего элемента вместо транзистора $VT1$ целесообразно использовать составной транзистор (рисунок 4.15).

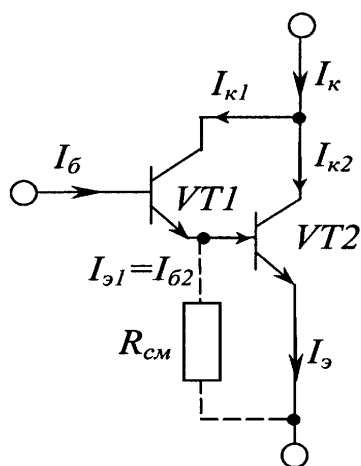


Рисунок 4.15 – Структура составного транзистора

Эквивалентный коэффициент передачи тока базы составного транзистора равен

$$h_{21экв} \approx h_{21э1} h_{21э2}, \quad (4.27)$$

где $h_{21э1}$ и $h_{21э2}$ – коэффициенты передачи тока базы транзисторов $VT1$ и $VT2$.

Применение составного транзистора в качестве $PЭ$ позволяет увеличить коэффициент стабилизации на величину коэффициента передачи тока базы дополнительного транзистора.

Структурная схема компенсационного стабилизатора напряжения параллельного типа приведена на рисунке 4.16. В этой схеме регулирующий элемент подклю-

чен параллельно нагрузке R_H . Последовательно с ними включается балластный резистор $R_б$. Таким образом, схема компенсационного стабилизатора параллельного типа при отсутствии УПТ по своей структуре напоминает схему параметрического стабилизатора, в которой роль $PЭ$ играет стабилитрон.

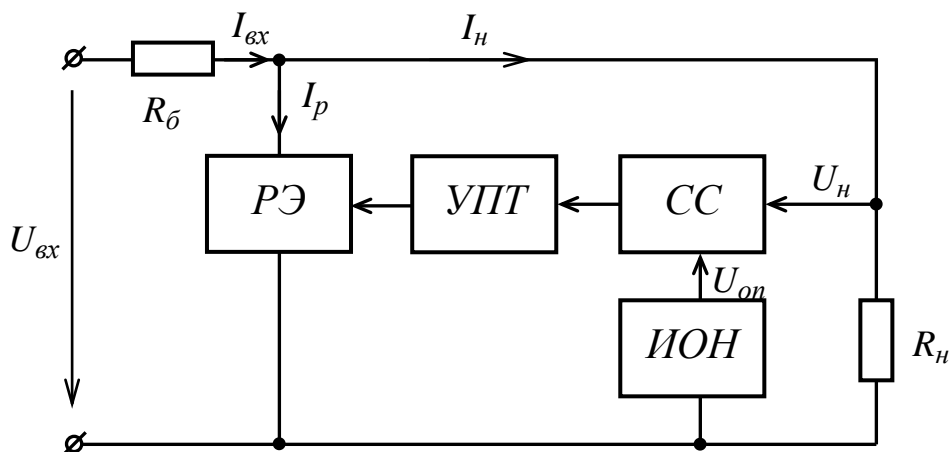


Рисунок 4.16 – Структурная схема компенсационного стабилизатора непрерывного действия параллельного типа

Схема на рисунке 4.16 работает следующим образом. Разностный сигнал рассогласования $U_H - U_{оп}$, формируемый схемой сравнения, усиливается с помощью УПТ и воздействует на $PЭ$, изменяя его ток I_p таким образом, чтобы обеспечить постоянство выходного напряжения U_H .

Коэффициент стабилизации компенсационных стабилизаторов напряжения параллельного типа достигает нескольких тысяч и зависит от коэффициента усиления УПТ. Однако следует учитывать, что при существенном увеличении коэффициента усиления схема стабилизатора может самовозбуждаться.

Выходное сопротивление компенсационных стабилизаторов имеет значение порядка нескольких ом и даже долей ом.

КПД компенсационных стабилизаторов непрерывного действия не превышает 60%. При этом у стабилизаторов параллельного типа КПД ниже, чем у стабилизаторов последовательного типа, так как на балластном резисторе $R_б$ расходуется дополнительная мощность.

Недостатком стабилизаторов последовательного типа является их критичность к перегрузкам. При коротком замыкании на выходе (в нагрузке) к регулируемому элементу (транзистору V_{T1} на рисунке 4.14) прикладывается все входное напряжение и резко увеличивается ток коллектора, что может привести к выходу транзистора из строя.

4.3.2.2 *Компенсационные стабилизаторы импульсного действия.* Существенным недостатком рассмотренных выше компенсационных стабилизаторов непрерывного действия является относительно низкий КПД, что приводит к увеличению массы и габаритов устройства. Применение импульсного режима работы регулирующего элемента (транзистора) стабилизатора позволяет повысить КПД до 80% и уменьшить массу и габариты стабилизатора, так как при малой рассеиваемой мощности регулирующего транзистора, работающего в импульсном режиме, можно не применять массоемкие теплоотводящие радиаторы.

На рисунке 4.17 приведена структурная схема *импульсного стабилизатора напряжения последовательного типа*, иллюстрирующая принцип его действия.

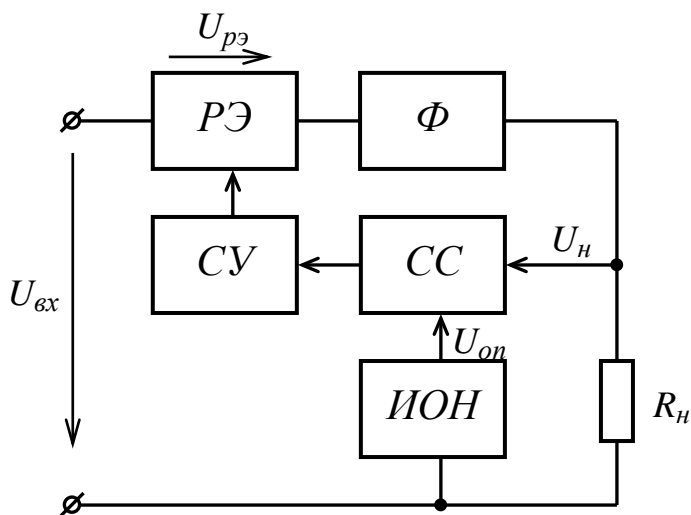


Рисунок 4.17 – Структурная схема компенсационного стабилизатора импульсного действия последовательного типа

В рассматриваемой схеме нагрузка последовательно через *сглаживающий фильтр* Φ и ключевой регулирующий элемент $PЭ$ подключена к источнику входно-

го напряжения. Выходное напряжение U_n сравнивается с опорным напряжением U_{on} . Разностный сигнал рассогласования, формируемый схемой сравнения CC , воздействует на схему управления $СУ$, которая вырабатывает импульсы, управляющие временами размыкания и замыкания ключевого $PЭ$. В результате к входу сглаживающего фильтра будет приложено не непрерывное, а импульсное напряжение. Среднее значение этого напряжения $U_{ex.ф.ср}$ зависит от соотношения времен замкнутого t_3 и разомкнутого t_p состояний ключа $PЭ$ и определяется формулой

$$U_{ex.ф.ср} = U_{ex} \frac{t_3}{t_3 + t_p} = U_{ex} \frac{t_3}{T} = \frac{U_{ex}}{Q}, \quad (4.28)$$

где $T = t_3 + t_p$ – период последовательности импульсов (величина, обратная частоте переключений ключевого элемента);

$Q = \frac{T}{t_3}$ – скважность последовательности импульсов.

Следовательно, изменяя параметры t_3 и T последовательности импульсов на выходе ключевого $PЭ$, можно регулировать напряжение $U_{ex.ф.ср}$ таким образом, чтобы выходное напряжение U_n стабилизатора оставалось почти неизменным. Напряжение $U_{ex.ф.ср}$ выделяется из последовательности импульсов с помощью сглаживающего фильтра Φ .

Используются в основном два способа управления работой ключевого $PЭ$: *релейный* и *широтно-импульсный*. В первом случае импульсы на выходе $PЭ$ имеют амплитуду, равную в каждый данный момент входному напряжению, и регулирование обеспечивается изменением их длительности. Во втором случае амплитуда импульсов постоянна, а по сигналам $СУ$ изменяется их ширина.

Принцип работы *релейного импульсного стабилизатора напряжения* поясняется схемой и временными диаграммами, представленными, соответственно, на рисунках 4.18 и 4.19.

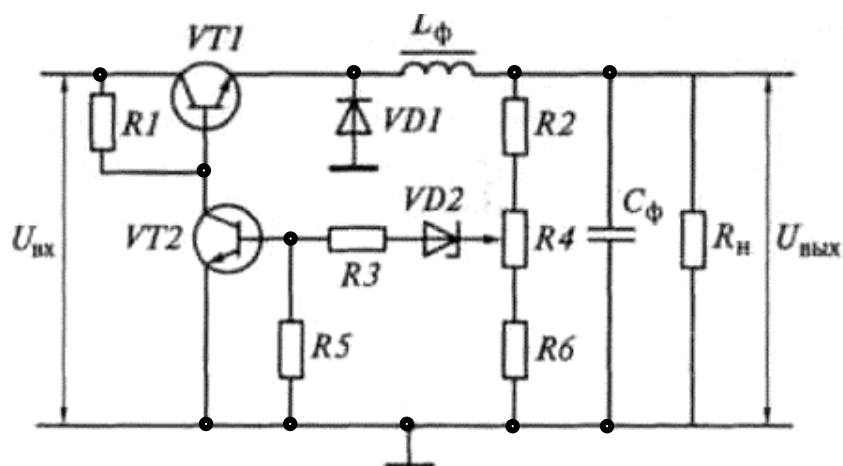


Рисунок 4.18 – Принципиальная схема импульсного стабилизатора с релейным управлением

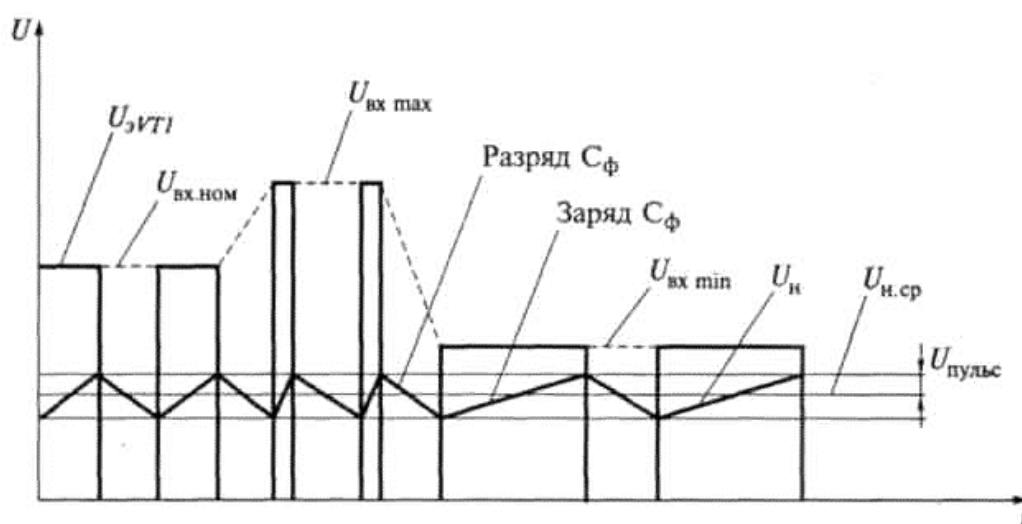


Рисунок 4.19 – Временные диаграммы релейного регулирования напряжения

Функцию $PЭ$ в схеме стабилизатора (рисунок 4.18) выполняет транзистор $VT1$. Функцию $СС$ выполняет переменный резистор $R4$ делителя выходного напряжения $R2-R4-R6$. Источником эталонного напряжения служит стабилитрон $VD2$, а $СУ$ выполнена на транзисторе $VT2$. Резисторы $R1$, $R3$ и $R5$ обеспечивают требуемые режимы работы транзисторов, диод $VD1$ необходим для защиты $VT1$ от перенапряжений из-за ЭДС самоиндукции дросселя фильтра $L_φ$, возникающей при снижении тока через катушку индуктивности (в паузе между импульсами на эмиттере $VT1$).

Работа стабилизатора состоит в следующем. Конденсатор C_ϕ заряжается напряжением $U_{\text{вх}}$ от источника сигнала через открытый транзистор $VT1$ и разряжается через сопротивление нагрузки R_n , когда транзистор $VT1$ закрыт. Как только во время разряда конденсатора напряжение, снимаемое с движка резистора $R4$, становится равным напряжению пробоя стабилитрона $VD2$, ток через стабилитрон резко уменьшается и падение напряжения на резисторе $R5$ становится недостаточным для открывания транзистора $VT2$. Транзистор закрывается, напряжение на его коллекторе (а, следовательно, и на базе транзистора $VT1$) возрастает, что приводит к отпира-нию транзистора $VT1$. Конденсатор C_ϕ начинает заряжаться, напряжение на движке резистора $R4$ возрастает до того момента, пока не станет равным по величине сумме двух напряжений – напряжения пробоя стабилитрона и напряжения открывания транзистора $VT2$. Появление достаточного уровня напряжения на эмиттерном переходе транзистора $VT2$ приводит к его открыванию, напряжение на коллекторе транзистора резко уменьшается и транзистор $VT1$ закрывается. С этого момента начинается новый этап заряда конденсатора C_ϕ . Таким образом, напряжение на конденсаторе (и на нагрузке) как бы пульсирует относительно некоторого среднего значения $U_{н\text{ ср}}$ (рисунок 4.19). Величину пульсаций напряжения на нагрузке определяет разность напряжений срабатывания схемы сравнения (гистерезис). Как видно из рисунка 4.19, чем больше уровень напряжения на входе стабилизатора $U_{\text{вх}}$, тем меньше длительность импульса напряжения на эмиттере транзистора $VT1$ $U_{\text{э}VT1}$.

Достоинством приведенной схемы является относительная простота при приемлемом уровне коэффициента пульсаций. Импульсный стабилизатор с широтно-импульсным регулированием схемотехнически сложнее, но имеет несколько лучшие показатели качества выходного напряжения.

При *широотно-импульсном регулировании*, как отмечено выше, амплитуда импульсов на выходе $PЭ$ постоянна, а изменяется их ширина. С этой целью изменяется длительность управляющих импульсов t_3 (время замкнутого состояния ключевого элемента). При этом частота f следования импульсов (частота переключения ключевого элемента) остается неизменной. Изменение длительности последовательности импульсов называется *широотно-импульсной модуляцией* (ШИМ).

В качестве схемы управления СУ в стабилизаторах с ШИМ может использоваться генератор импульсов, вырабатывающий прямоугольные импульсы с постоянной частотой. Длительность импульсов определяется величиной сигнала рассогласования, поступающего с выхода СС.

Структурная схема стабилизатора с ШИМ представлена на рисунке 4.20.

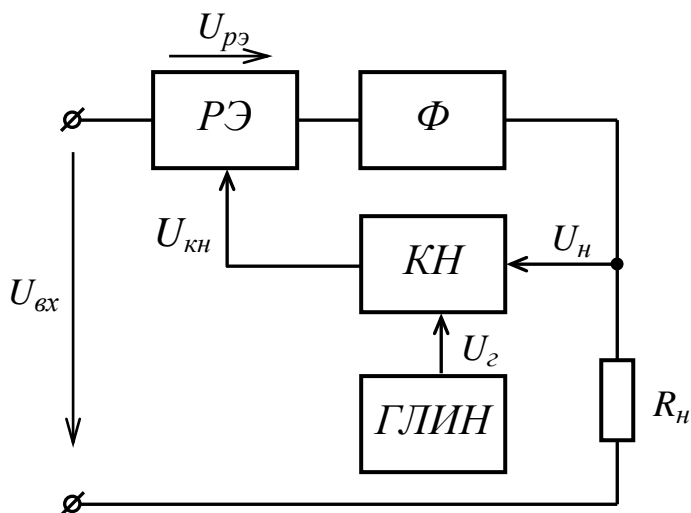


Рисунок 4.20 – Структурная схема импульсного стабилизатора с широтно-импульсным регулированием

В импульсном стабилизаторе с ШИМ (рисунок 4.20) функции сравнения двух сигналов и формирования управляющих импульсов для ключевого РЭ выполняет компаратор напряжения (КН), на один из входов которого поступает выходное напряжение U_n (или его часть), а на другой – пилообразные импульсы U_2 , вырабатываемые с постоянной частотой генератором линейно изменяющегося напряжения (ГЛИН) (рисунок 4.21). Компаратор срабатывает при равенстве напряжений на обоих входах и формирует управляющее напряжение на входе регулирующего элемента (ключа), закрывая или открывая его. При отклонении выходного напряжения от номинального значения изменяется момент времени срабатывания компаратора, то есть длительность управляющего импульса на входе ключа.

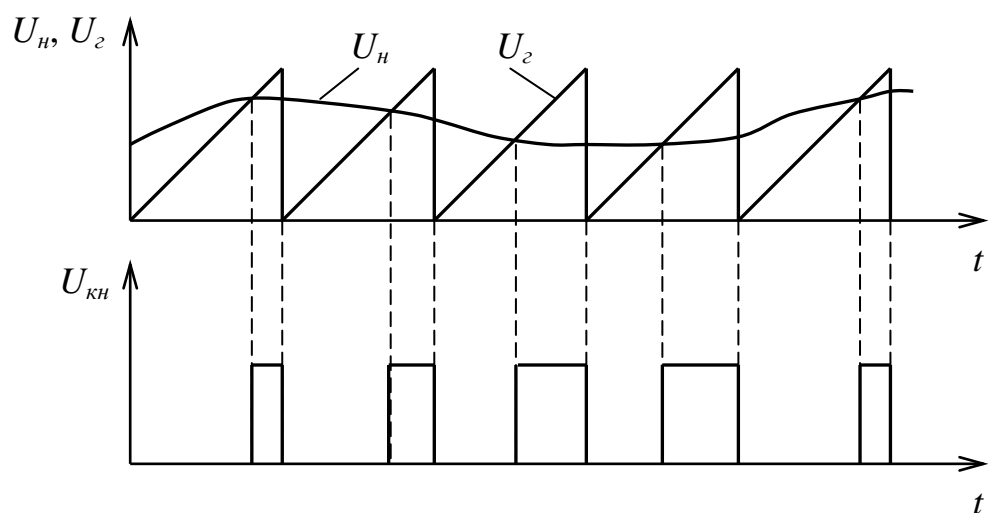


Рисунок 4.21 – Временные диаграммы широтно-импульсного регулирования напряжения

Поскольку напряжение после ключевого $PЭ$ представляет собой последовательность импульсов, необходимым элементом стабилизатора является сглаживающий фильтр Φ с высоким коэффициентом сглаживания. Обычно в качестве сглаживающего фильтра в импульсных стабилизаторах используют Г-образный LC -фильтр (рисунок 4.11).

Амплитуда пульсаций на нагрузке при использовании LC -фильтра может быть определена из выражения

$$\Delta U_n = \frac{(U_{\text{вх}} - U_n)t_3}{16LCf}, \quad (4.29)$$

где $U_{\text{вх}}$ и U_n – напряжения, соответственно, на входе фильтра и на нагрузке;

t_3 – время нахождения ключевого $PЭ$ в замкнутом состоянии (то есть длительность импульсов на входе фильтра);

f – частота следования импульсов.

Из (4.29) следует, что для обеспечения малого уровня пульсаций напряжения на нагрузке необходимо увеличивать скважность и частоту последовательности им-

пульсов на входе фильтра. Однако при существенном увеличении частоты f снижается КПД стабилизатора. Поэтому обычно выбирают $f = 15 \dots 50$ кГц.

4.4 Вопросы для самоконтроля

4.4.1 Пояснить назначение вторичных источников питания (ВИП).

4.4.2 Какие структуры ВИП используют для питания электронных устройств?

4.4.3 Каковы преимущества и недостатки аналоговой и импульсной схем ВИП?

4.4.4 Пояснить назначение основных структурных элементов аналоговой схемы ВИП.

4.4.5 Пояснить назначение основных структурных элементов импульсной схемы ВИП.

4.4.6 Что называется инвертором, конвертором?

4.4.7 Какие схемы выпрямителей применяют в ВИП? Пояснить их преимущества и недостатки.

4.4.8 Какие параметры выпрямительных диодов необходимо учитывать, при выборе их для использования в выпрямителе? Чем отличаются условия работы диодов в разных схемах выпрямителей?

4.4.9 Привести примеры схем сглаживающих фильтров. Что необходимо учитывать при выборе той или иной схемы сглаживающего фильтра?

4.4.10 Перечислить достоинства и недостатки параметрических стабилизаторов напряжения.

4.4.11 Пояснить структуры и особенности функционирования компенсационных стабилизаторов непрерывного действия.

4.4.12 Пояснить структуры и особенности функционирования компенсационных стабилизаторов импульсного действия.

4.4.13 Перечислить достоинства и недостатки различных структур построения компенсационных стабилизаторов.

4.5 Тестовые задания к разделу 4

4.5.1 Трансформатор во вторичном источнике питания предназначен для:

- а) преобразования переменного напряжения в пульсирующее;
- б) гальванической развязки первичного источника энергии и нагрузки;
- в) уменьшения пульсаций напряжения на выходе;
- г) повышения стабильности выходного напряжения при изменениях напряжения первичного источника и сопротивления нагрузки;
- д) для преобразования сетевого переменного напряжения в переменные напряжения требуемых уровней.

4.5.2 Вторичные источники питания предназначены:

- а) для преобразования сетевого переменного напряжения в постоянные напряжения;
- б) для генерации переменного напряжения или тока;
- в) для преобразования энергии источника постоянного напряжения в энергию переменного напряжения;
- г) для согласования источника энергии и потребителя по мощности.

4.5.3 Выпрямитель во вторичном источнике питания предназначен для:

- а) для преобразования сетевого переменного напряжения в переменные напряжения требуемых уровней;
- б) гальванической развязки первичного источника энергии и нагрузки;
- в) уменьшения пульсаций напряжения на выходе;
- г) повышения стабильности выходного напряжения при изменениях напряжения первичного источника и сопротивления нагрузки.

д) преобразования переменного напряжения в однополярное пульсирующее.

4.5.4 Инвертор импульсного ВИП представляет собой:

- а) высокочастотный импульсный генератор с самовозбуждением;
- б) фазоинверсный усилительный каскад;
- в) мощный трансформаторный усилительный каскад, управляемый задающим импульсным генератором;

г) совокупность выпрямителя и сглаживающего фильтра.

4.5.5 В состав конвертора импульсного ВИП входит:

- а) стабилизатор;
- б) инвертор;
- в) выпрямитель;
- г) сглаживающий фильтр;
- д) трансформатор.

4.5.6 Стабилизатор во вторичном источнике питания предназначен для:

- а) преобразования переменного напряжения в пульсирующее;
- б) гальванической развязки первичного источника энергии и нагрузки;
- в) уменьшения пульсаций напряжения на выходе;
- г) стабилизации выходного напряжения;
- д) выпрямления переменного напряжения.

4.5.7 Постоянная составляющая напряжения на выходе однофазного однополупериодного выпрямителя и коэффициент пульсаций равны:

а) $U_{cp} = \frac{2U_{2m}}{\pi}$, $K_n = 1,37$;

б) $U_{cp} = \frac{2U_{2m}}{\pi}$, $K_n = 0,67$;

в) $U_{cp} = \frac{U_{2m}}{\pi}$, $K_n = 1,57$;

г) $U_{cp} = \frac{1,5U_{2m}}{\pi}$, $K_n = 0,37$.

4.5.8 Элементами параметрического стабилизатора являются:

- а) выпрямительный диод;
- б) транзистор;
- в) стабилитрон;
- г) балластный резистор;
- д) трансформатор.

4.5.9 Регулирующий элемент компенсационного стабилизатора непрерывного действия функционирует:

- а) в ключевом режиме;

- б) в импульсном режиме;
- в) в инверсном режиме;
- г) в режиме непрерывного усиления.

4.5.10 Элементами компенсационного стабилизатора являются:

- а) выпрямительный диод;
- б) регулирующий элемент;
- в) варикап;
- г) схема сравнения;
- д) источник опорного напряжения.

5 Цифровые интегральные микросхемы

5.1 Основные понятия цифровой электроники

В аналоговых электронных устройствах, рассматриваемых в предыдущих разделах, использовалось понятие аналоговых сигналов. По существу в большинстве своем физические величины, существующие в природе и используемые человеком в том или ином виде деятельности, являются аналоговыми величинами. В качестве примера аналоговых величин можно назвать температуру окружающей среды, атмосферное давление, напряжение в сети переменного тока, его частота (точнее – изменение частоты относительно номинального значения) и др. В общем случае *аналоговые величины* – это значения соответствующих физических величин, которые могут принимать любое значение в пределах допустимого диапазона.

При обработке аналоговой физической величины неэлектрической природы в электронных устройствах требуется ее представление аналогичной аналоговой физической величиной электрической природы. Такой аналогичной величиной является электрическое напряжение. Между уровнем (величиной) напряжения и числами можно установить некоторое соответствие. Так, например, числу 1 соответствует напряжение 1 В, числу 2 – напряжение 2 В и т. д. Тогда напряжение 1,4 В является представлением числа 1,4, напряжение 4,365 В – представлением десятичной дроби 4,365 и т. д.

Примерно такой подход используется в аналоговых вычислительных устройствах. Чтобы работать с большими числами, нужно выбрать другой порядок, то есть другой масштаб, например числу 1 соответствует напряжение 1 мВ. В противном случае будем иметь дело со слишком высокими уровнями напряжений.

Точность представления аналоговых величин зависит от точности, с которой могут быть измерены соответствующие им величины. На практике обычно сталкиваются с физическими ограничениями. Напряжение может быть измерено без применения специальных решений с точностью до $\pm 1\%$, с применением более дорогих решений – до $\pm 0,1\%$. При дальнейшем увеличении точности резко возрастает стоимость измерений. Другой физической границей точности измерений является зави-

симось параметров аналоговых электронных устройств от температуры. В общем случае аналоговые величины могут обычно быть представлены с точностью до третьего знака после запятой.

В настоящее время для обработки, хранения и преобразования информации, различных физических величин, выполнения расчетов широко применяют *цифровые электронные устройства*, имеющие ряд преимуществ перед аналоговыми. При этом используется цифровое представление информации (физических величин).

При цифровом представлении применяют элементы, которые можно считать. Преимущество цифрового представления очевидно. *Цифровые величины* можно представлять с любой точностью, при этом точность представления не ограничивают физические эффекты. Она зависит только от количества используемых разрядов чисел.

Для представления информации (чисел) в цифровом виде применяют так называемые *коды*. В общем случае элементы цифровой величины (цифрового кода) могут иметь два, три и больше состояний. На рисунке 5.1, в качестве примера, изображен цифровой сигнал с тремя возможными состояниями: 10 В, 5 В и 0 В.

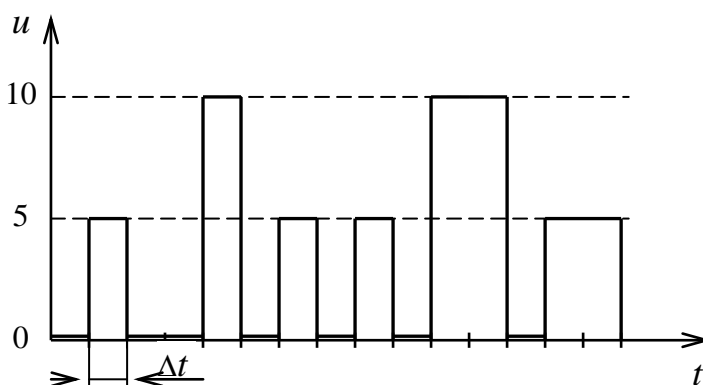


Рисунок 5.1 – Трехуровневое кодирование цифровой информации

Как видно из рисунка, заданный уровень цифрового сигнала поддерживается неизменным в течение некоторого интервала времени Δt , называемого *такты*.

В устройствах цифровой электроники в большинстве случаев используются сигналы двух уровней – высокого и низкого. При этом обычно имеются в виду

уровни напряжения. Транзистор может быть либо закрыт (режим отсечки), либо открыт (режим насыщения). Электрический импульс или существует, или нет. То есть, возможны только два состояния цифрового элемента. При этом напряжение имеет либо согласованное верхнее значение, либо согласованное нижнее. Свойство двузначности элементов выражают термином «бинарность» (от латинского слова *bin* – дважды). Применяемые в цифровой электронике элементы являются бинарными элементами.

Цифровые схемы конструируют таким образом, чтобы воздействие некоторого сигнала определялось не конкретным значением его напряжения, а тем, к какой из двух разновидностей сигналов (высокого или низкого уровня) этот сигнал относится. Предполагается, что каждый сигнал характеризуется «разумным» уровнем напряжения. При конструировании цифровых схем предпринимаются все меры к тому, чтобы, например, сигнал высокого уровня был не очень малым и не очень большим по напряжению. Если напряжение сигнала находится в установленных пределах, то конкретное значение напряжения практически никак не влияет на реакцию того устройства цифровой электроники, на которое этот сигнал подан.

На рисунке 5.2 представлена диаграмма, поясняющая изложенное выше. На этой диаграмме указаны диапазоны напряжений для входных и выходных сигналов (заштрихованные области) цифровых кодов. Если сигнал оказывается в одном из этих диапазонов, то он безошибочно квалифицируется как сигнал высокого или низкого уровня. Высокому и низкому уровню сигналов ставятся в соответствие логические состояния «1» («истина») и «0» («ложь»). Если высокому уровню сигналов ставится в соответствие состояние «1», а низкому – состояние «0», то имеет место так называемая *положительная логика*. Если же высокому уровню соответствует состояние «0», а низкому – «1», то логика называется *отрицательной*.

В частности, для цифровых микросхем серии ТТЛ (транзисторно-транзисторная логика), напряжение питания которых равно 5 В, напряжение сигнала $U_c \leq 0,4$ В интерпретируется как логический 0, а $U_c \geq 2,4$ В – как логическая 1.

В цифровых вычислительных устройствах нашли применение два способа физического представления информации: *потенциальный* и *импульсный*.

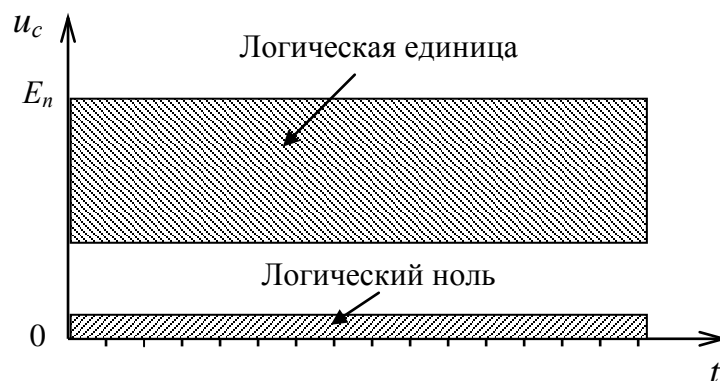


Рисунок 5.2 – Разделение диапазона напряжений при бинарном кодировании информации

При *потенциальном кодировании* (рисунок 5.3, а) состоянию «1» соответствует один уровень напряжения (например, высокий при положительной логике), а состоянию «0» – другой (соответственно низкий). Потенциальный сигнал сохраняет свой уровень в течение всего *такта* Δt , а его значение в переходные моменты не является определенным.

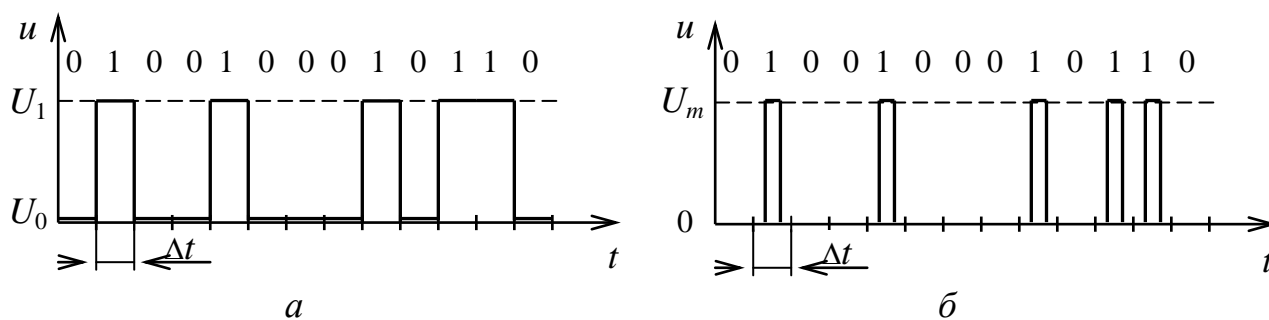


Рисунок 5.3 – Потенциальный (а) и импульсный (б) способы представления информации

При *импульсном кодировании* (рисунок 5.3, б) единичное и нулевое логическое состояние отображаются, соответственно, наличием и отсутствием импульса напряжения в соответствующем такте.

Для того чтобы согласовать функционирование отдельных элементов и узлов цифровых устройств, обеспечить их переключения из одного состояния в другое

только в строго фиксированные моменты дискретного времени (на границах тактов), цифровые устройства, как правило, содержат генератор тактовых импульсов (ГТИ), вырабатывающий синхронизирующие сигналы (СС) (или тактовые импульсы (ТИ)). Синхронизирующий сигнал представляет собой непрерывную последовательность коротких прямоугольных импульсов, как правило, с высокой стабильностью периода повторения.

5.2 Логические функции и способы их записи

В устройствах цифровой электроники используются элементы, входные и выходные сигналы которых могут принимать только два значения, соответствующие логической 1 («1») и логическому 0 («0»). Такие элементы называют *логическими*. С их помощью реализуют простейшие операции с двоичными числами (то есть с числами двоичной системы счисления).

Для описания алгоритмов работы и структуры цифровых схем используют аппарат *алгебры логики* (или *булевой алгебры* – по имени разработавшего ее в середине XIX века ирландского математика Д. Буля). В ее основе лежат три *логические операции* над *логическими переменными*:

– *логическое отрицание* (операция НЕ, *инверсия*), обозначаемое надчеркиванием над логической переменной или логическим выражением, например \bar{x} , $\overline{x_1 + x_2}$ и т. д.;

– *логическое сложение* (операция ИЛИ, *дизъюнкция*), обозначаемое знаком «+» или « \vee »;

– *логическое умножение* (операция И, *конъюнкция*), обозначаемое одним из знаков: « \times », « \cdot », « $\&$ », « \wedge » или отсутствием какого-либо знака между переменными, например x_1x_2 .

Логическими переменными (*булевыми переменными*) называются переменные x_1, x_2, \dots, x_n , которые могут принимать только два значения – 0 и 1, то есть $x_i \in \{0, 1\}$.

Совокупность n логических переменных называется **набором переменных** и обозначается x_1, x_2, \dots, x_n . В общем случае может быть 2^n наборов логических переменных.

Логической функцией (булевой функцией) называется функция логических переменных $f(x_1, x_2, \dots, x_n)$, которая так же как и ее аргументы принимает только значения 0 и 1.

Каждая логическая операция задает соответствующую логическую функцию своих переменных. Следовательно, можно говорить о трех логических функциях: **конъюнкции** ($y=x_1 \cdot x_2 \cdot \dots \cdot x_n$), **дизъюнкции** ($y=x_1+x_2+\dots+x_n$), **инверсии** ($y=\bar{x}$). Число аргументов (переменных) функций дизъюнкции и конъюнкции в общем случае может быть произвольным (больше двух).

Система логических функций называется функционально полной, если при помощи функций, входящих в систему, можно выразить любую сколь угодно сложную булеву функцию.

В математической логике доказывается, что *если система булевых функций содержит функции конъюнкции, дизъюнкции и инверсию, то она является функционально полной.*

Функциональной полнотой обладают и некоторые другие системы, например, система, состоящая из одной логической функции И – НЕ («*итрих Шеффера*», $y = \overline{x_1 \cdot x_2 \cdot \dots \cdot x_n}$) и система, содержащая единственную логическую функцию ИЛИ – НЕ («*стрелка Пирса*», $y = \overline{x_1 + x_2 + \dots + x_n}$).

Логическую функцию можно описать несколькими способами:

- в словесной форме;
- с помощью таблицы;
- с помощью алгебраического выражения (в аналитическом виде);
- с помощью последовательности десятичных чисел и др.

Табличное представление логической функции является наиболее наглядным. *Таблица, с помощью которой описывают логическую функцию, называется таблицей истинности.* Пример таблицы истинности функции $y = f(x_1, x_2)$ двух перемен-

ных показан на рисунке 5.4. Число строк в таблице истинности равно 2^n , где n – число логических переменных.

№№ наборов	x_2	x_1	y
0	0	0	0
1	0	1	1
2	1	0	1
3	1	1	0

Рисунок 5.4 – Таблица истинности логической функции $y = f(x_1, x_2)$

В первом столбце таблицы истинности записаны номера наборов логических переменных, численно равные десятичному эквиваленту двоичного числа $x_n x_{n-1} \dots x_2 x_1$, составленного из значений логических переменных (второй и третий столбцы). В последнем столбце записаны значения логической функции на соответствующих наборах логических переменных.

В общем случае логическая функция может быть определена не на всех наборах логических переменных (то есть может быть *недоопределенной*). Некоторых сочетаний значений логических переменных на входе цифрового устройства, описываемого логической функцией, может просто не существовать. В этом случае набор переменных называется *запрещенным*, а в таблице истинности напротив запрещенного набора вместо значения функции обычно записывают знак «*» (рисунок 5.5). В приведенном примере запрещенными являются наборы логических переменных с номерами 2, 5 и 6.

Логические функции от одной и двух переменных принято называть *элементарными*. Эти функции имеют специальные названия и обозначения и используются при воспроизведении более сложных логических функций. В таблице 5.1 приведены все возможные логические функции двух переменных.

Для аналитической записи логических функций используются вспомогательные функции, называемые *конституентой единицы* и *конституентой нуля*.

№№ наборов	x_3	x_2	x_1	y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	*
3	0	1	1	0
4	1	0	0	1
5	1	0	1	*
6	1	1	0	*
7	1	1	1	1

Рисунок 5.5 – Пример таблицы истинности недоопределенной логической функции

Таблица 5.1

f_i	x_2	0	1	0	1	Название функции	Вид функции
	x_1	0	0	1	1		
f_0		0	0	0	0	Константа 0	$f_0(x_1, x_2) = 0$
f_1		0	0	0	1	Конъюнкция	$f_0(x_1, x_2) = x_1 \cdot x_2$
f_2		0	0	1	0	Функция запрета по x_2	$f_0(x_1, x_2) = x_1 \cdot \bar{x}_2$
f_3		0	0	1	1	Переменная x_1	$f_0(x_1, x_2) = x_1$
f_4		0	1	0	0	Функция запрета по x_1	$f_0(x_1, x_2) = \bar{x}_1 \cdot x_2$
f_5		0	1	0	1	Переменная x_2	$f_0(x_1, x_2) = x_2$
f_6		0	1	1	0	Сложение по модулю два	$f_0(x_1, x_2) = x_1 \cdot \bar{x}_2 + \bar{x}_1 \cdot x_2$
f_7		0	1	1	1	Дизъюнкция	$f_0(x_1, x_2) = x_1 + x_2$
f_8		1	0	0	0	Стрелка Пирса	$f_0(x_1, x_2) = \bar{x}_1 \cdot \bar{x}_2$
f_9		1	0	0	1	Функция равнозначности	$f_0(x_1, x_2) = \bar{x}_1 \cdot \bar{x}_2 + x_1 \cdot x_2$
f_{10}		1	0	1	0	Инверсия x_2	$f_0(x_1, x_2) = \bar{x}_2$
f_{11}		1	0	1	1	Импликация от x_1 к x_2	$f_0(x_1, x_2) = x_1 + \bar{x}_2$
f_{12}		1	1	0	0	Инверсия x_1	$f_0(x_1, x_2) = \bar{x}_1$
f_{13}		1	1	0	1	Импликация от x_2 к x_1	$f_0(x_1, x_2) = \bar{x}_1 + x_2$
f_{14}		1	1	1	0	Штрих Шеффера	$f_0(x_1, x_2) = \bar{x}_1 + \bar{x}_2$
f_{15}		1	1	1	1	Константа 1	$f_0(x_1, x_2) = 1$

Конституентой единицы называется такое логическое произведение (конъюнкция) n переменных одного набора, в которое каждая переменная входит только один раз в прямой или инверсной форме. Переменная, принимающая на данном наборе значение «1», записывается в конституенте единицы в прямом виде, а значение «0» – в инверсном виде.

Отличительной особенностью конституенты единицы является то, что она равна «1» только на одном вполне определенном наборе значений переменных. Будем обозначать конституенту единицы символом m_i , где индекс i указывает на номер набора, на котором конституента единицы равна «1».

Например, для нулевого набора логических переменных (рисунок 5.4) конституента единицы имеет вид

$$m_0 = \bar{x}_1 \bar{x}_2,$$

а для второго набора – соответственно вид

$$m_2 = \bar{x}_1 x_2.$$

В общем случае можно записать 2^n конституент единицы, где n – число логических переменных в наборах.

Конституентой нуля n переменных одного набора называется логическое сложение (дизъюнкция) этих переменных, которое обращается в «0» лишь при одном наборе логических переменных. При этом в прямом виде в конституенте нуля записывают переменные, принимающие на данном наборе значение «0», а в инверсном – значение «1». Будем обозначать конституенту нуля символом p_i , где индекс i указывает на номер набора, на котором конституента нуля равна «0». Например, для нулевого набора логических переменных (рисунок 5.4) конституента нуля имеет вид

$$p_0 = x_1 + x_2,$$

а для первого набора – соответственно вид

$$p_1 = \bar{x}_1 + x_2.$$

Аналитическая запись логической функции может быть выполнена в виде *совершенной дизъюнктивной* или *совершенной конъюнктивной нормальной формы*.

Совершенной дизъюнктивной нормальной формой (СДНФ) логической функции называется **дизъюнкция всех конституент единицы** для тех наборов логических переменных, на которых логическая функция принимает значение «1».

Запись СДНФ логической функции осуществляется непосредственно по данным, внесенным в таблицу истинности. Например, воспользовавшись рисунком 5.4, запишем СДНФ логической функции y :

$$y = x_1 \cdot \bar{x}_2 + \bar{x}_1 \cdot x_2. \quad (5.1)$$

Совершенной конъюнктивной нормальной формой (СКНФ) логической функции называется **конъюнкция всех конституент нуля** для тех наборов логических переменных, на которых логическая функция принимает значение «0». Следовательно, для функции y (рисунок 5.4) СКНФ будет иметь вид

$$y = (x_1 + x_2) \cdot (\bar{x}_1 + \bar{x}_2). \quad (5.2)$$

Тождественные преобразования логических функций для получения их оптимального вида осуществляют на основе законов и тождеств алгебры логики.

5.3 Основы алгебры логики

Рассмотрим некоторые теоремы и аксиомы алгебры логики, наиболее часто используемые для упрощения аналитического выражения, описывающего логическую функцию.

1 Закон двойного отрицания: $\overline{\overline{x}} = x$.

2 Закон коммутативности для конъюнкции и дизъюнкции (переместительный закон):

$$x_1 \cdot x_2 = x_2 \cdot x_1,$$

$$x_1 + x_2 = x_2 + x_1.$$

3 Закон ассоциативности (сочетательный закон):

$$x_1 \cdot (x_2 \cdot x_3) = (x_1 \cdot x_2) \cdot x_3,$$

$$x_1 + (x_2 + x_3) = (x_1 + x_2) + x_3.$$

4 Закон дистрибутивности (распределительный закон):

$$x_1 \cdot (x_2 + x_3) = x_1 \cdot x_2 + x_1 \cdot x_3,$$

$$x_1 + x_2 \cdot x_3 = (x_1 + x_2) \cdot (x_1 + x_3).$$

5 Закон отрицания (правило де Моргана):

$$\overline{x_1 + x_2} = \overline{x_1} \cdot \overline{x_2},$$

$$\overline{x_1 \cdot x_2} = \overline{x_1} + \overline{x_2}.$$

6 Закон идемпотентности:

$$x + x = x,$$

$$1 + x = 1,$$

$$0 + x = x,$$

$$x \cdot x = x,$$

$$1 \cdot x = x,$$

$$0 \cdot x = 0.$$

7 Закон склеивания:

$$x + \bar{x} = 1,$$

$$x \cdot \bar{x} = 0.$$

8 Закон поглощения:

$$x_1 \cdot x_2 + x_1 = x_1,$$

$$(x_1 + x_2) \cdot x_1 = x_1.$$

9 Константы: $\bar{0} = 1, \bar{1} = 0.$

Легко заметить, что все теоремы (за исключением первой) представлены парой соотношений, каждое из которых получается заменой операции И на ИЛИ, операции ИЛИ на И, логической 1 на логический 0 или логического 0 на логическую 1. Теоремам булевой алгебры присуще свойство симметрии, известное как принцип двойственности.

Несмотря на то, что многие теоремы записаны для двух логических переменных, в большинстве случаев число переменных может быть неограниченным.

5.4 Минимизация логических функций

При проектировании логического устройства необходимо стремиться к тому, чтобы достичь поставленной цели с минимальными затратами. Это означает, что синтезируемая схема должна содержать минимально необходимое количество логических элементов с как можно меньшим числом входов. Для выполнения этих условий логическое выражение, используемое при синтезе, должно содержать минимальное число элементарных конъюнкций или дизъюнкций и минимально возможное число переменных в этих конъюнкциях (дизъюнкциях). СДНФ и СКНФ логической функции не удовлетворяют этим требованиям. Поэтому, прежде чем приступить к разработке функциональной схемы логического устройства, нужно получить *минимальную форму логической функции*. **ДНФ (КНФ)** называется **минимальной**, если она содержит минимальное число букв. Чтобы получить минимальную форму логической функции, ее необходимо *минимизировать*.

Существует несколько методов минимизации логических функций:

- метод непосредственных преобразований;
- метод Карно-Вейча;
- метод Квайна и Мак-Класки.

Метод непосредственных преобразований основан на применении с целью минимизации логической функции аксиом и теорем алгебры логики. Результатом минимизации должна стать *тупиковая форма* логической функции, то есть такое логическое выражение, к слагаемым которого больше не могут быть применены операции склеивания. Следует иметь в виду, что для одной функции может существовать несколько тупиковых форм. Но не каждая тупиковая форма является *минимальной*. **Минимальной** формой является *тупиковая форма логической функции минимальной длины*. В общем случае чтобы найти минимальную форму необходимо перебрать все тупиковые формы.

Метод непосредственных преобразований не всегда удобен при практическом выполнении минимизации. Метод Квайна и Мак-Класки состоит в применении для минимизации логической функции ЭВМ. Его использование целесообразно, когда

число входных переменных превышает 6 – 7. При незначительном числе аргументов минимизацию логической функции чаще всего выполняют методом Карно-Вейча. Рассмотрим его сущность.

Диаграмма Вейча (карта Карно) является упрощенной формой записи таблицы истинности логической функции. Основное отличие между диаграммой Вейча и картой Карно состоит в нумерации строк и столбцов таблицы. Рассмотрим методику минимизации логической функции с помощью диаграммы Вейча.

В общем случае число клеток диаграммы Вейча составляет 2^n , где n – число входных переменных. Каждой комбинации входных переменных (набору входных переменных) можно поставить в соответствие только одну клетку диаграммы. В клетку записывается значение логической функции (0 или 1) на данном наборе. В клетку, соответствующую запрещенному набору входных переменных, записывается знак «*». Входные переменные располагаются по внешним сторонам диаграммы напротив ее строк и столбцов. При этом значение каждой из входных переменных относится ко всей строке или ко всему столбцу. На рисунке 5.6 приведены примеры диаграмм Вейча для логических функций двух, трех и четырех переменных.

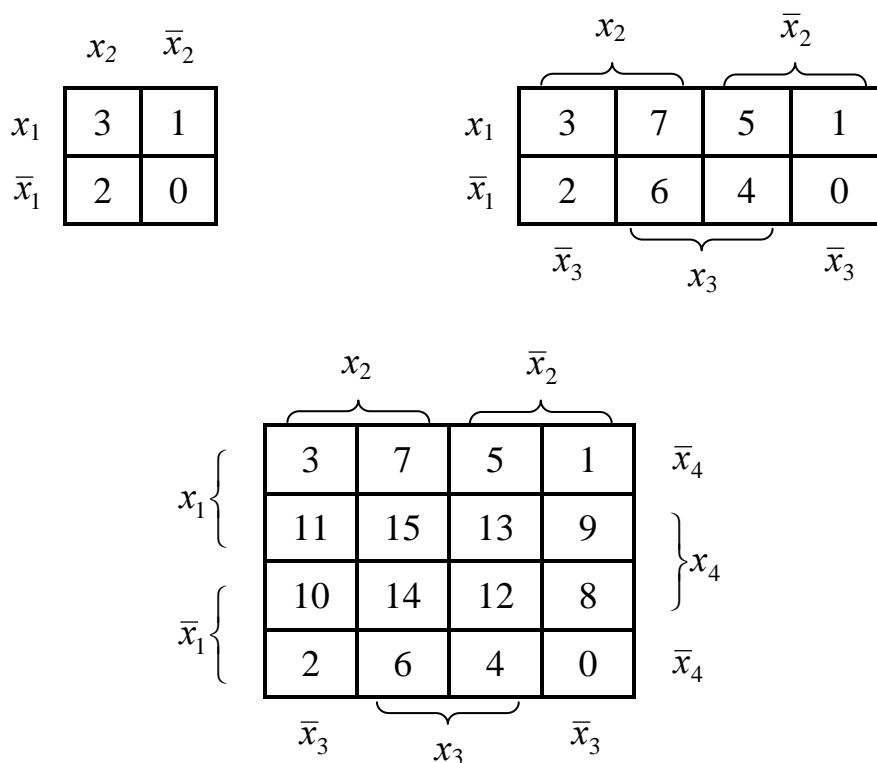


Рисунок 5.6 – Примеры диаграмм Вейча

Цифры, записанные в клетки диаграмм Вейча на рисунке 5.6, представляют собой номера наборов переменных в таблице истинности.

При склеивании переменных нужно руководствоваться следующими правилами:

а) все клетки, содержащие единицы (при записи функции в дизъюнктивной форме) или нули (при записи в конъюнктивной форме), должны быть замкнутыми в прямоугольные контуры. Единичные контуры могут объединять несколько единиц, но не должны содержать внутри себя нулей. Нулевые контуры могут объединять несколько нулей, но не должны содержать внутри себя единиц. Одна и та же единица (или ноль) может одновременно входить в несколько единичных (нулевых) контуров. Число клеток в контуре равняется 2^i , где $i = 0, 1, 2, 3, 4, \dots$;

б) в контуры можно объединять только соседние клетки, которые содержат единицы (нули). Соседними (рядом расположенными) считаются, в том числе, клетки, расположенные на противоположных сторонах диаграммы (в противоположных строках или столбцах);

в) каждой единичной клетке отвечает *конъюнкция* логических переменных, которые определяют данную клетку. Каждой нулевой клетке отвечает *дизъюнкция инверсий* логических переменных, что определяют данную клетку;

г) выражения, которые отвечают контурам, не содержат тех переменных, чьи границы пересекаются площадью, ограниченной данным контуром (другими словами, те переменные, которые в данном контуре имеют и прямое и инверсное значение – склеиваются);

д) выражение логической функции может быть записано по соответствующей ей диаграмме Вейча в дизъюнктивной или конъюнктивной форме. Дизъюнктивная форма составляется в виде дизъюнкции конъюнкций, которые отвечают единичным контурам, выделенным на диаграмме для определения функции; конъюнктивная – в виде конъюнкции дизъюнкций, которые отвечают нулевым контурам;

е) для контуров, которые охватывают разное количество клеток, получаются выражения разной сложности. Поэтому для данной логической функции можно записать по ее диаграмме Вейча несколько алгебраических выражений, которые отли-

чаются по сложности. Наиболее сложное выражение получают в том случае, когда каждой клетке отвечает свой отдельный контур. Это выражение представляет собой СДНФ или СКНФ данной функции.

Для получения по диаграмме Вейча минимального выражения логической функции следует руководствоваться правилом: единицы и нули должны объединяться минимальным числом наибольших контуров.

Рассмотрим пример минимизации логической функции трех переменных $y = f(x_1, x_2, x_3)$, заданной таблицей истинности (рисунок 5.5), воспользовавшись методом Карно-Вейча. Для начала воспользуемся представлением функции в дизъюнктивной нормальной форме. В этом случае диаграмма Вейча должна быть заполнена, как показано на рисунке 5.7.

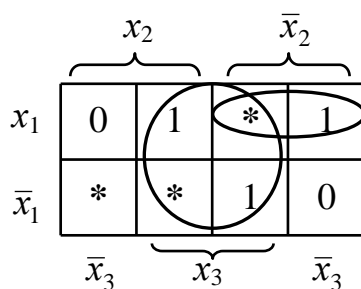


Рисунок 5.7 – Минимизация функции к виду ДНФ

Из рисунка 5.7 видно, как можно наилучшим образом объединить единицы в единичные контуры. При этом в контуры могут входить и ячейки с номерами запрещенных наборов (то есть элементами которых являются «*»). В результате такого объединения получим тупиковую форму логической функции в виде дизъюнкции конъюнкций (число которых равно числу единичных контуров) входных переменных, которые не склеились:

$$y(x_3, x_2, x_1) = x_3 + \bar{x}_2 x_1. \quad (5.3)$$

Если для представления логической функции после минимизации выбрана конъюнктивная нормальная форма, то в диаграмме Вейча объединяют нули в нулевые контуры. Как и в предыдущем случае, в нулевые контуры могут быть включены ячейки, элементами которых являются «*» (рисунок 5.8).

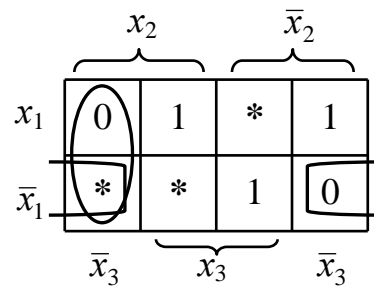


Рисунок 5.8 – Минимизация функции к виду КНФ

Тупиковая форма логической функции после минимизации представляет собой конъюнкцию дизъюнкций (число дизъюнкций равно числу нулевых контуров) *инверсных* значений тех входных переменных, которые не склеились:

$$y(x_3, x_2, x_1) = (x_3 + \bar{x}_2)(x_3 + x_1). \quad (5.4)$$

Выражения (5.3) и (5.4) описывают структуру логического устройства, алгоритм функционирования которого задан функцией y (рисунок 5.5). Несмотря на то, что полученные выражения разные по виду, а, следовательно, и схема логического устройства в каждом случае будет выполнена по разному, сигналы на выходах этих схем на одних и тех же номерах разрешенных наборов входных переменных будут одинаковы.

5.5 Базовые логические элементы

Для физической реализации логической функции в технике используется электронная схема (цифровое устройство), выполняющая соответствующее этой функции преобразование информации (то есть, логические операции над двоичными

переменными). Для реализации элементарных логических функций используют *логические элементы*.

Логическим элементом называется физическое устройство, реализующее одну из операций алгебры логики или простейшую логическую функцию. Схема, составленная из конечного числа логических элементов, называется *логической схемой*.

Число входов логического элемента соответствует числу аргументов воспроизводимых им одной или нескольких булевых функций.

Подобно тому, как сложная булева функция может быть получена суперпозицией более простых функций, так и сложное цифровое устройство строится из элементарных схем, в частности, из логических элементов.

Набор логических элементов называется **функционально полным**, если реализуемые этими элементами логические функции образуют функционально полную систему логических функций. Так функционально полным является набор, состоящий из трех логических элементов – *инвертора*, *конъюнктора* и *дизъюнктора*. Условные графические обозначения и таблицы истинности этих элементов показаны, соответственно, на рисунках 5.9, 5.10 и 5.11.

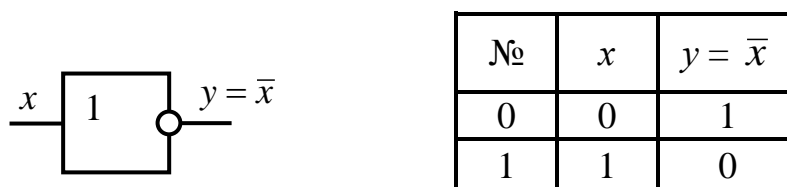


Рисунок 5.9 – УГО и таблица истинности инвертора

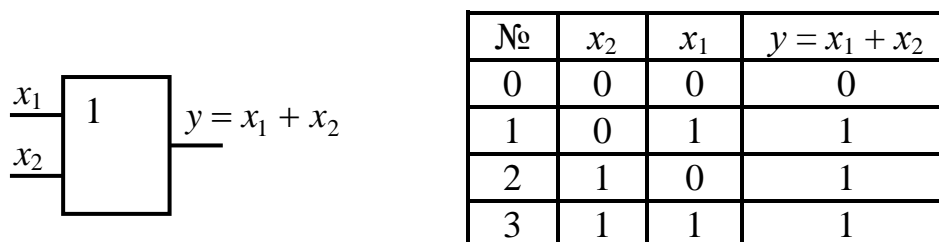


Рисунок 5.10 – УГО и таблица истинности дизъюнктора

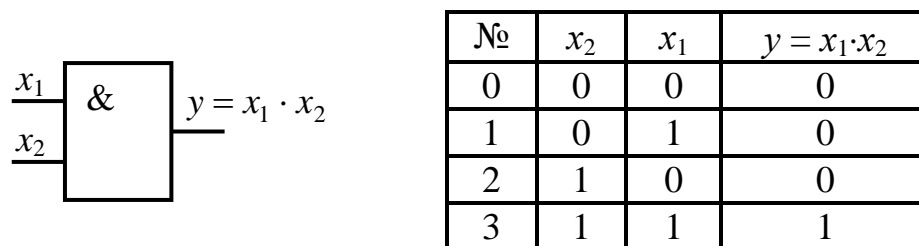


Рисунок 5.11 – УГО и таблица истинности конъюнктора

Интерпретацией логического элемента ИЛИ (дизъюнктора) может служить схема, изображенная на рисунке 5.12. Действительно, свечение лампы накаливания H возможно, если замкнут ключ S_1 , или ключ S_2 , или замкнуты оба ключа (другими словами – если замкнут хотя бы один ключ S , то есть, если хотя бы одна переменная S_i равна логической 1).

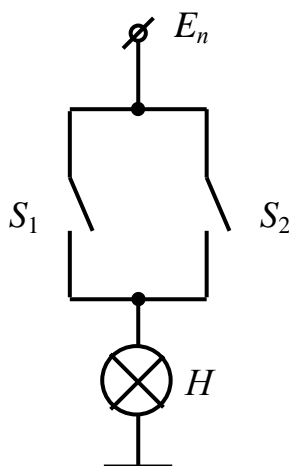


Рисунок 5.12 – Иллюстрация функционирования дизъюнктора

Аналогично функционирование логического элемента И (конъюнктора) можно проиллюстрировать схемой, приведенной на рисунке 5.13.

Свечение лампы накаливания H в схеме на рисунке 5.13 возможно только тогда, когда замкнут и ключ S_1 и ключ S_2 (то есть только тогда, когда обе переменные S_i равны логической 1). То есть, функционирование схемы можно описать таблицей истинности, приведенной на рисунке 5.11 для конъюнктора.

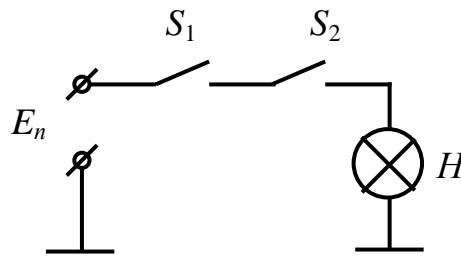


Рисунок 5.13 – Иллюстрация функционирования конъюнктора

Как отмечалось ранее, функциональной полнотой обладают логические функции *отрицание конъюнкции* (И-НЕ) и *отрицание дизъюнкции* (ИЛИ-НЕ), для реализации которых используются соответствующие логические элементы Шеффера (И-НЕ) и Пирса (ИЛИ-НЕ), каждый из которых представляет собой функционально полный набор логических функций. Условные графические обозначения и таблицы истинности этих элементов приведены, соответственно, на рисунках 5.14 и 5.15.

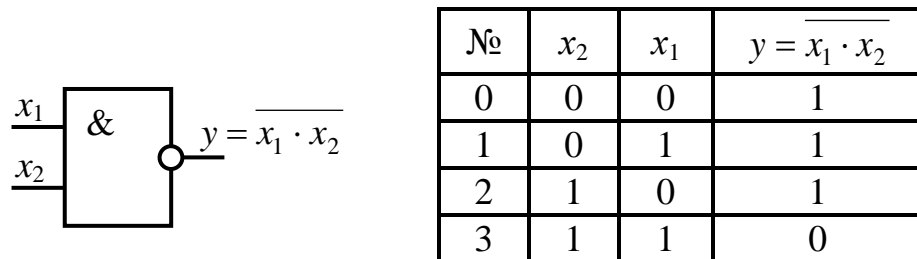


Рисунок 5.14 – УГО и таблица истинности логического элемента И-НЕ

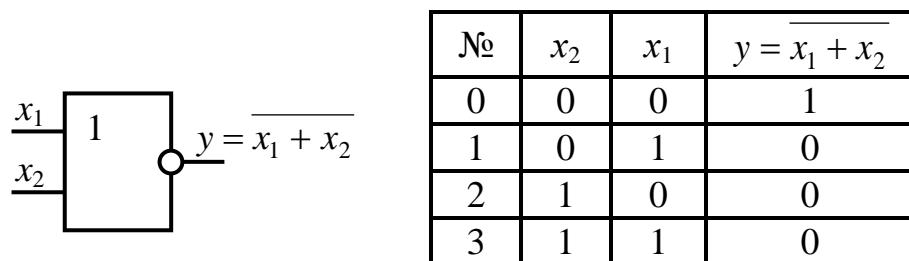


Рисунок 5.15 – УГО и таблица истинности логического элемента ИЛИ-НЕ

Покажем, что элемент Шеффера обладает функциональной полнотой, то есть, что с его помощью можно реализовать логические функции И, ИЛИ и НЕ.

Из таблицы истинности (рисунок 5.14) видно, что при выполнении условия $x_1 = x_2$ функция y равна инверсному значению входных логических переменных. Следовательно, объединив входы элемента, как показано на рисунке 5.16, получим **инвертор**.

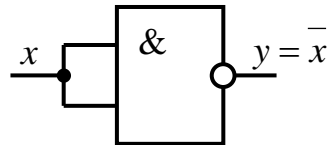


Рисунок 5.16 – Инвертор на основе элемента 2И-НЕ

Если к функции $y = \overline{x_1 \cdot x_2}$ применить инверсию, то на основе теоремы о двойном отрицании получим

$$\overline{\overline{y}} = \overline{\overline{x_1 \cdot x_2}} = x_1 \cdot x_2. \quad (5.5)$$

Из (5.5) видно, что конъюнкцию логических переменных можно получить, включив после элемента Шеффера еще один такой же элемент, реализующий функцию НЕ (рисунок 5.17).

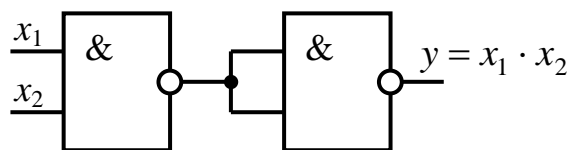


Рисунок 5.17 – Конъюнктор на основе элементов 2И-НЕ

И, наконец, воспользовавшись правилом де Моргана, получим

$$y = x_1 + x_2 = \overline{\overline{x_1} \cdot \overline{x_2}}. \quad (5.6)$$

Выражение (5.6) описывает схему включения элементов Шеффера для реализации дизъюнкции логических переменных (рисунок 5.18).

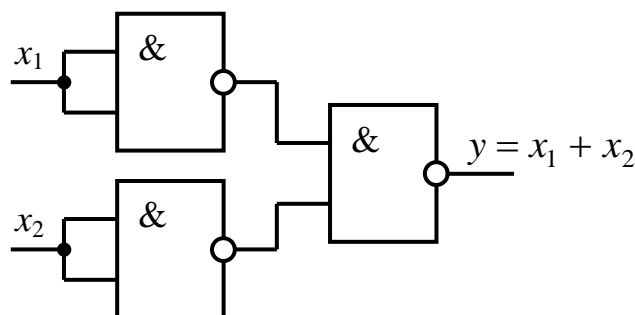


Рисунок 5.18 – Дизъюнктор на основе элементов 2И-НЕ

Аналогично можно показать, что элемент Пирса (ИЛИ-НЕ) также обладает функциональной полнотой.

Системой логических элементов называется предназначенный для построения цифровых устройств функционально полный набор логических элементов, объединяемый общими электрическими, конструктивными и технологическими параметрами, использующий одинаковый способ представления информации и одинаковый тип межэлементных связей. Система элементов чаще всего избыточна по своему функциональному составу, что позволяет строить схемы, более экономные по числу использованных элементов. Системы элементов содержат элементы для выполнения логических операций, запоминающие элементы, элементы, реализующие функции узлов ЭВМ, а также элементы для усиления, восстановления и формирования сигналов стандартной формы.

Элементы, входящие в состав системы, представляют собой микроминиатюризованные интегральные электронные схемы (микросхемы), сформированные в кристалле кремния с помощью специальных технологических процессов.

В большинстве современных систем (серий) элементов имеются микросхемы малой степени интеграции (ИС), средней степени интеграции (СИС) и большой степени интеграции (БИС). Логические элементы в виде схем ИС реализуют совокупность логических операций, таких, как И, ИЛИ, И-ИЛИ, И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ

и триггеры. Логические элементы на микросхемах СИС и БИС реализуют узлы ЭВМ.

Основными параметрами системы логических элементов являются:

- уровни питающих напряжений;
- уровни сигналов для представления логических 0 и 1;
- нагрузочная способность (коэффициент разветвления по выходу);
- помехоустойчивость;
- рассеиваемая мощность;
- быстродействие.

По типам базовых элементов электронных ключей разделяют несколько типов интегральных элементов, где наиболее распространенными являются следующие:

- а) транзисторно-транзисторная логика (ТТЛ);
- б) эмиттерно-связанная логика (ЭСЛ);
- в) инжекционная интегральная логика (И²Л);
- г) структуры металл-оксид-полупроводник *p*-типа (*p*-МОП);
- д) структуры металл-оксид-полупроводник *n*-типа (*n*-МОП);
- е) комплементарные МОП-структуры (КМОП);
- ж) динамические МОП-структуры.

Логические схемы, которые изготавливаются на разной конструктивно-технологической основе, значительно различаются по своим характеристикам, даже если они реализуют одинаковые функции. У любого из указанных видов схемотехники имеются свои преимущества и недостатки. Так, ЭСЛ отличается высоким быстродействием, хотя некоторые разновидности ТТЛ приближаются к ней по этому параметру. Как *p*-МОП-, так и *n*-МОП-логика широко применяются в микропроцессорах, а КМОП-схемотехника пользуется преимуществом, если важно уменьшить потребляемую мощность.

Динамические МОП-структуры используются для построения различных запоминающих устройств. Они имеют простую организацию, в которой логическое состояние определяется зарядом емкости, внутренне присущей логическому элементу.

Основные параметры ИМС ТТЛ, ЭСЛ и КМОП приведены, соответственно, в таблицах 5.2, 5.3 и 5.4. Проанализировав содержимое таблиц, можно сделать вывод, что наибольшим быстродействием характеризуются ИМС ТТЛ. ИМС КМОП обладают меньшим быстродействием, но у них лучше нагрузочная способность (то есть, к выходу одного элемента можно подключить большее число входов других элементов). В ИМС ЭСЛ наименьшая задержка распространения импульсных сигналов.

Таблица 5.2 – Основные параметры ИМС ТТЛ

Серия ИМС	Потребляемая мощность, мВт	Задержка распространения, нс	Максимальная частота, МГц	Коэффициент разветвления
155	10	10,0	10	10
158	1	33,0	3	10
131	22	6,0	50	10
555	2	9,5	45	20
531	19	3,0	125	10
KP1533	1	4,0	50	40
KP1531	4	2,0	130	33

Таблица 5.3 – Основные параметры ИМС ЭСЛ

Серия ИМС	Потребляемая мощность, мВт	Задержка распространения, нс	Коэффициент разветвления	Напряжение питания, В
100, 500	35	2,90	15	-5,2
1500	40	0,75	20	-4,5

Таблица 5.4 – Основные параметры ИМС КМОП

Серия ИМС	Потребляемая мощность, мВт	Задержка распространения, нс	Максимальная частота, МГц	Коэффициент разветвления	Напряж. питания, В
164, 176	30	200	5	50	9
561, 564	50	100	5	50	3 ... 15
KP1561	100	30	10	100	3 ... 18
1564	100	10	50	50	2 ... 6

5.6 Классификация цифровых устройств

В соответствии с принятым способом представления двоичной информации цифровые устройства принято делить на *импульсные*, *потенциальные* и *импульсно-потенциальные*.

Двоичное слово может быть представлено *последовательным* или *параллельным* кодом. При *последовательном* коде каждый временной интервал (такт) предназначен для отображения одного разряда двоичного кода. В этом случае все разряды слова фиксируются по очереди одним и тем же элементом и проходят через одну линию передачи информации.

При *параллельном* коде все разряды двоичного кода представляются в одном такте, фиксируются отдельными элементами и проходят через отдельные линии, каждая из которых служит для представления и передачи только одного разряда слова, то есть значения всех разрядов двоичного кода передаются по нескольким линиям одновременно.

В зависимости от применяемого кода цифровые устройства подразделяют на *последовательные* и *параллельные*. При использовании последовательного кода все операции, в том числе передача слов из одного узла в другой, производятся поочередно для каждого разряда слова, и поэтому последовательные устройства работают медленнее, чем параллельные. В современных ЭВМ основные устройства, участвующие в обработке информации, для достижения высокого быстродействия строятся как параллельные, хотя они и требуют большего объема аппаратуры. Для экономии оборудования в некоторых устройствах применяют *последовательно-параллельный код*, при котором слова разбиваются на части (слоги) и передача, а иногда и обработка, производятся последовательно слог за слогом. При этом каждый слог представляется параллельным кодом.

По **принципу действия** все логические устройства делятся на два класса: *комбинационные схемы* и *конечные автоматы (последовательностные устройства)*.

Комбинационными схемами (автоматами без памяти) называют логические устройства, выходные сигналы которых (выходное слово $Y = \{y_1, y_2, \dots, y_k\}$) в любой дискретный момент времени t_i однозначно определяются только входными сигналами (входным словом $X = \{x_1, x_2, \dots, x_n\}$), поступающими **в тот же момент времени**.

Комбинационную схему можно представить в виде n - k -полюсного элемента (рисунок 5.19). Входное двоичное слово (входной алфавит) комбинационной схемы задается набором символов x_i ($X = \{x_1, x_2, \dots, x_n\}$), а выходное слово (выходной алфавит) принимает значения из выходных символов y_j ($Y = \{y_1, y_2, \dots, y_k\}$).

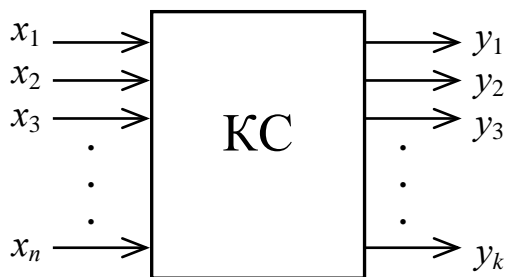


Рисунок 5.19 – Комбинационная схема как n - k -полюсный элемент

Закон функционирования $КС$ определен, если задано соответствие между ее входным X и выходным Y словами, например, словесно, в виде таблицы истинности или в аналитической форме с использованием булевых функций.

К классу $КС$ относятся следующие логические устройства: *мультиплексоры, демультиплексоры, шифраторы, дешифраторы, дешифраторы-демультиплексоры, сумматоры, преобразователи кодов, цифровые компараторы* (устройства сравнения двух двоичных слов) и др.

Конечным автоматом (последовательностным устройством, автоматом с памятью) называют логическое устройство, выходные сигналы которого (выходное слово Y) определяются **не только** действующей в данный момент времени t_i комбинацией входных переменных (входным словом X), но и внутренним состоянием устройства, которое явилось результатом воздействия на него входных слов в **предыдущие такты** (t_{i-1} , t_{i-2} и т. д.).

Таким образом, комбинация входного слова и текущего состояния автомата в данном такте определяет не только выходное слово, но и то состояние, в которое автомат перейдет к началу следующего такта.

Структурная схема конечного автомата показана на рисунке 5.20. Как видно из рисунка, конечный автомат содержит КС и память, состоящую из запоминающих элементов (ЗЭ) – триггеров, элементов задержки и др., фиксирующих состояние, в котором он находится.

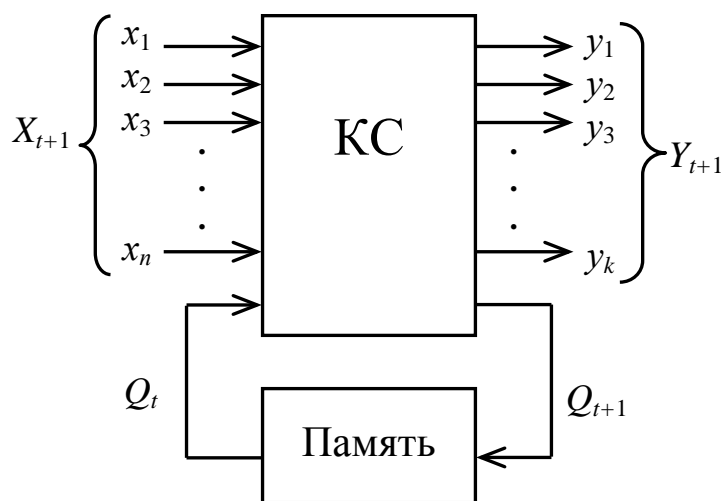


Рисунок 5.20 – Структурная схема конечного автомата

Автомат с памятью задается тремя наборами переменных: X , Y и Q , то есть $Y = f(X, Q)$ где Q – набор переменных, которые отображают внутреннее состояние схемы. Семейство конечных автоматов включает: *триггеры, регистры, счетчики*.

5.7 Синтез комбинационных схем

Синтез логического устройства выполняют на основе заданной каким-либо из известных способов логической функции (функции алгебры логики), описывающей логику функционирования устройства.

Наиболее наглядным способом представления логической функции является использование таблицы истинности. Поэтому воспользуемся этим способом при изложении методики синтеза комбинационной схемы.

В общем случае процедура синтеза комбинационной схемы состоит из следующих этапов:

- а) уточнение алгоритма работы логического устройства;
- б) составление таблицы истинности для логической функции, реализуемой логическим устройством;
- в) составление СДНФ (СКНФ) логической функции;
- г) минимизация СДНФ (СКНФ) логической функции;
- д) разработка функциональной схемы логического устройства;
- е) проверка правильности функционирования разработанного логического устройства.

Рассмотрим каждый из этапов более подробно.

В процессе уточнения алгоритма работы логического устройства необходимо установить, какие значения принимает каждая из k логических функций на всех наборах входных переменных x_i . На практике при синтезе логического устройства может оказаться, что по условиям работы устройства появление некоторых сочетаний входных переменных (наборов переменных) невозможно, поэтому значения логической функции на этих наборах не задаются, то есть функция определена не на всех 2^n наборах логических переменных, где n – число логических переменных (число входов синтезируемого логического устройства). Как отмечено ранее, наборы логических переменных, на которых функция не определена, принято называть *запрещенными*.

После уточнения алгоритма работы логического устройства составляется таблица истинности для логической функции (логических функций, если устройство имеет k выходов), реализуемой логическим устройством.

Предположим, что алгоритм функционирования логического устройства уже уточнен и представлен в виде таблицы истинности логической функции, показанной на рисунке 5.5. Как видно из рисунка, в таблице истинности в строках с запрещенными наборами логических переменных вместо значений функции 0 или 1 записан знак «*». В дальнейшем при минимизации логической функции методом Карно-Вейча в диаграмме Вейча этот знак может быть заменен значением «0» или «1». В

частности, если для синтеза логического устройства предполагается использовать ДНФ функции, то записывают «1», а если КНФ – то «0».

Следующим этапом после заполнения таблицы истинности является составление логического выражения в виде СДНФ или СКНФ логической функции. В сущности, не имеет особого значения, какую нормальную форму логической функции использовать. От этого будет зависеть только то, на какой элементной базе будет реализовано логическое устройство.

Составим СДНФ логической функции y , заданной таблицей истинности (рисунок 5.5):

$$y(x_1, x_2, x_3) = \bar{x}_3 \bar{x}_2 x_1 + x_3 \bar{x}_2 \bar{x}_1 + x_3 x_2 x_1. \quad (5.7)$$

СКНФ логической функции y будет иметь вид:

$$y(x_1, x_2, x_3) = (x_3 + x_2 + x_1)(x_3 + \bar{x}_2 + \bar{x}_1). \quad (5.8)$$

Логические выражения (5.7) и (5.8) могут быть использованы для синтеза функциональной схемы логического устройства. Оба выражения полностью определяют логическую функцию $y(x_1, x_2, x_3)$, поэтому и синтезированные на их основе логические устройства будут функционировать в соответствии с алгоритмом, описанным таблицей истинности логической функции (рисунок 5.5). Основное отличие в двух полученных функциональных схемах будет состоять в элементной базе, на которой реализованы устройства. В качестве примера на рисунке 5.21 приведена схема логического устройства, синтезированная на основе выражения (5.7), а на рисунке 5.22 – синтезированная на основе выражения (5.8).

Из рисунков видно, что полученные схемы отличаются не только элементной базой, но и сложностью построения (количеством элементов).

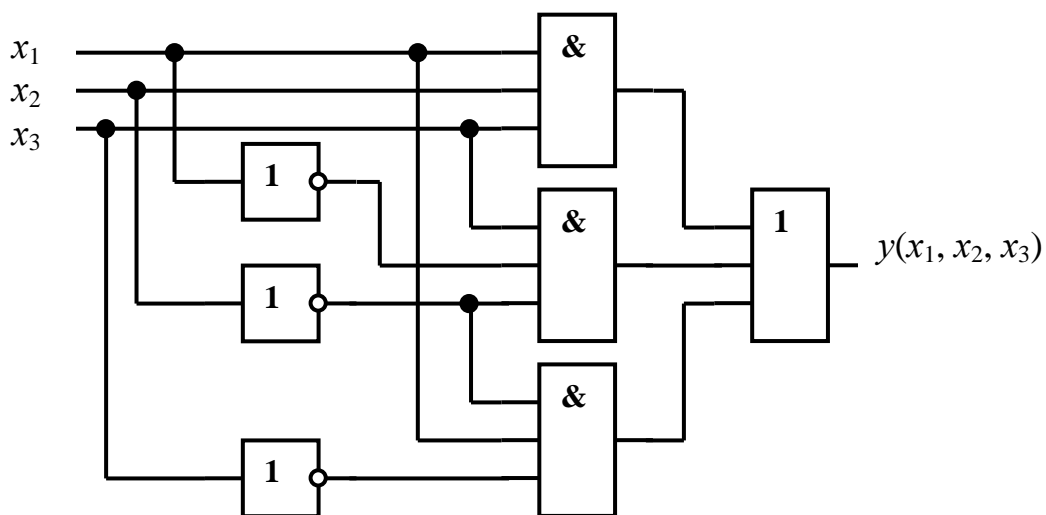


Рисунок 5.21 – Комбинационная схема, синтезированная на основе СДНФ
логической функции

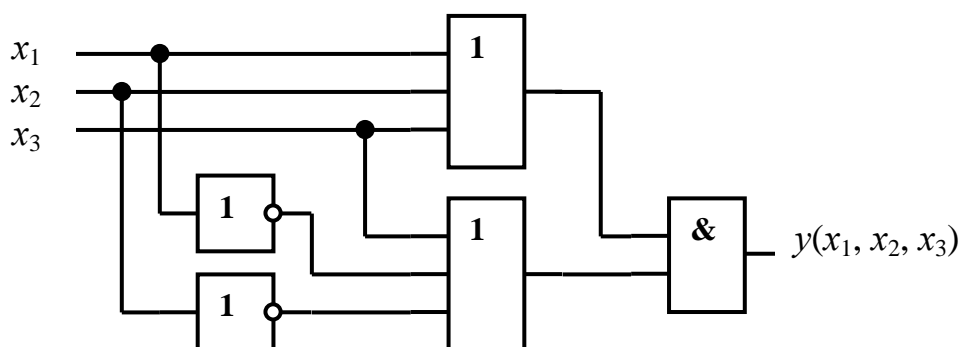


Рисунок 5.22 – Комбинационная схема, синтезированная на основе СКНФ
логической функции

При практической реализации схемы на интегральных микросхемах, например, транзисторно-транзисторной логики (ТТЛ), ее конфигурация может измениться. Это связано с тем, что многовходовые логические элементы приходится заменять несколькими элементами с меньшим числом входов (на основе сочетательных законов алгебры логики для дизъюнкции или конъюнкции нескольких переменных). В частности, интегральные микросхемы ТТЛ серий 155, 555 и др. содержат только двухвходовые логические элементы И (например ИМС К155ЛИ1) и ИЛИ (ИМС К155ЛЕ1). Следовательно, каждый трехвходовый логический элемент в рассматриваемых схемах должен быть заменен двумя двухвходовыми элементами.

После того, как получена схема логического устройства, необходимо убедиться (подстановкой значений логических переменных), что на всех разрешенных наборах логических переменных значение логической функции на выходе устройства равно соответствующему значению логической функции, заданному в таблице истинности.

Ранее было показано, что логическое устройство, синтезированное на основе СДНФ или СКНФ по количеству логических элементов и числу входов этих элементов, как правило, бывает не оптимальным. С целью оптимизации схемы логического устройства необходимо выполнить минимизацию логической функции.

Воспользуемся методом Карно-Вейча и получим минимальную форму логической функции для рассматриваемого примера. Поскольку диаграмма Вейча (карта Карно) является упрощенной формой записи таблицы истинности, то к минимизации можно перейти непосредственно после заполнения таблицы истинности, минуя этап составления СДНФ (СКНФ) логической функции.

В подразделе 5.4 уже выполнена минимизация рассматриваемой функции, поэтому используем ранее полученные выражения в виде ДНФ (5.3) и КНФ (5.4) логической функции и синтезируем функциональные схемы логического устройства. Схема устройства, реализованного на основе выражения (5.3), представлена на рисунке 5.23, а устройства, реализованного на основе выражения (5.4) – на рисунке 5.24.

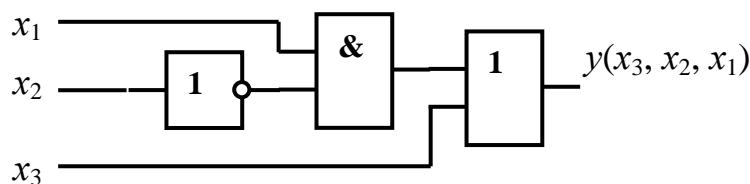


Рисунок 5.23 – Комбинационная схема, синтезированная на основе ДНФ минимизированной логической функции

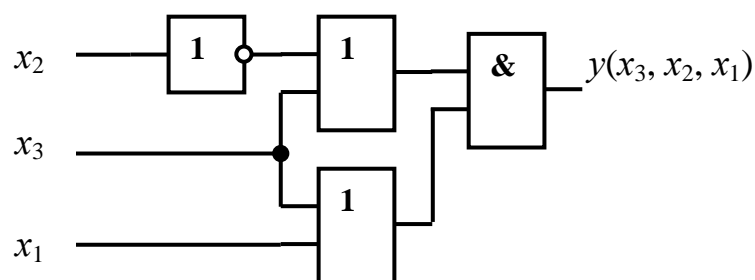


Рисунок 5.24 – Комбинационная схема, синтезированная на основе КНФ минимизированной логической функции

Из сравнения рисунков 5.21 и 5.23, а также рисунков 5.22 и 5.24 видно, что после минимизации логической функции структура логического устройства существенно упрощается. Функциональные схемы логического устройства содержат меньшее число логических элементов с меньшим числом входов у этих элементов. Для завершения решения задачи синтеза следует, как отмечено ранее, убедиться, что на всех наборах логических переменных, на которых определена логическая функция, значение логической функции на выходе устройства равно соответствующему значению логической функции, заданному в таблице истинности.

5.8 Синтез комбинационной схемы в заданном базисе логических элементов

При разработке схем логических устройств, приведенных на рисунках 5.21, 5.22, 5.23 и 5.24 использован функционально полный набор логических элементов, включающий элементы И, ИЛИ и НЕ. На практике, например с целью сокращения номенклатуры используемых логических элементов, часто ставится задача выполнить синтез логического устройства, используя только логические элементы И-НЕ или ИЛИ-НЕ. Ранее было показано, что каждый из этих элементов отдельно взятый представляет собой функционально полный набор логических элементов. Особый интерес представляет логический элемент штрих Шеффера. Это, в первую очередь, обусловлено тем, что промышленностью серийно выпускаются такие логические элементы с разным числом входов, в частности, двух-, трех-, четырех- и восьмивхо-

довы. При большом числе логических элементов в схеме применение однотипных элементов позволяет уменьшить общее число корпусов интегральных микросхем, что, в свою очередь, обеспечивает более качественное решение задачи инженерного проектирования.

Для построения логического устройства на заданных логических элементах необходимо полученную в процессе минимизации логическую функцию преобразовать таким образом, чтобы в нее входили только логические операции, реализуемые заданными логическими элементами.

Пусть, например, требуется разработать схему логического устройства, реализующего рассматриваемую ранее логическую функцию, только на двухвходовых элементах И-НЕ. Чтобы перейти к базису И-НЕ, необходимо преобразовать ранее полученную тупиковую форму логической функции, используя закон двойного отрицания и правила де Моргана. При этом не важно, какая форма логического выражения – ДНФ или КНФ – используется.

Преобразуем выражения (5.3) и (5.4) к базису логических элементов 2И-НЕ:

$$y(x_1, x_2, x_3) = \overline{\overline{x_3 + \bar{x}_2 x_1}} = \overline{\bar{x}_3 \cdot \bar{x}_2 x_1}. \quad (5.9)$$

$$y(x_1, x_2, x_3) = (x_3 + \bar{x}_2)(x_3 + x_1) = \overline{\bar{x}_3 x_2} \cdot \overline{\bar{x}_3 \bar{x}_1} = \overline{\overline{\bar{x}_3 x_2} \cdot \bar{x}_3 \bar{x}_1}. \quad (5.10)$$

Функциональная схема логического устройства, синтезированного на основе выражения (5.9), представлена на рисунке 5.25, а устройства, синтезированного на основе выражения (5.10) – на рисунке 5.26.

Как видно из сравнения рисунков 5.23 и 5.25, а также 5.24 и 5.26, при переходе к базису однотипных логических элементов количество элементов в схеме может и увеличиться, но при учете использованных корпусов интегральных микросхем, как правило, имеет место выигрыш. Например, чтобы реализовать схему на рисунке 5.23, потребуется 3 корпуса ИМС, в то время как для реализации схемы на рисунке

5.25 нужен всего один корпус ИМС. Аналогично для реализации схемы на рисунке 5.24 нужно 3 корпуса ИМС, а схемы на рисунке 5.26 – 2 корпуса.

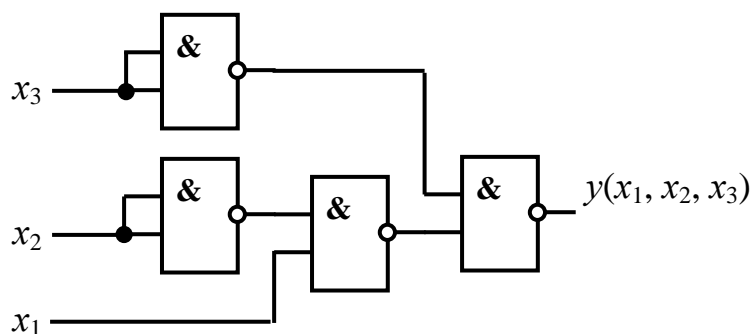


Рисунок 5.25 – Комбинационная схема, реализующая функцию (5.3) в базисе элементов 2И-НЕ

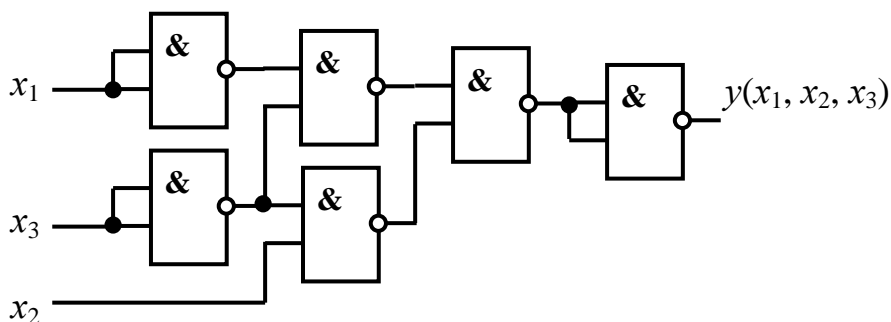


Рисунок 5.26 – Комбинационная схема, реализующая функцию (5.4) в базисе элементов 2И-НЕ

5.9 Комбинационные цифровые устройства

Как отмечено ранее, все цифровые устройства можно разделить на два класса – комбинационные схемы и конечные автоматы. Среди комбинационных схем (комбинационных цифровых устройств) можно выделить некоторые типовые, наиболее часто используемые на практике. Обычно их производят серийно на промышленных

предприятиях в виде интегральных микросхем. Рассмотрим некоторые из таких цифровых устройств.

5.9.1 Шифраторы, дешифраторы и преобразователи кодов

Шифратором называется комбинационное цифровое устройство, преобразующее десятичные числа (или цифры) в двоичные коды. При этом каждому входу может быть поставлено в соответствие десятичное число, а набор выходных логических сигналов соответствует двоичному эквиваленту (коду) этого десятичного числа. Шифратор может быть использован, например, для перевода десятичных чисел, набранных на клавиатуре кнопочного пульта управления, в двоичные числа.

Если количество входов m шифратора связано соотношением $m = 2^n$, где n – число выходов, то такой шифратор называется **полным**. Если же $m < 2^n$, то шифратор называется **неполным**. Так, например, для преобразования кода кнопочного пульта (цифры от 0 до 9) в двоичный код шифратор должен иметь десять входов и четыре выхода. При этом полное число возможных входов равно $m = 2^4 = 16$. Следовательно, шифратор будет неполным.

Пример условного графического обозначения шифратора и таблица истинности, описывающая соответствие между значениями его входных переменных и выходных функций показаны на рисунке 5.27. Из рисунка видно, что рассматриваемый шифратор предназначен для преобразования десятичных чисел от 0 до 9 в двоичный код. При этом предполагается, что сигнал, соответствующий логической единице, подается только на один вход.

Используя данную таблицу истинности и применяя методику, изложенную ранее, можно разработать функциональную схему шифратора в выбранном базисе логических элементов.

На практике находят применение *шифраторы с приоритетом*. В таких шифраторах двоичный код на выходе соответствует наивысшему номеру входа, на который подан сигнал логической единицы, то есть на приоритетный шифратор допускается подавать сигналы логической 1 одновременно на несколько входов, при этом

он выставляет на выходе код числа, соответствующего входу с большим номером (старшему входу).

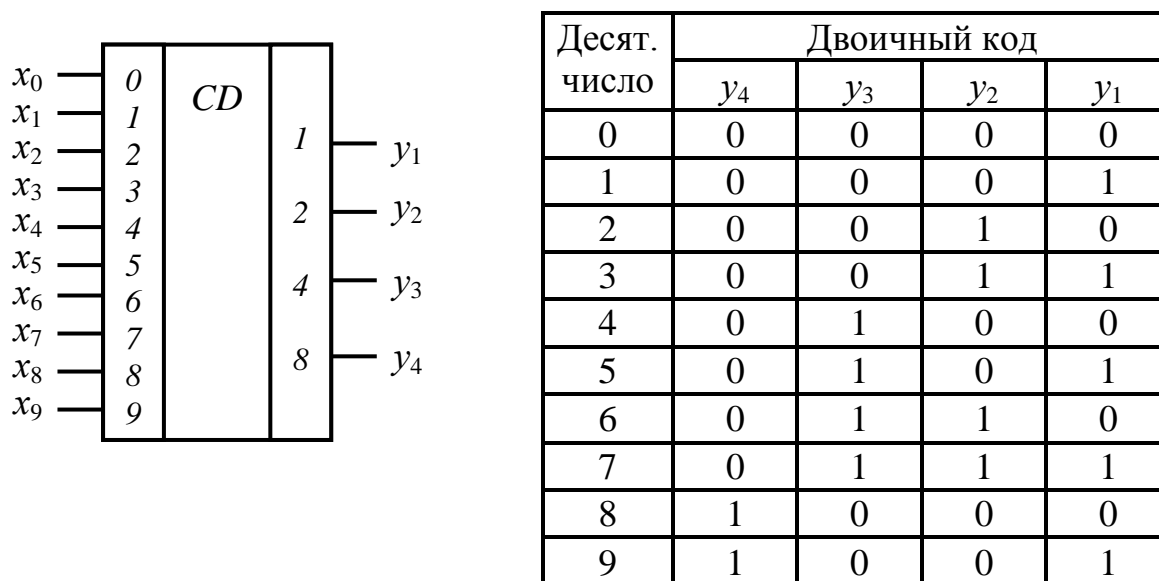


Рисунок 5.27 – УГО и таблица истинности шифратора

Дешифратором называется комбинационное цифровое устройство, преобразующее n -разрядный двоичный код в логический сигнал заданного уровня (логическая единица или логический ноль), появляющийся на том выходе, десятичный номер которого соответствует входному двоичному коду.

Как и шифратор, дешифратор может быть *полным* или *неполным*. Число входов n и выходов m в **полном** дешифраторе связано соотношением $m = 2^n$. Если в работе дешифратора используется неполное число выходов, то есть $m < 2^n$, то такой дешифратор называется **неполным**. Так, например, дешифратор, имеющий 4 входа и 16 выходов, будет полным, а если число выходов равно только 10, то он являлся бы неполным.

Пример условного графического обозначения дешифратора и таблица истинности, описывающая соответствие между значениями его входных переменных и выходных функций показаны на рисунке 5.28.



Рисунок 5.28 – УГО и таблица истинности дешифратора

В зависимости от значения входных переменных (входного двоичного кода) на одном из выходов дешифратора, десятичный номер которого соответствует входному двоичному коду, устанавливается уровень логической 1, а на остальных выходах поддерживаются уровни логического нуля. Например, если на вход дешифратора подан двоичный код «0101», то на выходе с номером 5 (y_5) установится уровень логической 1, а на остальных выходах дешифратора будут поддерживаться уровни логического 0.

Буквы A ($A1, \dots, A8$ соответственно) на УГО дешифратора обозначают *адрес*, то есть, на входы с такими обозначениями поступает адрес выхода, на котором следует установить уровень логической единицы.

Выходы дешифратора могут быть инверсными. В этом случае на активном выходе (то есть на выходе с заданным адресом) устанавливается уровень логического нуля, а на остальных поддерживается уровень логической единицы. УГО дешифратора с инверсными выходами показано на рисунке 5.29.

В некоторых случаях в одном корпусе ИМС может размещаться несколько дешифраторов, например, как показано на рисунке 5.30 (ИМС КР531ИД14). Входы E , показанные на рисунке, называются входами разрешения. Указанная ИМС со-

держит два дешифратора 2×4 , то есть каждый дешифратор имеет два информационных входа и четыре инверсных выхода, а также инверсный вход разрешения.

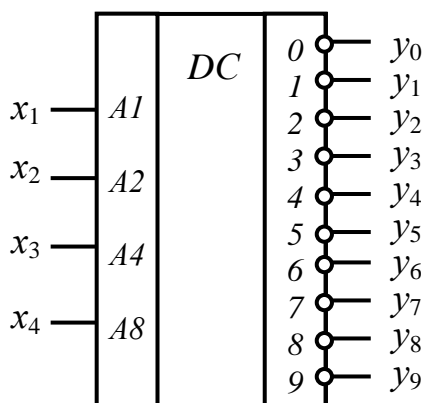


Рисунок 5.29 – УГО дешифратора с инверсными выходами

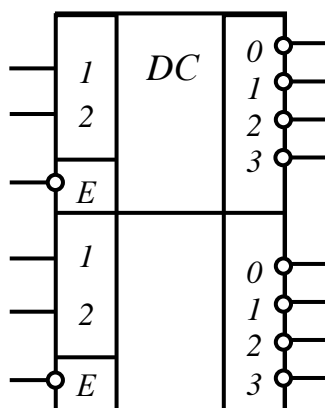


Рисунок 5.30 – Условное графическое обозначение
ИМС КР531ИД14

В ИМС, УГО которой приведено на рисунке 5.30, при наличии уровня логической 1 на входе разрешения E на всех выходах соответствующего дешифратора устанавливаются уровни логической 1. При $E = 0$ логический 0 появляется на том выходе дешифратора, номер которого соответствует десятичному эквиваленту двоичного числа, поданного на информационные входы рассматриваемого дешифратора.

Преобразователями кодов называют устройства, предназначенные для преобразования одного кода в другой. На УГО преобразователи кодов обозначают через X/Y. Преобразователи кодов в виде ИМС выпускаются для выполнения таких операций, как преобразования двоично-десятичного кода в двоичный (или наоборот), для преобразования двоичного кода в код Грея, для преобразования двоичного кода в код управления шкальными или матричными индикаторами и др.

В качестве примера рассмотрим ИМС К155ПП5 (рисунок 5.31, а), представляющую собой преобразователь двоично-десятичного кода в код семисегментного индикатора.

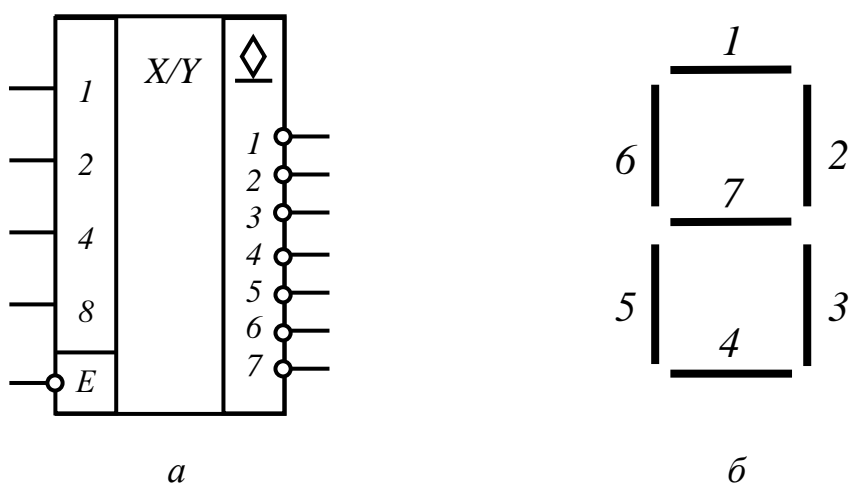


Рисунок 5.31 – УГО ИМС К155ПП5 (а) и нумерация сегментов семисегментного индикатора (б)

Семисегментный индикатор (рисунок 5.31, б) предназначен для вывода информации в виде десятичных цифр (или каких-либо символов, например «П», «Р», «Г» и т. д.). «Подсвечивание» того или иного сегмента обеспечивается подачей на него напряжения, соответствующего уровню логического 0. Преобразователь кода К155ПП5 позволяет выводить на индикацию десятичные цифры от 0 до 9. Таблица истинности преобразователя показана на рисунке 5.32.

Чтобы отобразить на индикаторе, например, цифру 3, необходимо на информационные входы преобразователя (1, 2, 4, 8) подать код «0011».

Вход E используется либо для осуществления индикации (подачей на него логического 0), либо для гашения индикатора (подачей на него логической 1).

Десятичн. цифра	Входной код				Номера сегментов						
	8	4	2	1	1	2	3	4	5	6	7
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1

Рисунок 5.32 – Таблица истинности преобразователя кода К155ПП5

5.9.2 Мультиплексоры и демультиплексоры

Мультиплексором называют комбинационное цифровое устройство, обеспечивающее передачу в желаемом порядке цифровой информации с одного из нескольких входов на один выход. Мультиплексоры обозначают через *MUX* или *MS*.

Таким образом мультиплексор имеет несколько (в общем случае n) информационных входов и один выход. Кроме информационных входов в мультиплексоре имеются адресные входы, а также может использоваться вход разрешения. Двоичный код на адресных входах определяет, какой конкретно информационный канал подключен к выходу. Если между числом информационных входов n и числом адресных входов m действует соотношение $n = 2^m$, то такой мультиплексор называют *полным*. Если $n < 2^m$, то мультиплексор называют *неполным*.

Условное графическое обозначение полного мультиплексора на восемь входов показано на рисунке 5.33. Входы A_1 , A_2 и A_3 являются адресными (управляющими). Чтобы, например, передать информацию со входа с номером 4 (X_4) на выход y , на адресных входах должен быть установлен двоичный код адреса «100» (то есть $A_1 = 0$, $A_2 = 0$, $A_3 = 1$).

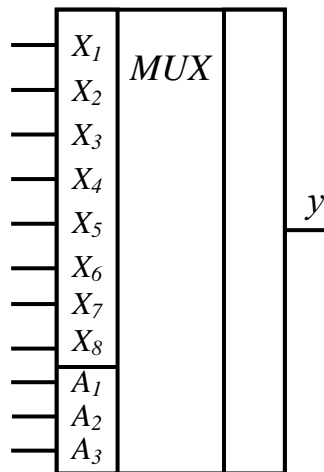


Рисунок 5.33 – УГО мультиплексора на восемь входов

На рисунке 5.34 показано УГО селектора-мультиплексора на восемь каналов К155КП7. В нем информационные входы обозначены как $D0, D1, \dots, D7$, а адресные – 1, 2, 4. Вход разрешения $V1$ используют для расширения функциональных возможностей мультиплексора: для наращивания разрядности мультиплексора, синхронизации его работы с работой других узлов. В частности, высокий уровень сигнала на входе $V1$ запрещает подключение выбранного с помощью адреса входа к выходу. Чтобы передать информацию со входов на выход, на входе $V1$ должен быть установлен сигнал разрешения (логический 0).

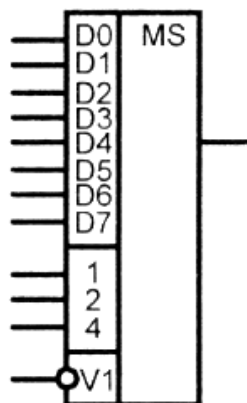


Рисунок 5.34 – УГО селектора-мультиплексора К155КП7

Мультиплексоры могут быть как цифровыми, так и аналоговыми. В цифровых мультиплексорах на информационные входы подают напряжение, соответствующее

логическим уровням «0» или «1». В аналоговых мультиплексорах входное напряжение, подлежащее передаче на выход (напряжение на информационных входах), может быть любого уровня (в заданных пределах, обычно – милливольты ... вольты).

Демультимплексор – это устройство, передающее сигналы с одного информационного входа x на один из выходов y_i в зависимости от управляющего сигнала, заданного двоичным кодом. Управляющий сигнал, как и в случае мультиплексора, называется адресом.

Таким образом, демультимплексор имеет один информационный вход, m адресных входов и n информационных выходов. Если между числом информационных выходов n и числом адресных входов m действует соотношение $n = 2^m$, то такой демультимплексор называют *полным*. Если $n < 2^m$, то демультимплексор называют *неполным*.

Как правило, демультимплексор выполняют на основе дешифратора DC (рисунок 5.35, *а*). Управляющий сигнал $УС$ (код адреса) позволяет задать номер выхода y_i , на который следует передать информацию (логический 0 или 1) с информационного входа x . Вход C используется для синхронизации работы демультимплексора, а вход EN является входом разрешения.

Функционирует демультимплексор следующим образом. При высоких уровнях напряжений (уровень логической 1) на входах C и EN подача управляющего сигнала на адресные входы (1, 2, 4) обеспечивает появление уровня логической 1 на одном из выходов дешифратора. Например, при подаче управляющего кода «001» уровень логической 1 устанавливается на выходе 1 дешифратора DC . При этом входной сигнал x пройдет на выход демультимплексора лишь через тот конъюнктор, на который от дешифратора подается разрешающий единичный уровень, то есть через второй сверху (рисунок 5.35, *а*) конъюнктор на выход y_2 .

В общем случае демультимплексор может быть синхронным или асинхронным.

УГО демультимплексора с четырьмя выходами показано на рисунке 5.35, *б*. Демультимплексоры обозначают как DMX или DMS .

Мультиплексоры и демультимплексоры часто называют *коммутаторами*.

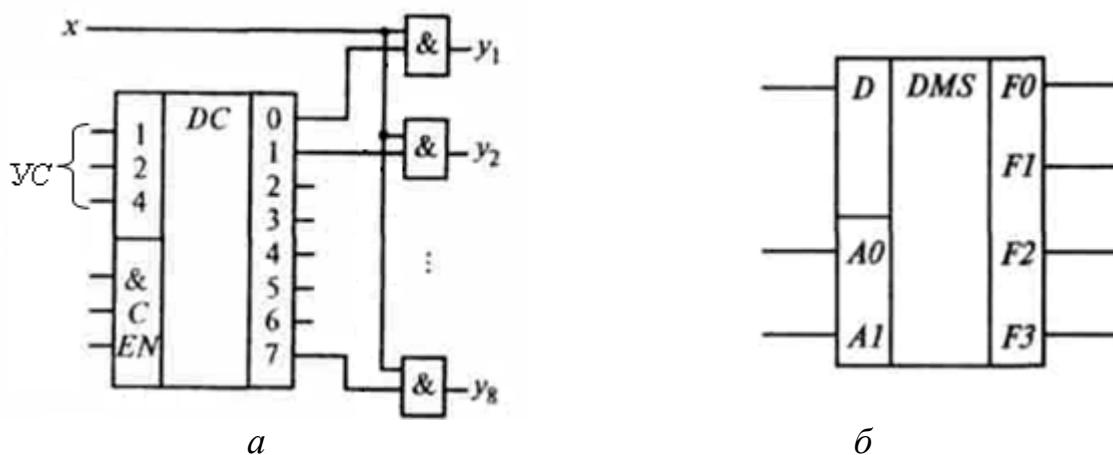


Рисунок 5.35 – Функциональная схема (а) и УГО (б) демультиплексора

Использование КМОП-технологии позволяет построить двунаправленные ключи, обладающие возможностью пропускать ток в обоих направлениях и передавать не только цифровые, но и аналоговые сигналы. На основе двунаправленных ключей строят *мультиплексоры-демультиплексоры* – цифровые устройства, которые могут выполнять функции и мультиплексоров, и демультиплексоров. Мультиплексоры-демультиплексоры обозначают на УГО через *MX*. В качестве примера на рисунке 5.36 приведено УГО мультиплексора-демультиплексора К561КП1.

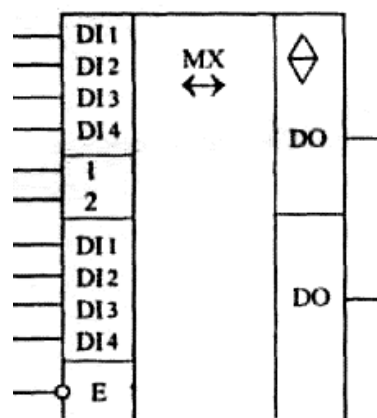


Рисунок 5.36 – УГО мультиплексора-демультиплексора К561КП1

ИМС К561КП1 может использоваться как два четырехходовых мультиплексора $4 \rightarrow 1$, либо как два демультиплексора $1 \rightarrow 4$. Она содержит один общий ин-

версный вход разрешения E и два общих адресных входа ($1, 2$). При подаче логической 1 на вход разрешения выходы отключаются от информационных входов и переходят в высокоимпедансное состояние. В таком режиме информация со входа на выход, либо с выхода на вход не передается.

При подаче на вход E логического 0, происходит соединение одного из информационных входов (в соответствии с кодом на адресных входах) с выходом в каждом из двух мультиплексоров. Поскольку это состояние происходит при помощи двунаправленных ключей на КМОП-транзисторах, то сигнал может передаваться как со входов на выход (режим мультиплексора), так и с выхода на входы (режим демultipлексора). Кроме того, передаваемый сигнал может быть как аналоговым, так и цифровым.

5.9.3 Сумматоры

Сумматором называется комбинационное цифровое устройство, предназначенное для выполнения операции арифметического сложения двух n -разрядных двоичных чисел.

Сумматоры являются одним из основных узлов арифметико-логического устройства ЭВМ. По числу выводов различают: *полусумматоры, одноразрядные сумматоры, многоразрядные сумматоры.*

Полусумматором (неполным сумматором) называется комбинационное цифровое устройство, предназначенное для сложения двух одноразрядных кодов и формирования из них сигналов суммы и переноса в старший разряд. Полусумматор имеет два входа и два выхода.

Таблица истинности полусумматора представлена на рисунке 5.37. Буквами A и B в таблице обозначены входные одноразрядные двоичные числа, S – выход младшего разряда суммы, P – выход переноса в старший разряд.

Логические выражения для выходных функций S и P имеют вид:

$$S = A\bar{B} + \bar{A}B = A \oplus B, \quad (5.11)$$

$$P = AB. \quad (5.12)$$

В выражении (5.11) символом \oplus обозначена логическая операция «исключающее ИЛИ» (сложение по модулю 2).

A	B	S	P
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Рисунок 5.37 – Таблица истинности полусумматора

Поскольку полусумматор имеет только два входа, он может использоваться лишь для сложения цифр младшего разряда двоичного многоразрядного числа.

Функциональная схема полусумматора, реализованного на основе логического элемента *исключающее ИЛИ* и логического элемента И, представлена на рисунке 5.38, *а*, УГО полусумматора – на рисунке 5.38, *б*.

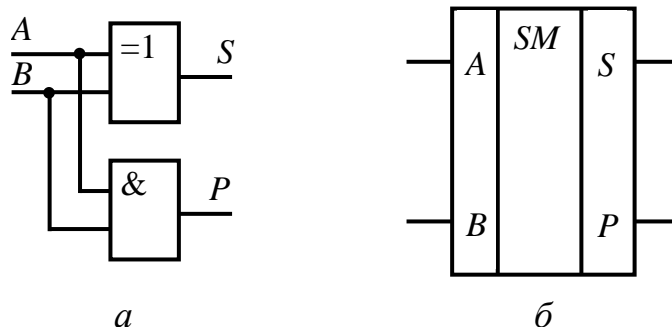


Рисунок 5.38 – Функциональная схема (*а*) и УГО (*б*) полусумматора

Одноразрядным сумматором называется комбинационное цифровое устройство, предназначенное для сложения двух одноразрядных кодов (A и B) и формирующее из сигналов входных слагаемых и сигнала переноса из младшего разряда P_{-1} сигналы суммы S и переноса в старший разряд P . Одноразрядный сумматор в соответствии с назначением имеет **три входа и два выхода**.

Таблица истинности и УГО одноразрядного сумматора представлены на рисунке 5.39.

A	B	P_{-1}	S	P
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

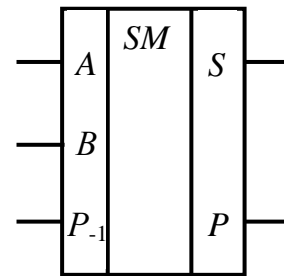


Рисунок 5.39 – Таблица истинности и УГО одноразрядного сумматора

Многоразрядным сумматором называется комбинационное цифровое устройство, предназначенное для сложения двух многоразрядных двоичных кодов, которое формирует на выходе код суммы и сигнал переноса в случае, если результат сложения не может быть представлен кодом, разрядность которого совпадает с разрядностью кодов слагаемых.

Многоразрядный сумматор может быть реализован на основе одноразрядного.

Многоразрядные сумматоры, в свою очередь, подразделяются на *последовательные* и *параллельные*.

В *последовательных* сумматорах операция сложения выполняется последовательно разряд за разрядом, начиная с младшего. При этом выходы переноса P микросхем младших разрядов подключают ко входам переноса P_{-1} микросхем старших разрядов. Отдельные разряды слагаемых подают на входы A и B микросхем соответствующих разрядов, а с их выходов S снимают разряды результата суммирования. Выход переноса P микросхемы самого старшего разряда является выходом переноса результата суммирования всего n -разрядного двоичного числа. На рисунке 5.40 в качестве примера показана функциональная схема последовательного трехразрядного сумматора, реализованного на основе трех одноразрядных сумматоров.

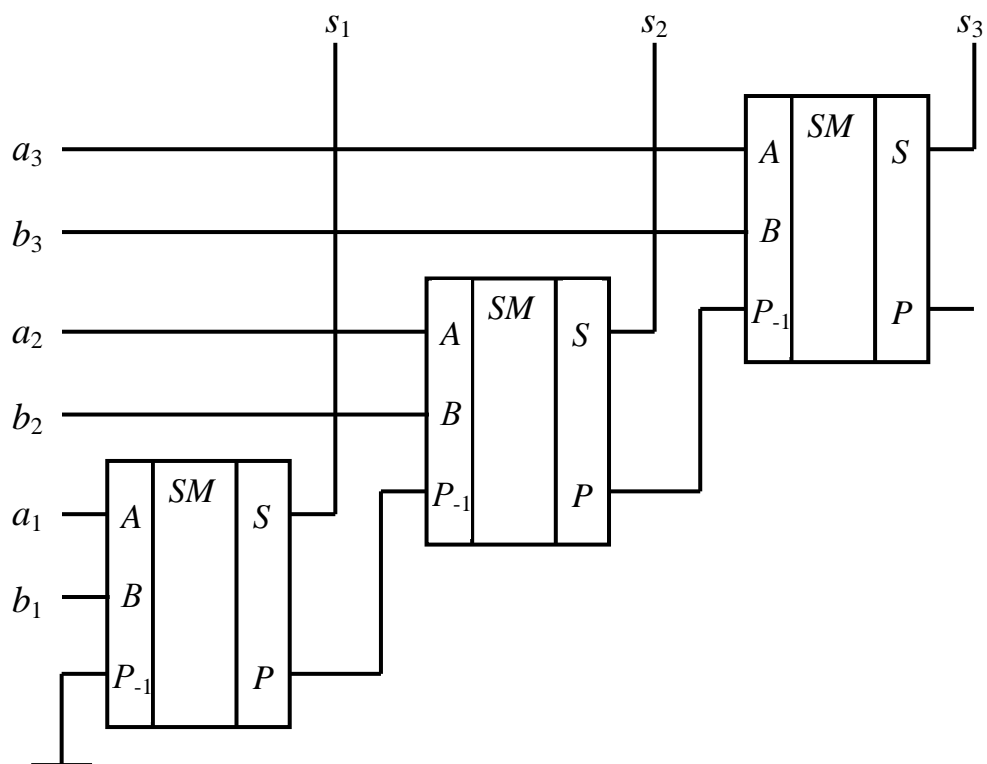


Рисунок 5.40 – Функциональная схема последовательного трехразрядного сумматора

В *параллельных* сумматорах все разряды входных двоичных многоразрядных чисел суммируются одновременно.

Различают *комбинационные сумматоры* – устройства, которые не имеют собственной памяти, и *накапливающие сумматоры* с собственной внутренней памятью,

в которой аккумулируются результаты выполненной операции. При этом каждое очередное слагаемое прибавляется к тому значению, которое имелось в устройстве.

По способу тактирования различают *синхронные* и *асинхронные* сумматоры. В *синхронных* сумматорах время выполнения операции арифметического сложения двух кодов не зависит от вида самих кодов и всегда остается постоянным. В *асинхронных* сумматорах время выполнения операции зависит от вида слагаемых. Поэтому по завершении выполнения суммирования необходимо вырабатывать специальный сигнал завершения операции.

5.10 Последовательностные цифровые устройства

Как отмечалось ранее, последовательностные цифровые устройства являются автоматами с памятью. В качестве элементов памяти во всех конечных автоматах используются триггеры, способные фиксировать и хранить значение логического нуля или логической единицы. Триггеры, используемые в цифровых устройствах, реализуют на базе логических элементов.

5.10.1 Триггеры

Триггер – простейшее последовательностное цифровое устройство, обладающее способностью длительное время находиться в одном из двух возможных состояний и переходить из одного состояния в другое лишь под воздействием внешних информационных сигналов.

В отличие от комбинационных логических схем, триггеры – это логические устройства с памятью. Их выходные сигналы в общем случае зависят не только от сигналов, приложенных к входам в данный момент времени, но и от сигналов, воздействовавших на них ранее (то есть, от внутреннего состояния триггера).

Входы триггера разделяют на *информационные* и *управляющие* (вспомогательные). *Информационные входы* используются для управления состоянием триггера. *Управляющие входы* обычно используются для предварительной установки триггера в одно из двух возможных состояний («0» или «1») и для синхронизации.

Триггеры, как правило, имеют 2 *выхода*: прямой Q и инверсный \bar{Q} .

Общепринятые обозначения входов триггеров и их назначение показаны в таблице 5.5.

Таблица 5.5

Обозначение	Назначение
S	Вход установки триггера в состояние «1»
R	Вход установки триггера в состояние «0»
T	Счетный вход триггера
J	Вход установки в состояние «1» в универсальном триггере
K	Вход установки в состояние «0» в универсальном триггере
D	Информационный вход установки триггера в состояние «0» или «1» (задержка)
V	Управляющий вход для разрешения приема информации
C	Вход синхронизации – разрешает схеме управления запись информации в триггер

В зависимости от свойств, числа и назначения входов триггеры можно разделить на несколько видов. При этом классификация триггеров может быть выполнена по нескольким признакам. Наиболее распространенной является классификация:

- по способу записи информации (*асинхронные, синхронные*);
- по способу синхронизации (*статические, динамические*);
- по способу организации логических связей.

По *способу организации логических связей* триггеры делятся на следующие классы:

- с отдельной установкой состояния «0» и «1» (*RS-триггер*);
- универсальный (*JK-триггер*);
- с приемом информации по одному входу D (*D-триггер* или элемент за-

держки на один такт);

- со счетным входом T (T -триггер).

В асинхронных триггерах изменение состояния происходит непосредственно в момент появления соответствующего информационного сигнала на входах R , S , J , K , D или T . В синхронном триггере изменение состояния (в соответствии с поданными информационными сигналами) может произойти только в момент присутствия соответствующего сигнала на входе синхронизации C . При этом синхронизация может осуществляться импульсом (*потенциалом*) или фронтом импульса (*перепадом потенциала* из низкого уровня в высокий или из высокого в низкий). В первом случае сигналы на информационных входах оказывают влияние на состояние триггера только при разрешающем потенциале на входе C . Во втором случае воздействие информационных сигналов проявляется только в момент изменения потенциала на входе C . Универсальные триггеры могут работать как в синхронном, так и в асинхронном режимах.

Закон функционирования триггеров обычно описывают *таблицей переходов*, которую иногда также называют таблицей истинности.

Кратко рассмотрим некоторые основные типы триггеров.

5.10.1.1 *RS-триггер*. Условное графическое обозначение и таблица переходов асинхронного RS -триггера приведены на рисунке 5.40.

RS -триггер имеет два информационных входа S (от английского *set*) и R (от английского *reset*) и два выхода – прямой Q и инверсный \bar{Q} . В таблице переходов (рисунок 5.40) символом Q_t обозначены логические уровни на прямом выходе в момент воздействия на входах соответствующих информационных сигналов, а символом Q_{t+1} – логические уровни на прямом выходе в следующий момент времени (то есть в следующем такте).

Для физической реализации RS -триггера можно использовать логические элементы И-НЕ или ИЛИ-НЕ. В частности, функциональная схема RS -триггера, реализованного на базе логических элементов ИЛИ-НЕ, приведена на рисунке 5.41.

Номер набора	R	S	Q_t	Q_{t+1}
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	*
7	1	1	1	*

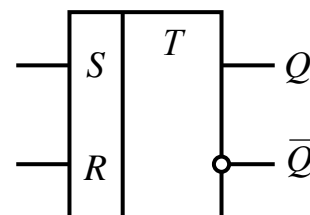


Рисунок 5.40 – Условное графическое обозначение и таблица переходов асинхронного RS -триггера

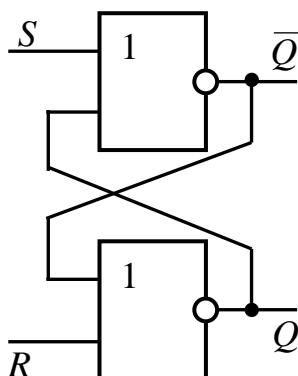


Рисунок 5.41 – Функциональная схема RS -триггера

При подаче на вход S схемы логической 1, на инверсном выходе \bar{Q} формируется уровень логического 0. Поскольку этот сигнал по цепи обратной связи подается на один из входов нижнего элемента ИЛИ-НЕ, на втором входе которого (вход R) также действует сигнал логического 0, то на выходе Q устанавливается уровень логической 1. В таком состоянии триггер может находиться сколь угодно долго, пока на вход R не будет подан сигнал логической 1. Подача логической 1 на вход R пере-

ведет триггер в состояние 0 (то есть на выходе Q устанавливается уровень логического 0).

Для RS -триггера комбинация информационных сигналов $S = 1$ и $R = 1$ является запрещенной. При одновременной подаче информационных сигналов с уровнем логической 1 на входы S и R , состояние триггера будет неопределенным (в таблице переходов обозначено символом «*»): на его выходе Q может быть «0» или «1».

Условное графическое обозначение синхронного RS -триггера показано на рисунке 5.42. Переключение RS -триггера, изображенного на рисунке, производится только при наличии сигнала логической 1 на одном из информационных входов и сигнала логической 1 на входе синхронизации C . Таким образом, при $C = 1$ таблица переходов синхронного RS -триггера будет совпадать с таблицей переходов асинхронного RS -триггера (рисунок 5.40). Если же $C = 0$, то независимо от того, какие значения принимают информационные сигналы на входах R и S , триггер будет находиться в режиме хранения информации (то есть логические уровни сигналов на выходах триггера в момент времени $t+1$ будут такие же, как и в момент времени t).

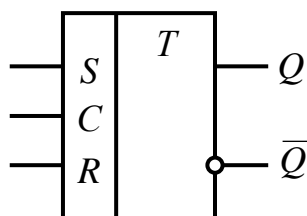


Рисунок 5.42 – УГО синхронного RS -триггера

5.10.1.2 D -триггер. D -триггер (элемент задержки на один такт) используют, как правило, со входом синхронизации. УГО и таблица переходов синхронного D -триггера показаны на рисунке 5.43.

Как видно из таблицы истинности, при $C = 0$ в D -триггере обеспечивается хранение ранее записанной информации. При $C = 1$ в триггер осуществляется запись информации, поданной на информационный вход D , с последующим ее хранением. По этой причине D -триггер еще имеет другое название – *триггер-защелка*.

Номер набора	C	D	Q_t	Q_{t+1}
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

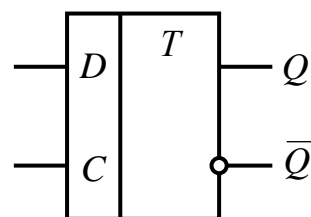


Рисунок 5.43 – УГО и таблица переходов синхронного D -триггера

Если инверсный выход D -триггера соединить с его информационным входом, а на вход C подавать последовательность импульсов, то на выходах триггера будет сформирована последовательность импульсов, частота повторения которых в два раза меньше частоты повторения импульсов на входе C (рисунок 5.44). Таким образом, D -триггер может выполнять функцию делителя частоты с коэффициентом деления 2.

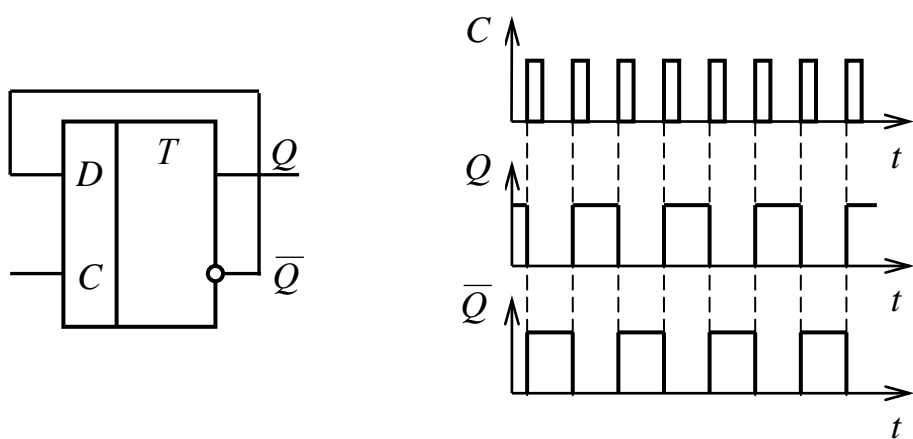


Рисунок 5.44 – Использование D -триггера в качестве делителя частоты

Как отмечалось ранее, в последовательностных цифровых устройствах может применяться статическая или динамическая синхронизация. В случае динамической синхронизации входы синхронизации имеют определенное обозначение (рисунок 5.45). В частности, обозначение синхровхода, показанное на рисунках 5.45, *а* и *б*, указывает на то, что передача информации со входа на выход устройства будет производиться при переходе синхроимпульса от низкого уровня к высокому (по переднему фронту импульса), а на рисунках 5.45 *в* и *г* – что передача информации будет производиться при переходе синхроимпульса от высокого уровня к низкому (по заднему фронту импульса).

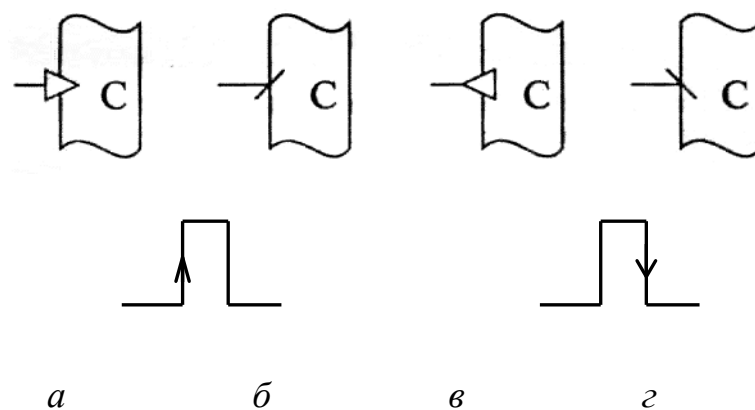


Рисунок 5.45 – Обозначение входов динамической синхронизации на УГО цифровых микросхем

На рисунке 5.46 приведен пример УГО интегральной микросхемы K561TM2, содержащей два *D*-триггера с динамической синхронизацией передним фронтом синхроимпульса. Каждый триггер имеет входы асинхронной установки в единичное (если $S = 1$, то $Q = 1$) или в нулевое (если $R = 1$, то $Q = 0$) состояние. При $S = R = 0$ каждый из триггеров работает как *D*-триггер, повторяя на выходе *Q* сигнал, действующий на входе *D* во время переднего фронта синхроимпульса.

Функцию асинхронного *D*-триггера может выполнять *RS*-триггер, включенный, как показано на рисунке 5.47. Действительно, если на вход схемы подать сигнал, соответствующий логической 1 ($D = 1$), то на выходе триггера также установит-

ся логическая 1 ($Q = 1$), а если информационным сигналом является логический 0 ($D = 0$), то и на выходе схемы будет присутствовать логический 0 (то есть $Q = 0$).

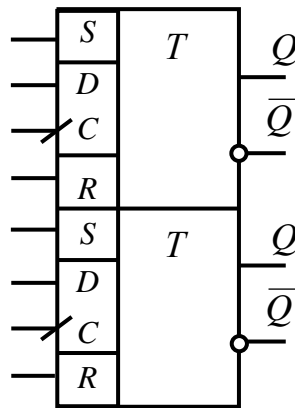


Рисунок 5.46 – УГО интегральной микросхемы К561ТМ2

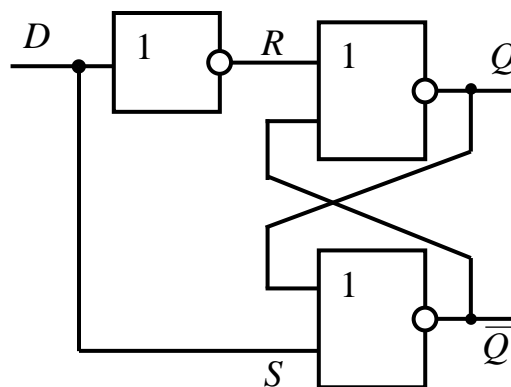


Рисунок 5.47 – Асинхронный D -триггер, реализованный на основе RS -триггера

5.10.1.3 T -триггер. Такой триггер еще называют *счетным триггером*. Он является одноходовым устройством с двумя устойчивыми состояниями, изменяющимися каждый раз на противоположные при подаче на вход T информационного сигнала, соответствующего логической 1. УГО и таблица переходов T -триггера показаны на рисунке 5.48.

Номер набора	T	Q_t	Q_{t+1}
0	0	0	0
1	0	1	1
2	1	0	1
3	1	1	0

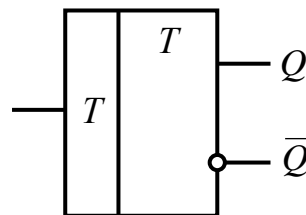


Рисунок 5.48 – УГО и таблица переходов T -триггера

Характерной особенностью T -триггера является то, что частота изменения уровня сигнала на его выходах в два раза меньше частоты сигнала на входе T . Следовательно, функцию T -триггера может выполнять синхронный D -триггер, включенный, как показано на рисунке 5.44, при использовании в качестве информационного входа T – входа синхронизации C .

5.10.1.4 JK -триггер. Условное графическое обозначение и таблица переходов JK -триггера показаны на рисунке 5.49. Он относится к двухвходовым устройствам и функционирует по правилам, похожим на правила функционирования RS -триггера. Отличием является лишь то, что комбинация входных сигналов $J = K = 1$ для JK -триггера не является запрещенной. При одновременной подаче на входы J и K сигналов, соответствующих логической 1, JK -триггер функционирует как T -триггер.

Как видно из таблицы истинности синхронного JK -триггера, при $C = 0$ в нем обеспечивается режим хранения информации, а при $C = 1$ он функционирует как RS -триггер (за исключением случая, когда $J = K = 1$). При этом вход K JK -триггера выполняет функцию входа R RS -триггера, а вход J JK -триггера – функцию входа S RS -триггера.

JK -триггер относится к разряду универсальных, поскольку на его основе можно реализовать схемы, выполняющие функции RS -, D - и T -триггеров. Для выполнения функции RS -триггера JK -триггер можно использовать, не вводя никаких дополнительных связей и узлов. Примеры реализации на основе JK -триггера D -триггера и T -триггера показаны, соответственно, на рисунке 5.50, а и 5.50, б, в.

Номер набора	C	K	J	Q_t	Q_{t+1}
0 ... 7	0	*	*	Q_t	Q_t
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	1
15	1	1	1	1	0

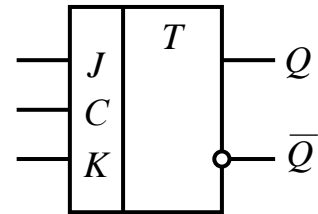


Рисунок 5.49 – Условное графическое обозначение и таблица переходов JK -триггера

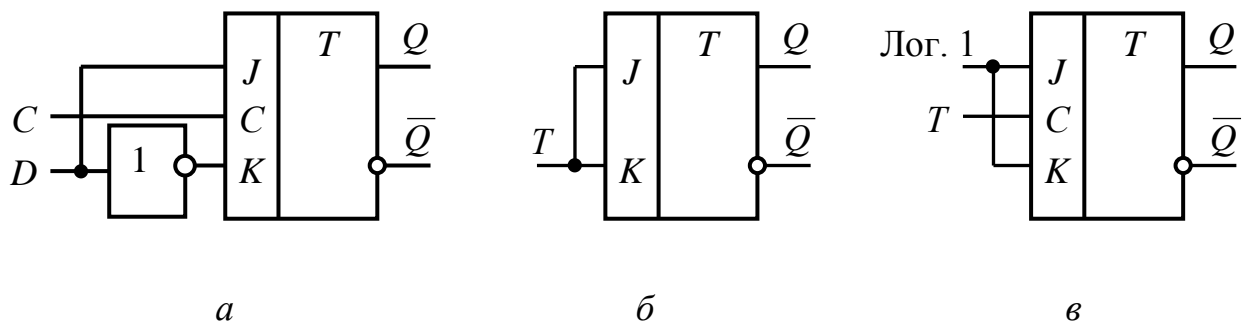


Рисунок 5.50 – Включение JK -триггера в качестве D -триггера (a) и T -триггера ($б, в$)

5.10.1.5 *Эффект «состязания» в конечных автоматах.* Как было показано ранее, любое последовательностное цифровое устройство состоит из двух основных частей – комбинационной схемы и памяти (запоминающей части). При этом выходные и входные цепи конечного автомата, как правило, соединены линиями обратной связи. Цифровые устройства, имеющие такую структуру, характеризуются нестабильностью работы. В них при наличии синхросигнала в течение одного тактового

интервала может происходить несколько переключений (устройство может несколько раз изменять свое состояние). Описанное явление получило название *эффекта «состязаний»*.

Устранение указанного явления возможно несколькими способами. Наиболее распространенным является использование двухтактной (двухступенчатой) схемы построения конечного автомата. В частности, при построении триггеров используется так называемая *MS-структура* (от англ. *master, slave* – «ведущий» и «ведомый»). Упрощенная структура триггера *MS*-типа показана на рисунке 5.51. Схема содержит два одноступенчатых триггера и два электронных ключа.

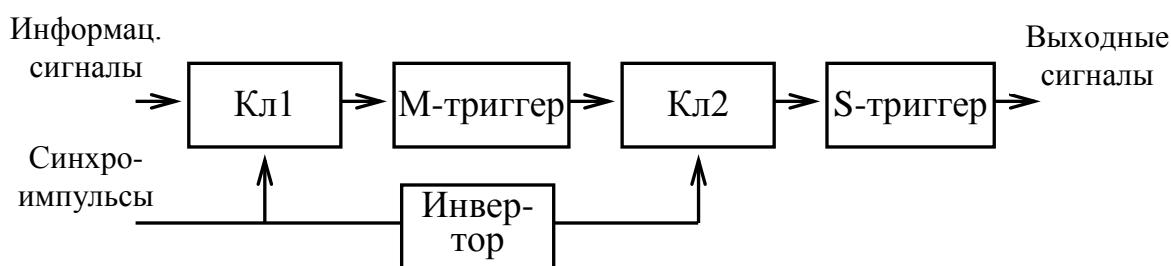


Рисунок 5.51 – Упрощенная структура триггера *MS*-типа

При разрешающем уровне синхроимпульса входные информационные сигналы переводят ведущий триггер в соответствующее состояние, при этом ведомый триггер находится в режиме хранения информации, поскольку для него уровень синхроимпульса является запрещающим. Соответственно при запрещающем уровне синхроимпульса на входе двухступенчатого триггера происходит передача информации с выхода ведущего триггера на выход ведомого, поскольку такой уровень синхроимпульса для ведомого триггера является разрешающим. Таким образом, фактически двухступенчатый триггер срабатывает при изменении сигнала синхронизации от «1» к «0». При этом выходные сигналы триггера определяются теми входными информационными сигналами, которые имели место непосредственно перед отрицательным фронтом сигнала синхронизации.

УГО двухступенчатых триггеров отличается тем, что в основном поле помещается две буквы *T*, как показано на рисунке 5.52.

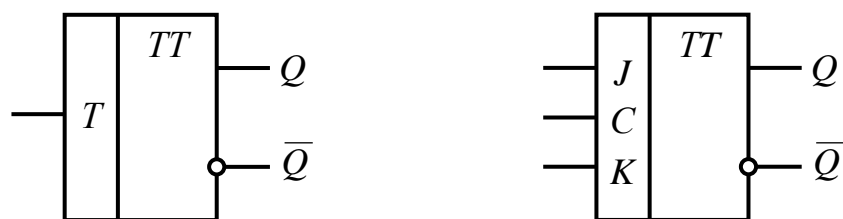


Рисунок 5.52 – Двухступенчатые триггеры

5.10.2 Счетчики

Счетчиком называют последовательностное цифровое устройство, предназначенное для выполнения микроопераций счета и хранения кода числа подсчитанных импульсов. Счетчики находят применение в ЭВМ для формирования адресов команд, подсчета числа выполненных операций и др.

Для синтеза счетчиков используются *D*-, *T*- или *JK*-триггеры, соединенные определенным образом.

Существуют различные схемы счетчиков, отличающихся назначением, типом используемых триггеров, организацией связи между ними, порядком смены состояний. С учетом этого различают несколько способов классификации счетчиков. В частности, **по порядку изменения выходного кода** счетчики делятся на счетчики с *естественным* и *произвольным порядком счета*. В счетчиках с естественным порядком счета значение кода (как правило, двоичного) каждого последующего состояния счетчика отличается на единицу от кода предыдущего состояния. В счетчиках с произвольным порядком счета значения кодов соседних состояний могут отличаться более чем на единицу.

В зависимости от «**направления**» изменения выходного кода счетчики делят на *простые* (*суммирующие* или *вычитающие*) и *реверсивные*. Если выходные коды счетчика при поступлении входных импульсов изменяются в возрастающем порядке, то счетчик называют суммирующим, если в убывающем порядке – вычитающим. Счетчики, у которых выходной код может изменяться как в возрастающем, так и в убывающем порядке, называют реверсивными.

По способу формирования внутренних связей различают счетчики:

- с последовательным переносом;
- с параллельным переносом;
- с комбинированным переносом;
- кольцевые.

Одним из основных параметров счетчика является *модуль счета* (коэффициент пересчета) $K_{сч}$. **Модулем счета** называется количество разрешенных состояний счетчика. Он характеризует максимальное число импульсов, поступающих на вход счетчика, которое может быть им сосчитано. После поступления $K_{сч}$ входных импульсов счетчик возвращается в исходное состояние и подсчет импульсов начинается сначала. Так, например, в счетчике с модулем счета $K_{сч} = 10$ на выходе последовательно будут формироваться двоичные коды чисел: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 0, 1, 2, 3 и т. д.

В зависимости от **модуля счета** (способа кодирования внутренних состояний) различают счетчики:

- двоичные;
- двоично-десятичные;
- с произвольным постоянным модулем счета;
- с переменным модулем счета.

Двоичными называются счетчики, у которых $K_{сч} = 2^m$, где m – положительное целое число. У остальных счетчиков $K_{сч} \neq 2^m$.

Счетчики делят на три большие группы: *синхронные*, *асинхронные потенциальные* и *асинхронные импульсные*. Если для работы счетчика требуется наличие синхросигнала, то такой счетчик называют синхронным. Счетчики, которые работают без синхросигналов, называют асинхронными. В *асинхронных потенциальных* счетчиках изменение выходного двоичного кода происходит при наличии разрешенного уровня сигнала на счетном входе, а в *асинхронных импульсных* – при переходе входного сигнала от низкого к высокому (или от высокого к низкому) уровню. В интегральном исполнении выпускаются только *синхронные* и *асинхронные импульсные* счетчики.

Для построения **двоичного счетчика** наиболее удобно использовать T -триггер (или D -, JK -триггеры, включенные в режиме счетного триггера). Такой триггер, по существу, является простейшим счетчиком с модулем счета 2. Если последовательно соединить несколько счетных триггеров, то можно получить много-разрядный двоичный счетчик. На рисунке 5.53, *а* приведен пример трехразрядного двоичного суммирующего счетчика ($K_{сч} = 8$), реализованного на основе T -триггеров с прямым динамическим счетным входом (изменение выходного двоичного кода происходит по переднему фронту импульсов, поступающих на вход). На рисунке 5.53, *б* показаны временные диаграммы, поясняющие работу счетчика.

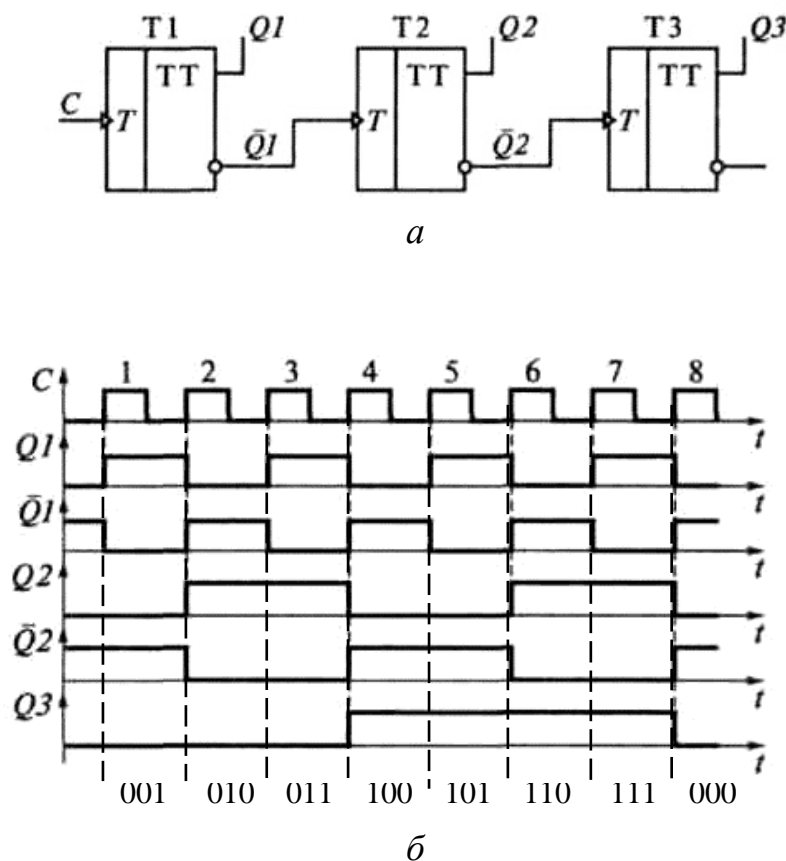


Рисунок 5.53 – Функциональная схема трехразрядного двоичного суммирующего счетчика (*а*) и временные диаграммы его работы (*б*)

Как видно из рисунка 5.53, *б*, двоичный код, задаваемый логическими состояниями прямых выходов триггеров (выходов счетчика), соответствует порядковому номеру входного счетного импульса C . При подаче восьмого импульса счетчик воз-

вращается в исходное состояние, после чего процессы повторяются. Таким образом, модуль счета рассмотренного счетчика составляет $K_{сч} = 2^3 = 8$. Добавив в схему еще один T -триггер, получим суммирующий счетчик с модулем счета $K_{сч} = 16$.

На рисунке 5.54 приведена функциональная схема и условное графическое обозначение четырехразрядного асинхронного суммирующего счетчика с последовательным переносом К155ИЕ5. В основном поле УГО для обозначения счетчика используют сочетание СТ (от английского *counter*).

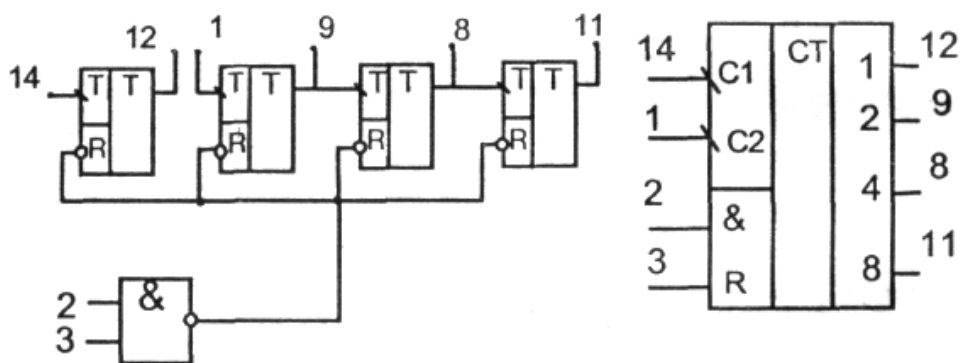


Рисунок 5.54 – Функциональная схема и УГО ИМС К155ИЕ5

Обозначение выводов 1 и 14 на УГО указывает на то, что изменение состояний счетчика происходит по перепаду входных импульсов от высокого к низкому уровню.

ИМС К155ИЕ5 содержит четыре счетных триггера с инверсными динамическими счетными входами, причем, как видно из рисунка 5.54, вход и выход первого триггера являются изолированными от других триггеров, а оставшиеся три триггера образуют трехразрядный двоичный счетчик. Таким образом, в ИМС К155ИЕ5 содержится как бы два счетчика: первый – с коэффициентом счета 2, второй – с коэффициентом счета 8. При соединении между собой выводов 12 и 1 образуется четырехразрядный суммирующий счетчик с модулем счета $K_{сч} = 16$.

В счетчике предусмотрена установка выходов в нулевое состояние (сброс триггеров). С этой целью используются выводы 2 и 3 ИМС. При подаче логической 1 одновременно на два входа установки R , объединенных по схеме И, на выходах счетчика устанавливается код «0000» (то есть счетчик «обнуляется»). Наличие таких

входов установки позволяет строить счетчики с различными модулями счета без использования дополнительных логических элементов. Для этого используют метод управляемого сброса, т. е. формируют сигнал сброса триггеров счетчика появлением на выходе счетчика кода, совпадающего с требуемым модулем счета.

Так, например, на микросхеме К155ИЕ5 можно получить счетчик с модулем счета $K_{сч} = 10$, соединяя выводы 9 и 11 с выводами 2 и 3 (рисунок 5.55).

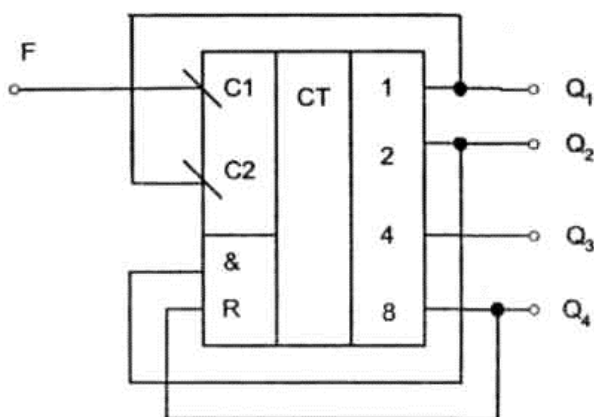


Рисунок 5.55 – Счетчик с модулем счета $K_{сч} = 10$
на основе ИМС К155ИЕ5

Аналогично ИМС К155ИЕ5 устроены ИМС К155ИЕ2 и К155ИЕ4 – не двоичные счетчики с модулями счета $K_{сч} = 10$ и $K_{сч} = 12$ соответственно.

ИМС К155ИЕ2 называется двоично-десятичным счетчиком, поскольку формируемые на его выходах двоичные коды соответствуют числу подсчитанных входных импульсов в десятичной системе счисления от 0 до 9.

В некоторых типах счетчиков имеется возможность устанавливать исходное состояние отличным от нулевого. Примером могут служить ИМС реверсивных счетчиков с параллельным переносом серии 155 (рисунок 5.56).

На рисунке 5.56, а приведено УГО ИМС К155ИЕ6 – двоично-десятичного реверсивного счетчика. Направление счета определяется тем, на какой вывод счетчика («+1» или «-1») поступают входные импульсы.

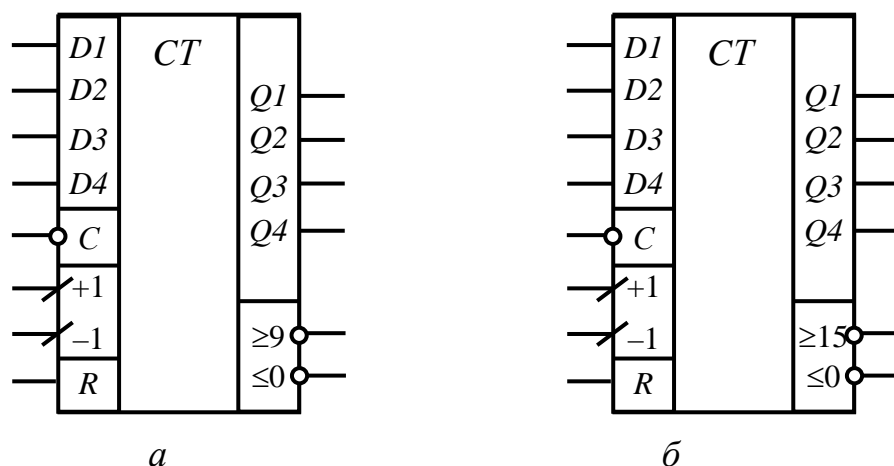


Рисунок 5.56 – УГО реверсивных счетчиков К155ИЕ6 (а) и К155ИЕ7 (б)

Параллельный код для предварительной установки счетчика подают на информационные входы $D1, \dots, D4$. Сигнал разрешения параллельной загрузки C (при $C = 0$) останавливает счет и позволяет подготовленным на входах $D1, \dots, D4$ данным загрузиться в счетчик. Вход R предназначен для сброса счетчика. При высоком уровне напряжения на этом входе ($R = 1$) на выходе счетчика формируется код «0000». Операции параллельной загрузки и сброса счетчика – асинхронные.

Если на вход C подан сигнал логической 1, а на вход R – логического 0, то перепады импульсов (от низкого к высокому уровню) на входах «+1» или «-1» приводят к изменению содержимого счетчика: если импульсы поступают на вход «+1», то содержимое счетчика увеличивается на 1, а если на «-1» – то уменьшается на 1.

Выходы счетчика « ≥ 9 » (прямого переноса) и « ≤ 0 » (обратного переноса) используются для увеличения модуля счета (то есть для построения счетчиков с модулем счета $K_{сч} > 10$). При этом выход « ≥ 9 » должен быть подключен ко входу «+1» следующего каскада, а выход « ≤ 0 » – ко входу «-1» следующего каскада.

ИМС К155ИЕ7, УГО которой показано на рисунке 5. 56, б, является двоичным реверсивным счетчиком с модулем счета $K_{сч} = 16$. Назначение выводов и функционирование счетчика аналогично назначению выводов и функционированию счетчика К155ИЕ6.

5.10.3 Регистры

Регистром называется последовательностное цифровое устройство, предназначенное для хранения n -разрядного машинного слова и выполнения над ним различных логических операций.

Типовыми операциями, реализуемыми с помощью регистров, являются:

- прием машинного слова в регистр;
- выдача машинного слова из регистра;
- преобразование последовательного кода машинного слова в параллельный и наоборот;
- сдвиг машинного слова влево или вправо на заданное число разрядов;
- установка регистра в начальное состояние (сброс).

Информация в регистрах хранится в виде двоичного кода, то есть, представлена комбинацией логических единиц и логических нулей.

В качестве элементов памяти в регистре используется совокупность триггеров, число которых равно разрядности регистра (числу разрядов двоичного слова, подлежащего хранению). Как правило – это *RS*-, *JK*- и *D*-триггеры. Кроме этого регистр содержит комбинационную схему, позволяющую выполнять над двоичным словом перечисленные выше операции.

Основным классификационным признаком, по которому различают регистры, является **способ записи информации**. По этому признаку можно выделить регистры следующих типов:

- *параллельные*;
- *последовательные*;
- *комбинированные (последовательно-параллельные)*.

По **направлению передачи информации** различают регистры *однонаправленные* и *реверсивные*.

Регистры являются синхронными цифровыми устройствами. При этом синхронизация может быть *статической* или *динамической*.

Рассмотрим некоторые особенности построения регистров.

Параллельные регистры используются для кратковременного хранения двоичных чисел, представленных в параллельном коде. Такие регистры еще называют *регистрами памяти*. Параллельные регистры являются самыми быстродействующими: время ввода многоразрядного двоичного числа в такой регистр равно времени ввода одного разряда числа.

В качестве примера на рисунке 5.57 приведена функциональная схема параллельного однонаправленного трехразрядного регистра, реализованного на *D*-триггерах.

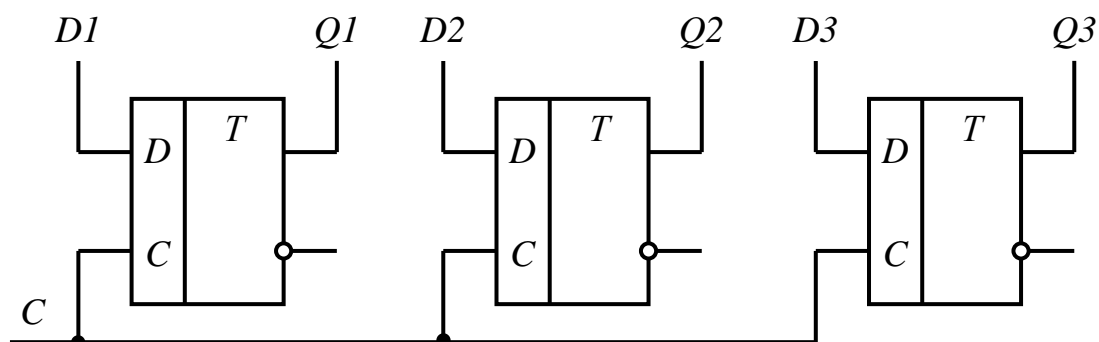


Рисунок 5.57 – Функциональная схема параллельного однонаправленного трехразрядного регистра

При наличии сигнала логической 1 на входе *C* (рисунок 5.57), *D*-триггеры на своих выходах *Q1*, *Q2*, *Q3* повторяют значения сигналов на входах *D1*, *D2* и *D3* (информационные входы) соответственно. Таким образом, для параллельного ввода информации в регистр достаточно установить на информационных входах соответствующие логические уровни двоичного кода и подать синхроимпульс на вход *C*. Разрядность регистра достаточно просто наращивается добавлением необходимого числа триггеров.

Последовательный регистр предназначен для кратковременного хранения информации, но, в отличие от параллельного регистра, в нем осуществляется *логическая операция сдвига кода хранимого числа* на требуемое число разрядов. Быстродействие последовательного регистра (время ввода информации) гораздо ниже

быстродействия параллельного регистра и зависит от числа разрядов двоичного кода. Время ввода машинного слова в регистр последовательного типа равно $t_{\text{вв}} = mT$, где m – число разрядов вводимого двоичного кода, T – период следования синхроимпульсов. Последовательный регистр, как и параллельный, может быть реализован на базе RS -, JK - или D -триггеров.

На рисунке 5.58 приведена функциональная схема последовательного однонаправленного четырехразрядного регистра, реализованного на D -триггерах. Ввод информации в регистр осуществляется по одному последовательному каналу V .

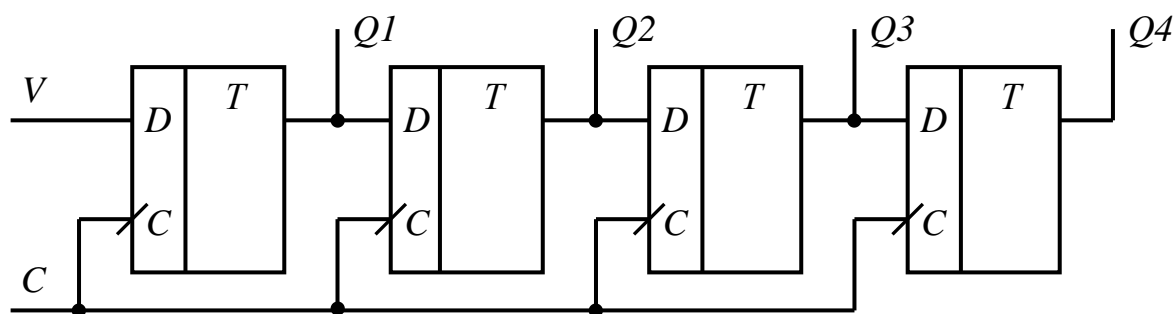


Рисунок 5.58 – функциональная схема последовательного однонаправленного четырехразрядного регистра

Чтобы исключить неоднозначность записи информации в триггеры счетчика, целесообразно использовать триггеры с динамической синхронизацией. В частности, в регистре, схема которого показана на рисунке 5.58, запись информации осуществляется передним фронтом синхроимпульса (перепад напряжения от низкого к высокому уровню).

Рассмотрим функционирование последовательного регистра. Предположим, что в исходном состоянии регистр «обнулен» (то есть $Q1 = Q2 = Q3 = Q4 = 0$) и в него необходимо записать четырехразрядный двоичный код «1011». При последовательной записи информации данные должны поступать на вход V регистра по одному биту в каждом такте. Тогда первым тактирующим импульсом «1» младшего разряда с входа V передается на выход первого и, соответственно, вход второго триггеров. С приходом второго тактирующего импульса эта «1» передается на выход вто-

рого (вход третьего) триггера, а на выход первого триггера запишется «1» следующего разряда двоичного кода, поступившая на вход V счетчика. За четыре такта все двоичное четырехразрядное слово будет введено в регистр. Процесс ввода информации проиллюстрирован в таблице 5.6.

Таблица 5.6

№ такта	Данные	$Q1$	$Q2$	$Q3$	$Q4$
1	1	1	0	0	0
2	1	1	1	0	0
3	0	0	1	1	0
4	1	1	0	1	1

При вводе информации в последовательный регистр осуществляется сдвиг исходного кода вправо. Поэтому последовательные регистры еще называют *регистрами сдвига*. Считать информацию с такого регистра можно либо параллельным кодом (одновременно со всех выходов $Q1 \dots Q4$), либо последовательным. При считывании данных последовательным кодом необходимо использовать выход $Q4$.

Рассмотрим несколько примеров реализации регистров в интегральном исполнении. На рисунке 5.59, *a* приведено УГО ИМС К555ИР8. Эта ИМС представляет собой восьмиразрядный регистр последовательного типа (регистр сдвига). Триггеры регистра устанавливаются в нулевое состояние при подаче на вход R уровня «0». Если поддерживать такой уровень длительное время, то запись информации в триггер производиться не будет.

Запись информации с любого из входов D (выводы 1 или 2 ИМС) и ее сдвиг в сторону выходов с большими номерами происходит в момент перехода синхроимпульса на входе C от низкого к высокому уровню.

Основное назначение ИМС К555ИР8 – преобразование последовательного двоичного кода в параллельный.

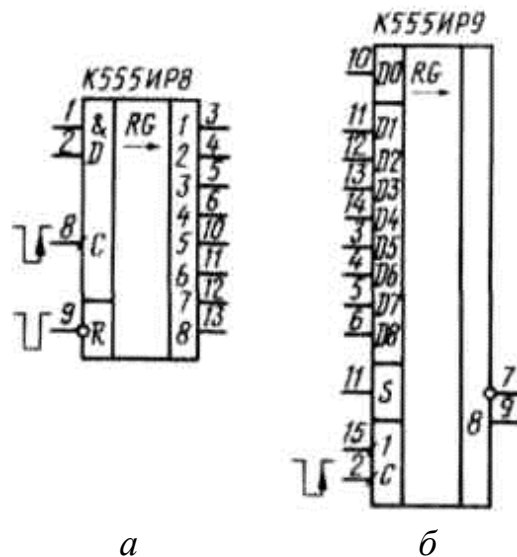


Рисунок 5.59 – УГО интегральных микросхем
K555IP8 (а) и K555IP9 (б)

ИМС K555IP9 (рисунок 5.59, б) – восьмиразрядный регистр последовательного типа с возможностью параллельной записи и последовательного считывания информации. При вводе информации, представленной последовательным кодом, используется вход $D0$ регистра. Входы $D1 \dots D8$ предназначены для параллельного ввода информации в регистр. Запись и сдвиг информации осуществляется при наличии синхроимпульса на одном из равноправных входов C (выводы 2 или 15 ИМС) – в момент перехода синхроимпульса от низкого к высокому уровню. При этом на другом входе должен поддерживаться уровень «0». Уровень «1» на одном из входов C запрещает переключение триггеров регистра (то есть запись информации). Вход S предназначен для выбора режима работы регистра: при $S = 0$ информация с входов $D1 \dots D8$ параллельным кодом записывается в триггеры регистра; при $S = 1$ информация с входа $D0$ сдвигается к выходам (выводы 7 и 9 ИМС) по одному биту в каждом такте (с каждым поступившим синхроимпульсом). Регистр оснащен двумя выходами 8 – прямым (вывод 9 ИМС) и инверсным (вывод 7 ИМС).

Еще одним примером регистров в интегральном исполнении является ИМС K555IP11 – универсальный четырехразрядный реверсивный регистр сдвига, в который можно записывать информацию последовательным или параллельным кодом, а также сдвигать ее вправо или влево. УГО ИМС K555IP11 показано на рисунке 5.60.

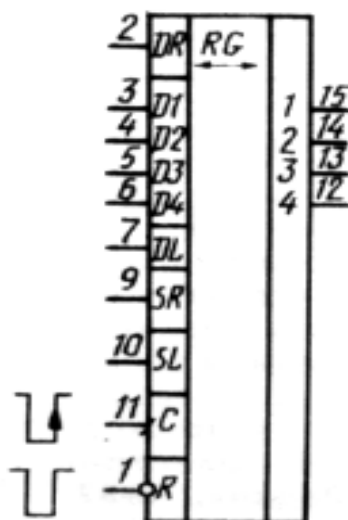


Рисунок 5.60 – УГО универсального четырехразрядного реверсивного регистра сдвига К555ИР11

Микросхема К555ИР11 имеет входы $D1 \dots D4$ для ввода информации, представленной параллельным кодом, и входы для подачи сигналов при последовательной записи и сдвиге вправо (в сторону возрастания номеров выходов) DR или влево (в сторону убывания номеров выходов) DL . Входы SR и SL являются управляющими. С их помощью задают один из нескольких режимов работы регистра. Вход C предназначен для подачи тактовых импульсов, вход R – для сброса триггеров регистра.

При подаче уровня «0» на вход R происходит сброс регистра (триггеры регистра устанавливаются в нулевое состояние). При уровне «1» на входе R режим работы регистра определяется сигналами на входах SR и SL . В частности:

- при $SR = 1, SL = 0$ передним фронтом положительного импульса на входе C информация, приходящая на вход DR , записывается последовательно в регистр и сдвигается вправо (в сторону старших разрядов);
- при $SR = 0, SL = 1$ передним фронтом положительного импульса на входе C информация, приходящая на вход DL , записывается последовательно в регистр и сдвигается влево (в сторону младших разрядов);

– при $SR = 1$ и $SL = 1$ передним фронтом положительного импульса на входе C обеспечивается запись информации, представленной параллельным кодом, со входов $D1 \dots D4$ на выходы $1 \dots 4$;

– при $SR = 0$ и $SL = 0$ обеспечивается хранение информации (при любых изменениях сигналов на входах триггеры регистра не переключаются).

На основе ИМС К555ИР11 достаточно просто строить регистры большей разрядности (восьмиразрядные, двенадцатиразрядные и т. д.). Для этого достаточно вход DL регистра, предназначенного для хранения младшей тетрады двоичного кода соединить с выходом младшего разряда регистра, предназначенного для хранения старшей тетрады, а вход DR регистра, предназначенного для хранения старшей тетрады двоичного кода соединить с выходом старшего разряда регистра, предназначенного для хранения младшей тетрады.

5.11 Вопросы для самоконтроля

5.11.1 Дать определение логической переменной, логической функции.

5.11.2 Какой набор логических функций является функционально полным.

5.11.3 Показать, что логическая функция ИЛИ – НЕ обладает функциональной полнотой.

5.11.4 Что называется конституентой нуля? Записать все конституенты нуля логической функции трех переменных.

5.11.5 Что называется конституентой единицы? Записать все конституенты единицы логической функции трех переменных.

5.11.6 Дать определение СДНФ логической функции. Записать СДНФ функции трех переменных y , принимающей значение «1» на первом, пятом и седьмом наборах логических переменных.

5.11.7 Дать определение СКНФ логической функции. Записать СКНФ функции трех переменных y , принимающей значение «0» на нулевом, третьем и пятом наборах логических переменных.

5.11.8 Что называется логическим элементом?

5.11.9 Перечислить базовые логические элементы и привести их УГО.

5.11.10 Что называется комбинационной схемой? Какие цифровые устройства относятся к классу комбинационных схем?

5.11.11 Какие цифровые устройства называются конечными автоматами? Привести примеры конечных автоматов.

5.11.12 Привести методику синтеза комбинационных схем.

5.11.13 Перечислить методы минимизации логических функций и пояснить их сущность.

5.11.14 Что называется шифратором, дешифратором, преобразователем кода? Привести примеры УГО этих цифровых устройств.

5.11.15 Какой шифратор (дешифратор) называется полным, какой – неполным?

5.11.16 Что называется мультиплексором, демультимплексором? Привести примеры УГО этих цифровых устройств.

5.11.17 Как называются входы мультиплексора (демультимплексора)? В каком случае мультиплексор (демультимплексор) называется полным, в каком неполным?

5.11.18 В чем различие между полусумматором и одноразрядным сумматором? Каково назначение сумматоров?

5.11.19 Что называется триггером? Привести УГО и таблицы переходов *RS*-, *JK*-, *D*- и *T*-триггера. Пояснить принцип их функционирования.

5.11.20 Что называется счетчиком? Как классифицируют счетчики? Привести пример УГО асинхронного счетчика.

5.11.21 Что называется регистром? Какие операции над двоичными кодами могут быть реализованы с помощью регистров?

5.11.22 Пояснить классификацию регистров.

5.11.23 Пояснить устройство и принцип функционирования последовательных (параллельных) регистров.

5.12 Тестовые задания к разделу 5

5.12.1 Точность представления цифровых величин зависит:

- а) от уровня напряжения источника питания;
- б) от типа логики, используемой в цифровых устройствах;
- в) от количества используемых разрядов чисел;
- г) от выбранной системы счисления.

5.12.2 Логическое сложение – это:

- а) операция инверсия;
- б) операция И;
- в) операция ИЛИ-НЕ;
- г) операция ИЛИ;
- д) операция И-НЕ.

5.12.3 Логическое умножение – это:

- а) операция инверсия;
- б) операция И;
- в) операция ИЛИ-НЕ;
- г) операция ИЛИ;
- д) операция И-НЕ.

5.12.4 Система логических функций называется функционально полной, если она включает следующие логические функции:

- а) ИЛИ-НЕ и И-НЕ;
- б) И, ИЛИ;
- в) И, ИЛИ, НЕ;
- г) И-НЕ.

5.12.5 Конституента единицы третьего набора логических переменных функции $y = f(x_1, x_2, x_3, x_4)$ имеет вид:

- а) $\bar{x}_4 + \bar{x}_3 + x_2 + x_1$;
- б) $x_4 \bar{x}_3 x_2 \bar{x}_1$;
- в) $x_4 + x_3 + \bar{x}_2 + \bar{x}_1$;

г) $\bar{x}_4 \bar{x}_3 x_2 x_1$;

д) $(x_4 + x_3)(\bar{x}_2 + \bar{x}_1)$.

5.12.6 Конституента нуля третьего набора логических переменных функции $y = f(x_1, x_2, x_3, x_4)$ имеет вид:

а) $\bar{x}_4 + \bar{x}_3 + x_2 + x_1$;

б) $x_4 \bar{x}_3 x_2 \bar{x}_1$;

в) $x_4 + x_3 + \bar{x}_2 + \bar{x}_1$;

г) $\bar{x}_4 \bar{x}_3 x_2 x_1$;

д) $(x_4 + x_3)(\bar{x}_2 + \bar{x}_1)$.

5.12.7 Преобразовать логическую функцию $y = x_1 \bar{x}_3 + \bar{x}_2$ для реализации в базе логических элементов 2И-НЕ:

а) $y = \overline{x_1 \bar{x}_3 \cdot x_2}$;

б) $y = \overline{x_1 \cdot x_3 \cdot x_2}$;

в) $y = \overline{\bar{x}_1 x_3 \cdot x_2}$;

г) $y = \overline{x_1 \bar{x}_3 \cdot x_2}$.

5.12.8 Преобразовать логическую функцию $y = x_1 \bar{x}_3 + \bar{x}_2$ для реализации в базе логических элементов 2ИЛИ-НЕ:

а) $y = \overline{\bar{x}_1 + x_3 + x_2}$;

б) $y = \overline{\bar{x}_1 + x_3 + \bar{x}_2}$;

в) $y = \overline{x_1 + \bar{x}_3 + \bar{x}_2}$;

г) $y = x_1 + \bar{x}_3 + \bar{x}_2$.

5.12.9 К классу комбинационных цифровых устройств относятся:

а) регистр;

б) дешифратор;

в) счетчик;

г) триггер;

д) мультиплексор.

5.12.10 К классу конечных автоматов относятся:

а) мультиплексор;

б) триггер;

в) счетчик;

г) сумматор;

д) дешифратор.

7 Литература, рекомендуемая для изучения дисциплины

7.1 Литература к разделу 1

7.1.1 Гусев, В. Г. Электроника и микропроцессорная техника : учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. – 5-е изд., стер. – М. : Высш. шк., 2008. – 798 с.

7.1.2 Лачин, В. И. Электроника : учеб. пособие для вузов / В. И. Лачин, Н. С. Савелов. – 4-е изд. – Ростов-на-Дону: Феникс, 2004. – 576 с.

7.1.3 Миловзоров, О. В. Электроника : учебник для вузов / О. В. Миловзоров, И. Г. Панков ; [ред Е. Н. Рожкова ; техн. ред. Н. В. Быкова ; худ. А. А. Лукьяненко]. – 3-е изд., стер. – М. : Высш. шк., 2006. – 288 с.

7.2 Литература к разделу 2

7.2.1 Гусев, В. Г. Электроника и микропроцессорная техника : учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. – 5-е изд., стер. – М. : Высш. шк., 2008. – 798 с.

7.2.2 Лачин, В. И. Электроника : учеб. пособие для вузов / В. И. Лачин, Н. С. Савелов. – 4-е изд. – Ростов-на-Дону: Феникс, 2004. – 576 с.

7.2.3 Миловзоров, О. В. Электроника : учебник для вузов / О. В. Миловзоров, И. Г. Панков ; [ред Е. Н. Рожкова ; техн. ред. Н. В. Быкова ; худ. А. А. Лукьяненко]. – 3-е изд., стер. – М. : Высш. шк., 2006. – 288 с.

7.2.4 Опадчий, Ю. Ф. Аналоговая и цифровая электроника : полный курс: учеб. для вузов / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров. – М. : Горячая линия – Телеком, 2005. – 768 с. : ил.

7.3 Литература к разделу 3

7.3.1 Гусев, В. Г. Электроника и микропроцессорная техника : учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. – 5-е изд., стер. – М. : Высш. шк., 2008. – 798 с.

7.3.2 Лачин, В. И. Электроника : учеб. пособие для вузов / В. И. Лачин, Н. С. Савелов. – 4-е изд. – Ростов-на-Дону: Феникс, 2004. – 576 с.

7.3.3 Миловзоров, О. В. Электроника : учебник для вузов / О. В. Миловзоров, И. Г. Панков ; [ред Е. Н. Рожкова ; техн. ред. Н. В. Быкова ; худ. А. А. Лукьяненко]. – 3-е изд., стер. – М. : Высш. шк., 2006. – 288 с.

7.3.4 Опадчий, Ю. Ф. Аналоговая и цифровая электроника : полный курс: учеб. для вузов / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров. – М. : Горячая линия – Телеком, 2005. – 768 с. : ил.

7.4 Литература к разделу 4

7.4.1 Лачин, В. И. Электроника : учеб. пособие для вузов / В. И. Лачин, Н. С. Савелов. – 4-е изд. – Ростов-на-Дону: Феникс, 2004. – 576 с.

7.4.2 Опадчий, Ю. Ф. Аналоговая и цифровая электроника : полный курс: учеб. для вузов / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров. – М. : Горячая линия – Телеком, 2005. – 768 с. : ил.

7.5 Литература к разделу 5

7.5.1 Лачин, В. И. Электроника : учеб. пособие для вузов / В. И. Лачин, Н. С. Савелов. – 4-е изд. – Ростов-на-Дону: Феникс, 2004. – 576 с.

7.5.2 Миловзоров, О. В. Электроника : учебник для вузов / О. В. Миловзоров, И. Г. Панков ; [ред Е. Н. Рожкова ; техн. ред. Н. В. Быкова ; худ. А. А. Лукьяненко]. – 3-е изд., стер. – М. : Высш. шк., 2006. – 288 с.

7.5.3 Опадчий, Ю. Ф. Аналоговая и цифровая электроника : полный курс: учеб. для вузов / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров. – М. : Горячая линия – Телеком, 2005. – 768 с. : ил.

Список использованных источников

- 1 Алексенко, А. Г. Применение прецизионных аналоговых ИС / А. Г. Алексенко, Е. А. Коломбет, Г. И. Стародуб. – М. : Радио и связь, 1981. – 224 с. : ил.
- 2 Бойко, В. И. Схемотехника электронных систем : аналоговые и импульсные устройства / В. И. Бойко, А. Н. Гуржий, В. Я. Жуйков и др. – СПб. : БХВ-Петербург, 2004. – 496 с. : ил.
- 3 Галкин, В. И. Полупроводниковые приборы : транзисторы широкого применения. Справочник / В. И. Галкин, А. Л. Булычев, П. М. Лямин. – Минск : Беларусь, 1995. – 383 с. : ил.
- 4 Гусев, В. Г. Электроника и микропроцессорная техника : учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. – 5-е изд., стер. – М. : Высш. шк., 2008. – 798 с. : ил.
- 5 Ерофеев, Ю. Н. Импульсные устройства : учеб. пособие для вузов по спец. «Радиотехника» / Ю. Н. Ерофеев. – 3-е изд., перераб. и доп. – М. : Высш. шк., 1989. – 527 с. : ил.
- 6 Королев, Г. В. Электронные устройства автоматики : учеб. пособие / Г. В. Королев. – 2-е изд., перераб. и доп. – М. : Высш. шк., 1991. – 256 с. : ил.
- 7 Лачин, В. И. Электроника : учеб. пособие для вузов / В. И. Лачин, Н. С. Савелов. – 4-е изд. – Ростов-на-Дону: Феникс, 2004. – 576 с. : ил.
- 8 Мамонкин, И. Г. Усилительные устройства : учеб. пособие для вузов / И. Г. Мамонкин. – 2-е изд., перераб. и доп. – М. : «Связь», 1977. – 360 с. : ил.
- 9 Миловзоров, О. В. Электроника : учебник для вузов / О. В. Миловзоров, И. Г. Панков ; [ред Е. Н. Рожкова ; техн. ред. Н. В. Быкова ; худ. А. А. Лукьяненко]. – 3-е изд., стер. – М. : Высш. шк., 2006. – 288 с. : ил.
- 10 Немцов, М. В. Электротехника и электроника : учеб. для вузов / М. В. Немцов. – М. : Высш. шк., 2007. – 560 с. : ил.
- 11 Опадчий, Ю. Ф. Аналоговая и цифровая электроника : полный курс: учеб. для вузов / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров. – М. : Горячая линия – Телеком, 2005. – 768 с. : ил.

12 Павлов, В. Н. Схемотехника аналоговых электронных устройств : учебник для вузов / В. Н. Павлов, В. Н. Ногин. – 3-е изд. – М. : Горячая линия – Телеком, 2005. – 320 с. : ил.

13 Полупроводниковые приборы : диоды, тиристоры, оптоэлектронные приборы. Справочник / А. В. Баюков, А. Б. Гитцевич, А. А. Зайцев и др.; под общ. ред. Н. Н. Горюнова. – М. : Энергоатомиздат, 1983. – 744 с. : ил.

14 Прянишников, В. А. Электроника : полный курс лекций / В. А. Прянишников. – 5-е изд. – СПб. : Корона принт, 2006. – 416 с. : ил.

15 Справочник по интегральным микросхемам / Б. В. Тарабрин, С. В. Якубовский, Н. А. Барканов и др.; под ред. Б. В. Тарабрина. – 2-е изд., перераб. и доп. – М. : Энергия, 1980. – 816 с. : ил.

Приложение А

(справочное)

ОТВЕТЫ К ТЕСТОВЫМ ЗАДАНИЯМ

Таблица А.1

Раздел 1	Вопрос	1	2	3	4	5	6	7	8	9	10	11	12	
	Ответ	в	а	б	в	г	а	а	б	б	в	а	г	
Раздел 2	Вопрос	1	2	3	4	5	6	7	8	9	10	11	12	
	Ответ	а,в, г,е	а,б, д	а	г	б,в, д,ж	а	б,е	б	в	б	в	а	
Раздел 3	Вопрос	1	2	3	4	5	6	7	8	9	10	11	12	13
	Ответ	в	а,в	в,г	а,б	б	г	г	а	в	в	а,г	в,г	а,б, в
Раздел 4	Вопрос	1	2	3	4	5	6	7	8	9	10			
	Ответ	б,д	а	д	а,в	б,в, д	г	в	в,г	г	б,г, д			
Раздел 5	Вопрос	1	2	3	4	5	6	7	8	9	10			
	Ответ	в	г	б	в,г	г	в	г	б	б,д	б,в			